

CHAPITRE 2

CONVERTISSEURS NUMÉRIQUES-ANALOGIQUES ET ANALOGIQUES-NUMÉRIQUES

Dans un grand nombre de cas, les circuits numériques doivent interagir avec le monde physique. Cela peut être réalisé via la commande ou la mesure de paramètres tels que:

- position, vitesse, accélération
- température, pression
- humidité, débit
- luminosité, densité de champ
- etc.

Dans chaque cas, il y a l'implication d'un transducteur¹: moteur, bobine, thermocouple, jauge de contrainte, élément chauffant, cellule photosensible, etc.

Or, à des rares exceptions près, les transducteurs exhibent des comportements continus. Il faut donc élaborer un moyen pour que nos circuits numériques se fassent comprendre par ces transducteurs.

C'est là qu'interviennent les convertisseurs numériques-analogiques (CNA) et analogiques-numériques (CAN) qui respectivement, permettent le passage du monde numérique au monde analogique et du monde analogique au monde numérique.

Le CAN est une oreille sur le monde physique, par laquelle les circuits numériques perçoivent ce qui se passe. Le CNA est le bras de ces circuits, par lequel des actions sont exercées sur le monde physique.

Voici un aperçu global de l'ordre dans lequel vous sera présenté la matière à voir dans le chapitre 2. Notons d'abord qu'étant donné la quantité de matière, le texte de ce chapitre présente les bases de la conversion

¹ Le terme transducteur est pris dans un sens large ici et désigne l'équipement permettant de relier la dite grandeur physique à l'énergie électrique.

et de la théorie qui l'entourent alors que les détails seront vus en classe. Ce chapitre présente donc la terminologie et les différents paramètres (caractéristiques) des CNA et CAN. On y présente également, les différentes architectures de CNA et CAN, ce qui permet de choisir un convertisseur en fonction des contraintes de coût d'achat, de vitesse, de dissipation de puissance, etc. D'un point de vue pratique, on y présente un CAN commercial (ADC0804), c'est-à-dire que nous traiterons de ses caractéristiques et de son mode d'emploi. Notez également que dans le but de faire le lien entre le cours et le laboratoire, un second CNA ainsi qu'un CAN (non présentés dans ce chapitre) seront présentés en classe. Il s'agit du MC1408 et CS7820 dont les fiches sont données dans le manuel du laboratoire. On traitera ensuite des circuits d'échantillonnage et de mémorisation que l'on interface au CAN. Nous terminerons ce chapitre en parlant d'un certain nombre d'applications sur les différentes facettes de la conversion. Finalement, nous essayerons de résoudre en classe un certain nombre d'exercices (voir à la fin du chapitre 2) au fur et à mesure que la matière sera couverte.

2.1 Les échanges avec un monde analogiques

Révision des grandeurs numériques et analogiques. Une grandeur *numérique* correspond à une valeur quelconque à l'intérieur d'une plage préétablie (valeurs discrètes). À chaque valeur numérique correspond un nombre binaire, pour lequel chaque bit est à nouveau une grandeur numérique ayant pour domaine deux valeurs possibles, soit les valeurs 0 et 1, ou BAS et HAUT, ou vrai et faux. Pour chaque bit donné d'une technologie (CMOS, TTL, etc), toutes les valeurs dans une plage de tension possèdent la même valeur numérique. C'est ainsi qu'en logique TTL, nous savons que:

$$\begin{array}{ll} 0 \text{ V à } 0,8 \text{ V} & = 0 \text{ logique} \\ 2 \text{ V à } 5 \text{ V} & = 1 \text{ logique} \end{array}$$

Toute tension qui se situe dans la plage 0 V et 0,8 V est considérée comme la valeur numérique 0, alors que toute tension entre 2 V et 5 V est considérée comme la valeur numérique 1. La tension exacte n'a pas d'importance, puisque les circuits numériques réagissent de la même façon à toutes les valeurs de tension se situant dans la plage précisée.

À l'inverse, une *grandeur analogique* peut prendre n'importe quelle valeur d'une plage continue et, ce qui est le plus important, chacune de ces valeurs est significative. Par exemple, on mesure 2,76 V à la sortie d'un convertisseur température-tension, ce qui correspond à une température de 27,6°C. Si la tension mesurée est différente, 2,34 V ou 3,78 V, la température correspondante est tout à fait différente. Autrement dit, chaque valeur d'une grandeur analogique a une signification précise. Un autre exemple de grandeur analogique est la tension de sortie d'un amplificateur audio qui excite un haut-parleur. Cette tension est une grandeur analogique, car chaque valeur possible excite de façon distincte le haut-parleur.

La grande majorité des variables physiques sont de nature analogique et peuvent épouser n'importe quelle valeur à l'intérieur d'une plage continue. Parmi les grandeurs analogiques connues, mentionnons la température, la pression, l'intensité lumineuse, les signaux audio, le déplacement, la vitesse de rotation et le débit. Les systèmes numériques (logiques), par ailleurs, ne sont constitués que de circuits numériques et ne réalisent que des opérations numériques. Tous les renseignements que l'on fournit en entrée à un système numérique doivent se trouver sous forme numérique. Également, toutes les données que restituent le système numérique se trouvent sous cette forme. Un ordinateur de surveillance ou de régulation de procédé doit donc composer avec l'incompatibilité entre sa façon de traiter les données et le caractère analogique des grandeurs à régler. La figure 2.1 illustre cette situation. Ce schéma présente les cinq éléments que l'on retrouve toujours dans un montage de régulation industrielle par ordinateur, quand la variable physique est analogique:

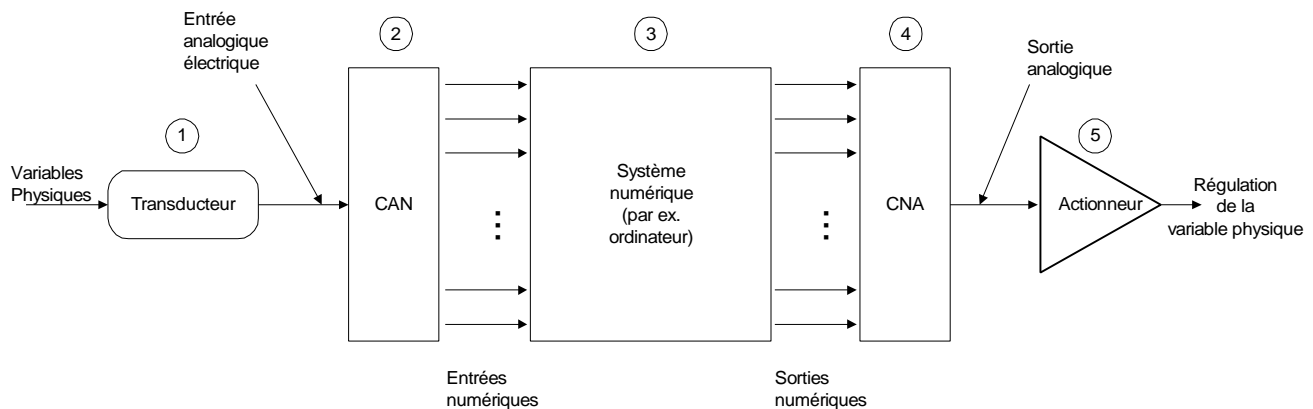


Figure 2.1: Convertisseur analogique-numérique (CAN) et convertisseur numérique-analogique (CNA) servant d'interfaces à un ordinateur de régulation pour qu'il puisse échanger avec le monde analogique extérieur.

1. *Transducteur.* Normalement, la variable physique est une grandeur non électrique. Un **transducteur** est un dispositif qui fournit un équivalent électrique de la variable physique. Voici quelques exemples de transducteurs: thermistors, cellules photoélectriques, photodiodes, débitmètres, transducteurs manométriques et tachymètres. La sortie électrique d'un transducteur est une tension ou un courant analogique proportionnel à la variable physique surveillée.

Par exemple, la variable physique pourrait être la température de l'eau dans un grand réservoir alimenté par des conduites d'eau chaude et d'eau froide. Supposons que cette température varie en 80° et 150°F et qu'un thermistor, ainsi que ses circuits associés, convertissent cette température en une tension comprise entre 800 mV et 1500 mV. Remarquez que la sortie du transducteur est directement proportionnelle à la température: à chaque 1°F correspond une tension de sortie de 10 mV. Ce facteur de proportionnalité a été choisi par souci de commodité.

2. *Convertisseur analogique-numérique (CAN).* La sortie électrique du transducteur est délivrée à l'entrée analogique du CAN. Ce dernier convertit la valeur analogique en une grandeur numérique, c'est-à-dire en un certain nombre de bits qui représentent la grandeur analogique.

Poursuivons notre exemple: le CAN convertit les tensions comprises entre 800 et 1500 mV en des valeurs binaires se trouvant dans la plage 01010000 (80) et 10010110 (150). Comme la sortie binaire du CAN est proportionnelle à la tension d'entrée analogique, chaque unité de la sortie numérique vaut 10 mV.

3. *Ordinateur.* La représentation numérique de la variable réglée est transmise du CAN à l'ordinateur qui la mémorise et la traite conformément aux instructions du programme de régulation qu'il exécute. Ce programme peut effectuer des calculs ou d'autres traitements qui utilisent cette donnée; une fois établie, la valeur résultante sert à la régulation de la température.
4. *Convertisseur numérique-analogique (CNA).* La sortie numérique fournie par l'ordinateur arrive dans un CNA, dont le rôle est de faire correspondre à l'entrée numérique une sortie analogique proportionnelle.

Par exemple, l'ordinateur délivre un nombre entre 00000000 et 11111111 et le CNA fournit en sortie une tension entre 0 et 10 V.

5. *Actionneur.* Le signal analogique que l'on obtient du CNA est connecté à un circuit ou à un dispositif qui agit comme actionneur afin de régler effectivement la variable physique contrôlée. Toujours dans notre exemple de la température de l'eau, l'actionneur pourra être une soupape électrique qui contrôle le débit de l'eau chaude arrivant dans le réservoir selon la valeur de la tension analogique du CNA. Le débit pourra être proportionnel à cette tension: à 0 V correspond un débit nul, et à 10 V, un débit maximal.

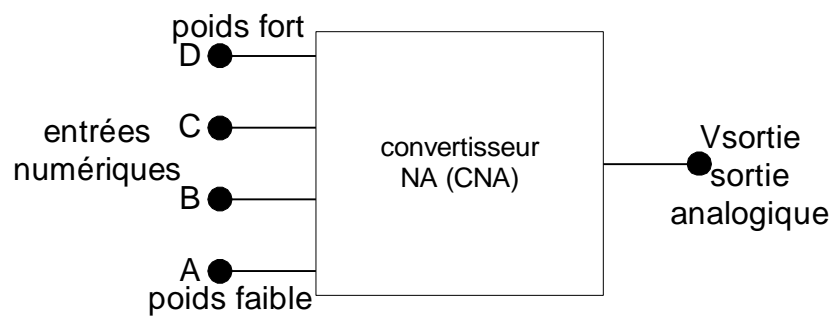
On voit donc que le CAN et le CNA jouent le rôle d'*interfaces* entre un système entièrement numérique et le monde analogique. Ce rôle est de plus en plus essentiel depuis l'arrivée de micro-ordinateurs bon marché dans des secteurs de la régulation industrielle où la régulation informatisée était précédemment impossible à réaliser.

2.2 Conversion numérique-analogique

Les deux opérations d'entrée et de sortie les plus importantes dans un contexte de régulation de procédé sont la conversion numérique-analogique et la conversion analogique-numérique. Étant donné que de nombreuses méthodes de conversion AN reposent sur des méthodes utilisées pour la conversion NA, nous étudierons en premier lieu la conversion NA.

La *conversion NA* se définit comme suit: transposition d'une valeur déjà exprimée selon une représentation *numérique* (comme en binaire pur ou en DCB) en une tension ou un courant proportionnel à cette valeur numérique. La figure 2.2a) nous fait voir le schéma fonctionnel d'un convertisseur NA de 4 bits type. Pour l'instant, laissons de côté les circuits internes du convertisseur et examinons les divers rapports entre les entrées et les sorties.

Les entrées numériques D, C, B et A proviennent généralement du registre de sortie du système numérique. Les $2^4 = 16$ nombres binaires différents qu'on peut représenter avec ces 4 bits sont énumérés à la figure 2.2b). Pour chaque nombre d'entrée, la tension de sortie du convertisseur NA est différente. En fait, dans l'exemple actuel, la tension de sortie analogique V_{SORTIE} est une grandeur dont l'amplitude, exprimée en volts, est égale au nombre binaire. Il existe des convertisseurs dont la tension de sortie est égale à deux fois le nombre binaire, ou au nombre binaire multiplié par un facteur de proportionnalité. Le même principe est aussi vrai si la sortie du CNA est un courant I_{SORTIE} .



a)

D	C	B	A	V_{sortie}	
0	0	0	0	0	volts
0	0	0	1	1	
0	0	1	0	2	
0	0	1	1	3	
0	1	0	0	4	
0	1	0	1	5	
0	1	1	0	6	
0	1	1	1	7	
1	0	0	0	8	volts
1	0	0	1	9	
1	0	1	0	10	
1	0	1	1	11	
1	1	0	0	12	
1	1	0	1	13	
1	1	1	0	14	
1	1	1	1	15	

b)

Figure 2.2: Convertisseur NA de 4 bits dont la sortie est une tension.

En général on a :

$$\text{sortie analogique} = K * \text{entrée numérique} \quad (2.1)$$

où K est le facteur de proportionnalité, une constante pour un certain CNA. La sortie analogique est évidemment une tension ou un courant. S'il s'agit d'une tension, K a les unités de tension, s'il s'agit d'un courant, ce facteur a les unités d'un courant. Pour le cas du CNA de la figure 2.2, $K = 1 \text{ V}$, donc:

$$V_{\text{SORTIE}} = (1 \text{ V}) * \text{entrée numérique}$$

Cette dernière équation peut donc servir pour le calcul de V_{SORTIE} correspondant à n'importe quelle valeur de l'entrée numérique. Si l'entrée numérique est $1100_2 = 12_{10}$, nous obtenons:

$$V_{\text{SORTIE}} = 1 \text{ V} * 12 = 12 \text{ V}$$

Exemple 2.1A

Soit un convertisseur NA de 5 bits dont la sortie est un courant. Quand l'entrée numérique est 10100, le courant de sortie est 10 mA. Calculez l'intensité de I_{SORTIE} pour une entrée numérique de 11101.

Solution L'entrée numérique 10100 est l'équivalent binaire de 20_{10} . Puisque le courant correspondant à cette entrée est $I_{\text{SORTIE}} = 10 \text{ mA}$, on déduit un facteur de proportionnalité de 0,5: c'est donc dire que $I_{\text{SORTIE}} = 0,5 \times \text{valeur binaire}$. Donc le courant correspondant à l'entrée binaire 11101, équivalent à 29_{10} , est :

$$\begin{aligned} I_{\text{SORTIE}} &= 0,5 \times 29 \\ &= 14,5 \text{ mA} \end{aligned}$$

Le facteur de proportionnalité, K, varie d'un CNA à l'autre.

Exemple 2.1B

Quelle est la plus grande tension de sortie d'un CNA si ce dernier fournit 1,0 V quand l'entrée numérique est 00110010?

Solution

$$00110010_2 = 50_{10}$$

$$1,0 \text{ V} = K * 50$$

D'où

$$K = 20 \text{ mV}$$

La plus grande tension que l'on peut obtenir est celle correspondant à l'entrée $1111111_2 = 255_{10}$.

$$\begin{aligned} V_{\text{SORTIE}}(\text{max}) &= 20 \text{ mV} * 255 \\ &= 5,10 \text{ mA} \end{aligned}$$

Sortie analogique. D'un point de vue strictement technique, la sortie d'un CNA n'est pas une grandeur analogique, parce qu'elle ne prend que des valeurs spécifiques, comme les 16 niveaux de tension possibles de V_{SORTIE} de la figure 2.2. Dans ce sens, c'est une grandeur numérique. Cependant, comme nous le verrons, le nombre de valeurs de sortie différentes peut être accru et l'écart entre chacune des valeurs peut être rétréci par l'accroissement du nombre de bits d'entrée. Cette possibilité nous permet d'obtenir une sortie qui approche de plus en plus la grandeur analogique qui varie continûment dans une certaine plage de valeurs. En conclusion, la sortie d'un CNA est une grandeur *pseudo-analogique*, que nous continuerons tout de même de qualifier d'analogique en gardant à l'esprit, toutefois, que ce n'est qu'une approximation d'une grandeur analogique pure.

Poids de l'entrée Pour le CAN de la figure 2.2, on remarque qu'à chaque chiffre de l'entrée numérique correspond une valeur différente de la sortie analogique. On se convainc facilement de ceci en examinant les cas où seulement un chiffre de l'entrée est au niveau haut:

D	C	B	A		V_{SORTIE}
0	0	0	1	→	1
0	0	1	0	→	2
0	1	0	0	→	4
1	0	0	0	→	8

Les contributions de chaque chiffre numérique sont *pondérées* en fonction de leur rang dans le nombre binaire. Ainsi, A, le bit de poids le plus faible, a un *poids* de 1 V, B a un poids de 2 V, C a un poids de 4 V et D

vaut 8 V, c'est le bit de poids le plus fort. Ces poids, à partir du plus faible, doublent à chaque bit. Il est donc possible de considérer que V_{SORTIE} est la somme pondérée des entrées numériques. Par exemple, pour trouver V_{SORTIE} de l'entrée numérique 0111, il suffit d'additionner les poids de C, B et A pour obtenir $4\text{ V} + 2\text{ V} + 1\text{ V} = 7\text{ V}$.

Exemple 2.2

Soit un convertisseur NA de 5 bits dont $V_{\text{SORTIE}} = 0,2\text{ V}$ quand l'entrée numérique est 00001. Trouvez la valeur de V_{SORTIE} si l'entrée est 11111.

Solution À prime abord, on voit que le poids le plus faible est 0,2 V. Donc les poids des autres sont respectivement 0,4 V, 0,8 V, 1,6 V et 3,2 V. Quand l'entrée numérique est 11111, la valeur V_{SORTIE} est $3,2\text{ V} + 1,6\text{ V} + 0,8\text{ V} + 0,4\text{ V} + 0,2\text{ V} = 6,2\text{ V}$.

Résolution (pas de progression) La *résolution* d'un convertisseur NA est définie comme la plus petite variation qui se répercute sur la sortie analogique à la suite d'un changement de l'entrée numérique. Si vous vous reportez au tableau de la figure 2.2, vous pouvez voir que la résolution est 1 V, puisque V_{SORTIE} ne peut changer d'une valeur inférieure à 1 V quand le code d'entrée change. La résolution est toujours égale au poids du bit de poids le plus faible, et on l'appelle **pas de progression**, car c'est l'écart entre les tensions de sortie d'un compteur binaire de 4 bits. Ce compteur est déclenché par un signal d'horloge et parcourt continuellement son cycle de 16 états. La forme d'onde de la sortie NA est un **escalier** de 16 marches, correspondant aux états 0000 à 1111 du compteur, et la différence de tension entre chaque échelon est 1 V. Quand le compteur est à 1111, la sortie du CNA vaut 15 V: la **sortie pleine échelle**. Quand le compteur revient à 0000, la sortie NA retourne à 0 V. La résolution ou le pas de progression est la hauteur des échelons de l'escalier. Dans ce cas-ci, la différence entre chaque échelon est 1 V.

Notez que l'escalier possède 16 marches correspondant aux 16 états d'entrée, alors qu'il n'y a que 15 paliers ou pas entre le niveau 0 V et la pleine échelle. De façon générale, pour un CNA de N bits, le nombre de niveaux différents est de 2^N , alors que le nombre de pas est de $2^N - 1$.

Vous vous êtes sans doute rendu compte que la résolution (hauteur du pas) est identique au facteur de proportionnalité de l'équation entrée/sortie du CNA :

$$\text{sortie analogique} = K * \text{entrée numérique}$$

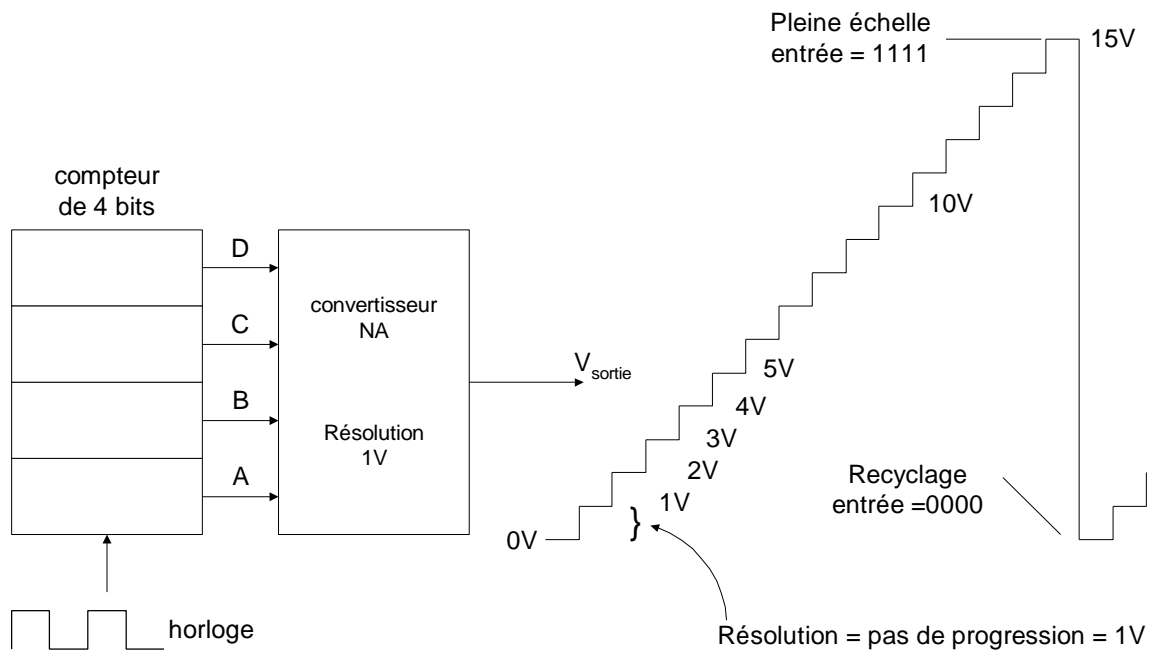


Figure 2.3: La forme d'onde de sortie d'un convertisseur NA dont les entrées sont fournies par un compteur binaire.

Une nouvelle interprétation de cette équation est donc de dire que l'entrée numérique est le nombre de pas alors que K est la valeur de la tension (ou du courant) pour un pas. Les exemples suivants illustrent ceci.

Exemple 2.3A

Quelle est la résolution (pas de progression) du CNA de l'exemple 2.2? Décrivez le signal en escalier fourni en sortie par le CNA.

Solution Le poids le plus faible est 0,2 V. Il s'agit de la résolution ou pas de progression. Une forme d'onde en escalier est réalisable si on connecte un compteur de 5 bits aux entrées du CNA. Cet escalier aura 32 marches allant de 0 V à la sortie pleine échelle de 6,2 V, soit 31 paliers de 0,2 V chacun.

Exemple 2.3B

Pour le CNA de l'exemple 2.2, déterminez V_{SORTIE} quand l'entrée numérique est 10001.

Solution Le pas de progression étant 0,2 V, il s'agit du facteur de proportionnalité. L'entrée numérique est 10001, soit l'équivalent de 17_{10} . Donc, la tension de sortie est:

$$\begin{aligned} V_{\text{SORTIE}} &= (0,2\text{V}) * 17 \\ &= 3,4\text{V} \end{aligned}$$

Résolution (% PE) Certes, il est possible d'exprimer la résolution en indiquant la valeur absolue du changement du courant ou de la tension, mais il est beaucoup plus utile de l'exprimer en pourcentage de la **pleine échelle**. Comme exemple, voyons le convertisseur NA de la figure 2.3 dont la tension pleine échelle est 15 V (quand l'entrée numérique est 1111). La résolution est 1 V, ce qui donne comme résolution exprimée en pourcentage de la pleine échelle:

$$\begin{aligned} \text{résolution}(\% \text{ PE}) &= \frac{\text{pas de progression}}{\text{pleine échelle}} * 100\% \\ &= \frac{1 \text{ V}}{15 \text{ V}} * 100\% = 6,67\% \end{aligned} \quad (2.2)$$

Exemple 2.4

Un convertisseur NA de 10 bits a un pas de progression de 10 mV. Déterminez la tension pleine échelle et la résolution en pourcentage de la pleine échelle.

Solution Avec 10 bits, on a $2^{10} - 1 = 1023$ pas de 10 mV chacun. La sortie pleine échelle est donc $10 \text{ mV} \times 1023 = 10,23 \text{ V}$ et :

$$\text{résolution}(\% PE) = \frac{10 \text{ mV}}{10,23 \text{ V}} * 100\% \approx 0,1\%$$

L'exemple 2.4 nous aide à comprendre que la résolution exprimée en pourcentage de la pleine échelle devient un nombre plus petit à mesure que le nombre de bits d'entrée augmente. En fait, le pourcentage de la pleine échelle peut aussi être calculé ainsi:

$$\text{résolution}(\% PE) = \frac{1}{\text{nombre total de pas}} * 100\% \quad (2.3)$$

Quand le nombre binaire contient N-bits, le nombre total de pas est $2^N - 1$. Donc, pour l'exemple précédent :

$$\begin{aligned} \text{résolution}(\% PE) &= \frac{1}{2^{10} - 1} * 100\% \\ &= \frac{1}{1023} * 100\% \\ &\approx 0,1\% \end{aligned}$$

On peut donc déduire de cela que seul le *nombre de bits* détermine le *pourcentage* de la pleine échelle (résolution). En augmentant le nombre de bits, on augmente le nombre d'échelons pour atteindre la pleine échelle, de sorte que chaque échelon devient un élément plus petit de la tension pleine échelle. Dans les spécifications de la plupart des fabricants de CNA, la résolution est exprimée par le nombre de bits.

Définition de la résolution Un CNA ne peut produire une plage continue de valeurs de sortie et c'est la raison pour laquelle, à proprement parler, on ne peut affirmer que sa sortie est une grandeur analogique pure. L'ensemble des valeurs de sortie d'un CNA est donc fini. Dans notre exemple de la section 2.1, l'ordinateur génère une sortie numérique utilisée pour obtenir une tension entre 0 V et 10 V servant à régler l'ouverture d'une soupape électrique. La résolution du CNA (nombre de bits) impose le nombre de valeurs de tension que

l'ordinateur pourra envoyer à la soupape. S'il s'agit d'un CNA de 6 bits, le nombre de niveaux sera de 63 et la progression se fera par pas de 0,159 V entre 0 et 10 V. Par ailleurs, dans le cas d'un CNA de 8 bits, le nombre de niveaux passe à 255, et le pas de progression est alors 0,039 V. Plus nous utilisons de bits, plus la résolution est fine (la hauteur du pas est petite).

Le concepteur de système doit décider de la résolution dont il a besoin sur la base de la performance exigée pour le système. La résolution limite la précision avec laquelle la sortie du CNA approche une grandeur analogique donnée. Habituellement, le prix d'un CNA augmente avec son nombre de bits, donc le concepteur devra s'en tenir au plus petit nombre de bits qui donne un résultat acceptable.

Exemple 2.5

La figure 2.4 reproduit le montage d'un ordinateur qui contrôle la vitesse d'un moteur. Le courant entre 0 et 2 mA qui sort du CNA est amplifié afin de permettre au moteur d'atteindre des vitesses entre 0 et 1000 tr/min (tours par minute). Combien faut-il de bits pour que l'ordinateur puisse régler la vitesse du moteur à une vitesse particulière avec une précision de 2 tr/min?

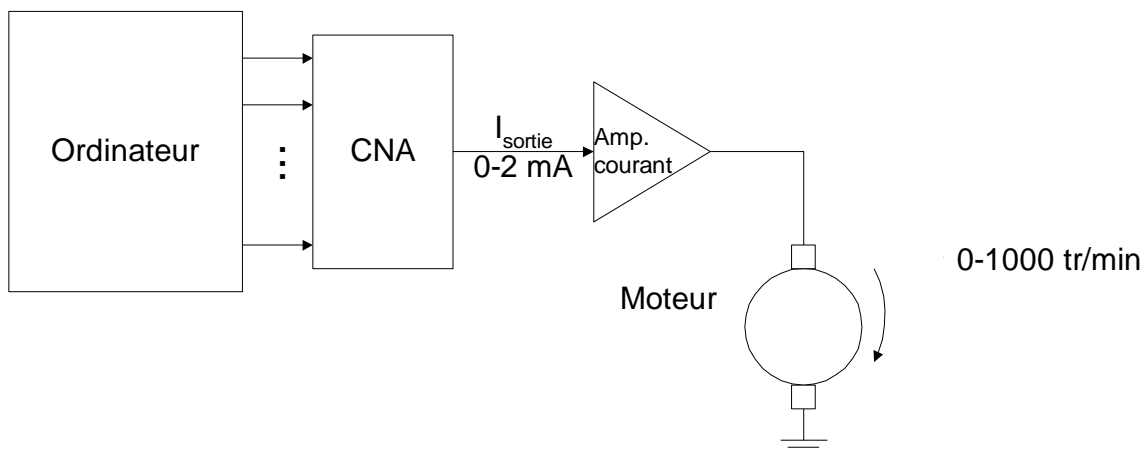


Figure 2.4: Exemple 2.5.

Solution La vitesse du moteur parcourt l'intervalle 0 à 1000 tr/min quand la sortie passe de zéro à la pleine échelle. Chaque pas de la sortie du CNA fait progresser la vitesse du moteur. Nous voulons que le pas de progression de la vitesse du moteur ne dépasse pas 2 tr/min. Il nous faut donc 500 paliers ($1000/2$). Cherchons maintenant le nombre de bits qui nous donne au moins 500 paliers entre 0 et la pleine échelle. Nous savons que le nombre de pas est donné par $2^N - 1$. donc il faut:

$$2^N - 1 \leq 500$$

ou

$$2^N \geq 501$$

Comme $2^8 = 256$ et $2^9 = 512$, le plus petit nombre de bits qui nous procure au moins 500 pas est *neuf*. On pourrait utiliser un plus grand nombre de bits, mais au prix d'une plus grande dépense.

Exemple 2.6

En utilisant 9 bits, dites avec quelle précision on parvient à régler la vitesse de 326 tr/min.

Solution Avec 9 bits, on obtient 511 pas ($2^9 - 1$). Donc, la vitesse du moteur progresse par pas de $1000 \text{ tr/min} / 511 = 1,957 \text{ tr/min}$. Le nombre de pas nécessaire pour atteindre la valeur désirée de 326 tr/min est $326 / 1,957 = 166,58$. Comme ce dernier nombre n'est pas un entier, il faut arrondir à 167. La vitesse réelle du moteur au 167^e pas sera $167 \times 1,957 = 326,8 \text{ tr/min}$. On parvient donc avec 9 bits à régler la vitesse du moteur à 0,8 tr/min près.

Dans tous nos exemples, nous avons supposé que les CNA étaient parfaitement précis dans leur travail de production d'une sortie analogique proportionnelle à une entrée binaire et que la résolution était le seul élément limitatif de la précision avec laquelle on approche la valeur analogique. Évidemment, cette hypothèse n'est pas réaliste, puisque tous les dispositifs sont inexacts. Nous allons examiner dans une section ultérieure les causes des inexactitudes des CNA et les effets de ces dernières.

Code d'entrée DCB Les convertisseurs NA étudiés jusqu'à présent étaient alimentés par un code binaire pur. De nombreux convertisseurs NA ont comme code d'entrée un nombre DCB, chaque groupe de 4 bits

correspondant à un chiffre décimal. C'est le cas du convertisseur de 8 bits (2 chiffres décimaux) schématisé sur la figure 2.5. Chaque groupe de 4 bits parcourt l'intervalle de 0000 à 1001, ainsi les entrées DCB représentent tout nombre décimal entre 00 et 99. À l'intérieur de chaque groupe, les poids des différents bits sont identiques à ceux de la représentation binaire pure (1,2,4,8), mais les poids des *groupes* diffèrent par un facteur de 10. Par exemple, A_0 , le bit de poids faible du chiffre de poids faible, a un poids de 0,1 V. Voyez à la figure 2.5 les poids relatifs de chaque chiffre. Remarquez que les poids du groupe de poids fort sont dix fois ceux du groupe de poids faible.

Exemple 2.7A

Si le poids de A_0 de la figure 2.5 est 0,1, trouvez:

- Le pas de progression.
- La tension pleine échelle et la résolution exprimée en pourcentage de la pleine échelle.
- V_{SORTIE} pour $D_1C_1B_1A_1 = 0101$ et $D_0C_0B_0A_0 = 1000$.

Solution

- Le pas de progression est le poids du bit de poids le plus faible du chiffre de poids le plus faible, soit 0,1V.
- Il y a 99 échelons puisqu'il y a deux chiffres DCB. Ainsi, la sortie pleine échelle est $99 \times 0,1 = 9,9$ V. On trouve donc comme résolution en utilisant l'équation (2.2) :

$$\frac{\text{pas de progression}}{\text{pleine échelle}} * 100\% = \frac{0,1}{9,9} * 100\% \approx 1\%$$

On aurait pu utiliser l'équation (2.3) pour calculer la résolution exprimée en pourcentage PE, puisqu'on sait que le nombre total d'échelons est 99.

- Les poids exacts en volts sont:

CHIFFRE POIDS FORT				CHIFFRE POIDS FAIBLE			
D ₁	C ₁	B ₁	A ₁	D ₀	C ₀	B ₀	A ₀
8,0	4,0	2,0	1,0	0,8	0,4	0,2	0,1

Pour trouver V_{SORTIE} , additionnez les poids de tous les rangs où la valeur est 1. Cela donne :

$$V_{\text{SORTIE}} = \underbrace{0,8\text{V}}_{D_0} + \underbrace{4\text{V}}_{C_1} + \underbrace{1\text{V}}_{A_1} = 5,8\text{V}$$

Voici une autre façon plus facile de faire le calcul: le code d'entrée est 58, il suffit donc de multiplier ce code par 0,1 V ce qui donne de nouveau 5,8 V.

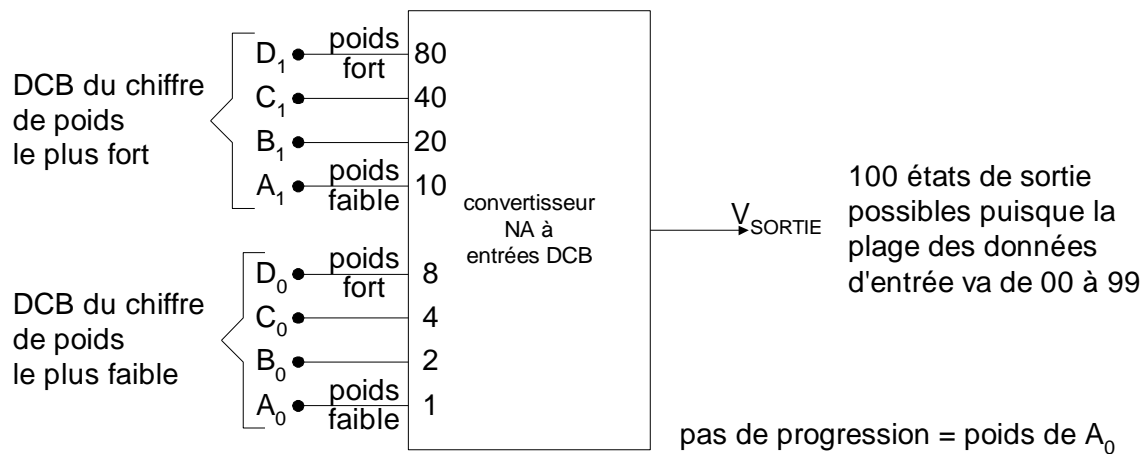


Figure 2.5: Convertisseur NA dont l'entrée est un nombre DCB. Ce convertisseur accepte une entrée de 2 chiffres et produit 100 valeurs analogiques différentes.

Exemple 2.7B

Un convertisseur numérique-analogique DCB de 12 bits délivre une tension pleine échelle de 9,99 V.

- a) Déterminez la résolution en % PE.
- b) Déterminez le pas de progression du convertisseur.

Solution

- a) Douze bits, en DCB, signifient trois chiffres décimaux ou plus précisément tous les chiffres décimaux entre 000 et 999. Par conséquent, la sortie du convertisseur NA possède 999 niveaux distincts entre 1 et 9,99 V. Il vient:

$$\begin{aligned}
 \text{résolution en \%} &= \frac{1}{\text{nombre de pas}} * 100\% \\
 &= \frac{1}{999} * 100\% \\
 &= 0,1\%
 \end{aligned}$$

- b)

$$\begin{aligned}
 \text{pas de progression} &= \frac{PE}{\text{nombre de pas}} \\
 &= \frac{9,99 \text{ V}}{999} \\
 &= 0,01 \text{ V}
 \end{aligned}$$

CNA bipolaires Jusqu'à présent, nous avons retenu l'hypothèse que l'entrée binaire d'un CNA était un nombre non signé et que la tension ou le courant de sortie était une valeur positive. Certains CNA sont étudiés pour fournir aussi bien des valeurs positives que négatives, comme de -10 V à +10 V. On parvient généralement à obtenir cela en fournissant en entrée un nombre signé dont le bit de rang supérieur est le bit de signe (0 pour + et 1 pour -). Les valeurs d'entrée négatives sont souvent exprimées selon la notation en complément à 2, bien qu'il existe des CNA dont l'entrée accueille un nombre binaire pur. Par exemple, supposons que nous ayons un

CNA bipolaire de 6 bits fonctionnant avec la notation en complément à 2 et dont la précision est 0,2 V. La plage des entrées binaires va de 100000 (-32) à 011111 (+31); les tensions de sortie correspondantes vont de -6,4 V à +6,2 V. Il y a 63 pas de progression de 0,2 V entre ces deux bornes extrêmes.

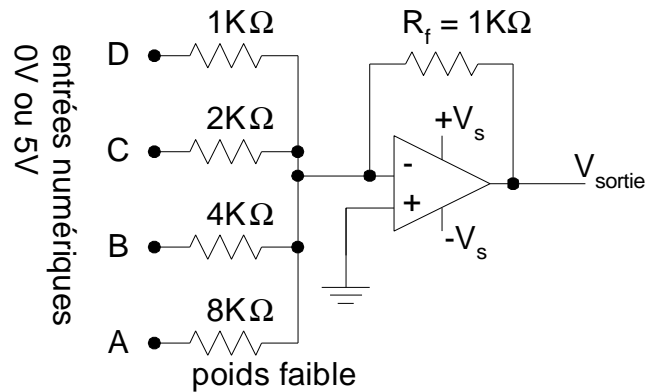
2.3 Circuits des convertisseurs NA

Il existe plusieurs méthodes et circuits pour matérialiser la conversion NA que l'on vient de décrire. Nous nous bornons ici à étudier quelques méthodes élémentaires, afin de vous donner une idée des principes utilisés. Il n'est pas important que vous connaissiez en détail les divers types de circuits, car les convertisseurs NA sont vendus en version intégrée, ou encapsulés dans des boîtiers dont l'utilisation n'exige pas que vous connaissiez les circuits. Au contraire, il est préférable que vous connaissiez seulement de façon générale les caractéristiques de rendement importantes des convertisseurs NA afin de savoir les utiliser intelligemment. L'étude de ces caractéristiques fait l'objet de la section 2.4.

La figure 2.6a) nous montre le circuit de base d'un type de convertisseur NA de 4 bits. Les entrées A, B, C et D sont des entrées binaires qui, par l'hypothèse, prennent la valeur 0 V ou 5 V. L'amplificateur opérationnel est employé comme amplificateur de sommation dont la sortie est égale à la somme pondérée des tensions d'entrée. Rappelons qu'un amplificateur de sommation multiplie chaque tension de sortie par le rapport de la résistance de contre-réaction R_F à la résistance d'entrée correspondante $R_{ENTRÉE}$. Dans ce circuit, $R_F = 1 \text{ k}\Omega$ et les résistances d'entrée vont de 1 à 8 k Ω . L'entrée D a $R_{ENTRÉE} = 1 \text{ k}\Omega$, de sorte que l'amplificateur de sommation communique la tension appliquée à D sans affaiblissement. L'entrée C a $R_{ENTRÉE} = 2 \text{ k}\Omega$, de sorte que le facteur d'affaiblissement est 0,5. De même, l'entrée B est affaiblie d'un facteur de 0,25 et l'entrée A d'un facteur 0,125. L'expression de sortie de l'amplificateur est donc :

$$V_{SORTIE} = -(V_D + 0,5V_C + 0,25V_B + 0,125V_A) \quad (2.4)$$

Le signe moins à l'avant des parenthèses est ajouté parce que l'amplificateur de sommation est un amplificateur inverseur; évidemment ceci n'a aucun effet ici.



a)

code entrée

D	C	B	A	V_{sortie} (volts)
0	0	0	0	0
0	0	0	1	-0,625
0	0	1	0	-1,250
0	0	1	1	-1,875
0	1	0	0	-2,500
0	1	0	1	-3,125
0	1	1	0	-3,750
0	1	1	1	-4,375
1	0	0	0	-5,000
1	0	0	1	-5,625
1	0	1	0	-6,250
1	0	1	1	-6,875
1	1	0	0	-7,500
1	1	0	1	-8,125
1	1	1	0	-8,750
1	1	1	1	-9,375

← poids faible

← pleine échelle

b)

Figure 2.6: a) Convertisseur NA élémentaire utilisant un amplificateur opérationnel de sommation. b) Pour chaque code d'entrée, la tension V_{SORTIE} correspondante.

De cette façon, il est facile de voir que la sortie de l'amplificateur de sommation est une tension analogique qui représente la somme pondérée des entrées numériques, comme l'indique le tableau de la figure 2.6b). Ce tableau énumère toutes les conditions d'entrée possibles et la tension de sortie résultante de l'amplificateur. La

sortie est calculée, pour une condition d'entrée quelconque, en mettant les entrées pertinentes soit à 0 V, soit à 5 V. Par exemple, si l'entrée numérique est 1010, alors $V_D = V_B = 5 \text{ V}$ et $V_C = V_A = 0 \text{ V}$. Il vient donc d'après l'équation (2.3):

$$\begin{aligned} V_{\text{SORTIE}} &= -(5\text{V} + 0\text{V} + 0,25 \cdot 5\text{V} + 0\text{V}) \\ &= -6,25\text{V} \end{aligned}$$

La résolution de ce convertisseur NA est le poids le plus faible, soit $0,125 \times 5 \text{ V} = 0,625 \text{ V}$. Comme le montre le tableau, les sorties analogiques croissent par pas de 0,625 V quand le nombre binaire d'entrée avance d'un bit.

Exemple 2.8

- Déterminez le poids de chacun des bits d'entrée de la figure 2.6a).
- Substituez à R_F la valeur 250Ω et déterminez la tension pleine échelle.

Solution

- Le bit de poids le plus fort traverse intégralement l'amplificateur et son gain = 1, de sorte que son poids à la sortie est 5 V. Donc :

$$\begin{aligned} \text{poids plus fort} &\Rightarrow 5\text{V} \\ 2^{\text{e}} \text{ poids fort} &\Rightarrow 2,5\text{V} \\ 3^{\text{e}} \text{ poids fort} &\Rightarrow 1,25\text{V} \\ 4^{\text{e}} \text{ poids fort} = \text{poids faible} &\Rightarrow 0,625\text{V} \end{aligned}$$

- Si R_F est réduit par un facteur de 4 jusqu'à 250Ω , chaque poids d'entrée est 4 fois *plus petit* que la valeur précédente. Donc la tension pleine échelle se trouve réduite par le même facteur et devient $-9,375/4 = -2,344 \text{ V}$.

Une observation attentive des résistances de la figure 2.6 nous apprend que leurs valeurs progressent comme l'inverse **des poids des rangs binaires**. Autrement dit, en commençant par le bit de poids fort, on constate que la résistance double d'une branche à l'autre. Ceci évidemment produit la pondération recherchée pour la tension de sortie.

Précision de la conversion Le tableau de la figure 2.6b) nous fait connaître les valeurs *idéales* de V_{SORTIE} pour les différents cas d'entrée. L'exactitude avec laquelle ce circuit reproduit ces valeurs dépend de deux facteurs: 1) de la précision des résistances d'entrée et de contre-réaction, et 2) de la précision des niveaux de tension d'entrée. On peut obtenir des résistances très précises (à 0,01 % des valeurs recherchées) par ajustement; pour ce qui est des niveaux de tension d'entrée, ce n'est pas aussi facile. D'abord, il est bien évident que les entrées numériques ne peuvent être prélevées directement de sorties de bascules ou de portes logiques, parce que les niveaux logiques de sortie de ces dispositifs ne sont pas exactement 0 V et 5 V, puisqu'ils varient dans une plage donnée. Pour cette raison, il est nécessaire d'intercaler des éléments de circuit entre chaque borne numérique et sa résistance d'entrée connectée à l'amplificateur de sommation, comme on peut le constater à la figure 2.7.

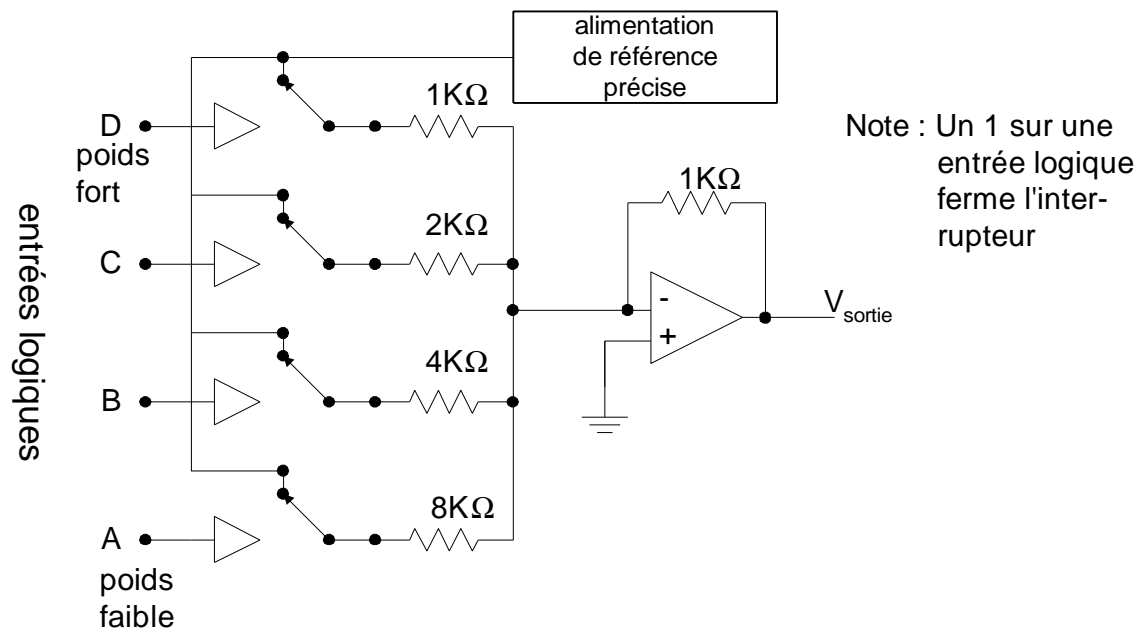


Figure 2.7: Convertisseur NA complet de 4 bits avec amplificateurs de niveau de précision.

Chaque entrée numérique agit sur un interrupteur à semi-conducteur comme l'interrupteur bidirectionnel CMOS que nous étudierons au chapitre 3. Au moment où l'entrée est au niveau HAUT, l'interrupteur se ferme et raccorde une *alimentation de référence précise* à la résistance d'entrée; quand l'entrée est BASSE, l'interrupteur s'ouvre. L'alimentation de référence délivre une tension précise et très stable, ce qui est indispensable si on veut obtenir une sortie analogique exacte.

CNA dont la sortie est un courant Le schéma élémentaire d'une méthode de production d'un courant de sortie analogique proportionnel à l'entrée binaire est illustré à la figure 2.8a). Le circuit montré est un CNA à 4 bits possédant des résistances dont les valeurs correspondent aux poids d'un nombre binaire. Il y a dans ce circuit quatre trajets de courant parallèles, chacun étant contrôlé par un interrupteur à semi-conducteur comme l'interrupteur bilatéral CMOS. L'état de chaque interrupteur est commandé par les niveaux de tension appliqués aux entrées binaires. Le courant qui traverse chaque trajet parallèle est déterminé par V_{REF} et la résistance du trajet. La pondération de ces résistances est identique à celle de la suite binaire, et le courant total, I_{SORTIE} , est fonction des interrupteurs ouverts ou fermés (des 0 et des 1 des entrées binaires). La résistance du trajet poids fort est la plus petite, R ; la résistance suivante est le double; et ainsi de suite. On peut dériver le courant de sortie à travers une charge, R_L , mais celle-ci doit être beaucoup plus petite que R afin de laisser presque inchangée l'intensité du courant. Idéalement, R_L doit être un court-circuit avec la masse.

Exemple 2.9

Supposez $V_{REF} = 10 \text{ V}$ et $R = 10 \text{ k}\Omega$. Déterminez la résolution et le courant pleine échelle de ce CNA.

Solution $I_0 = V_{REF}/R = 1 \text{ mA}$. Il s'agit là du poids le plus fort. Les trois autres courants sont 0,5, 0,25 et 0,125 mA. Le poids le plus faible est 0,125 mA, ce poids correspond également à la résolution.

L'intensité pleine échelle est obtenue quand les entrées binaires sont toutes au niveau HAUT et que tous les interrupteurs de courant sont fermés, ceci donne

$$I_{SORTIE} = 1 + ,5 + ,25 + ,125 = 1,875 \text{ mA}$$

Notez que le courant de sortie est proportionnel à V_{REF} . Si V_{REF} augmente ou diminue, I_{SORTIE} change proportionnellement.

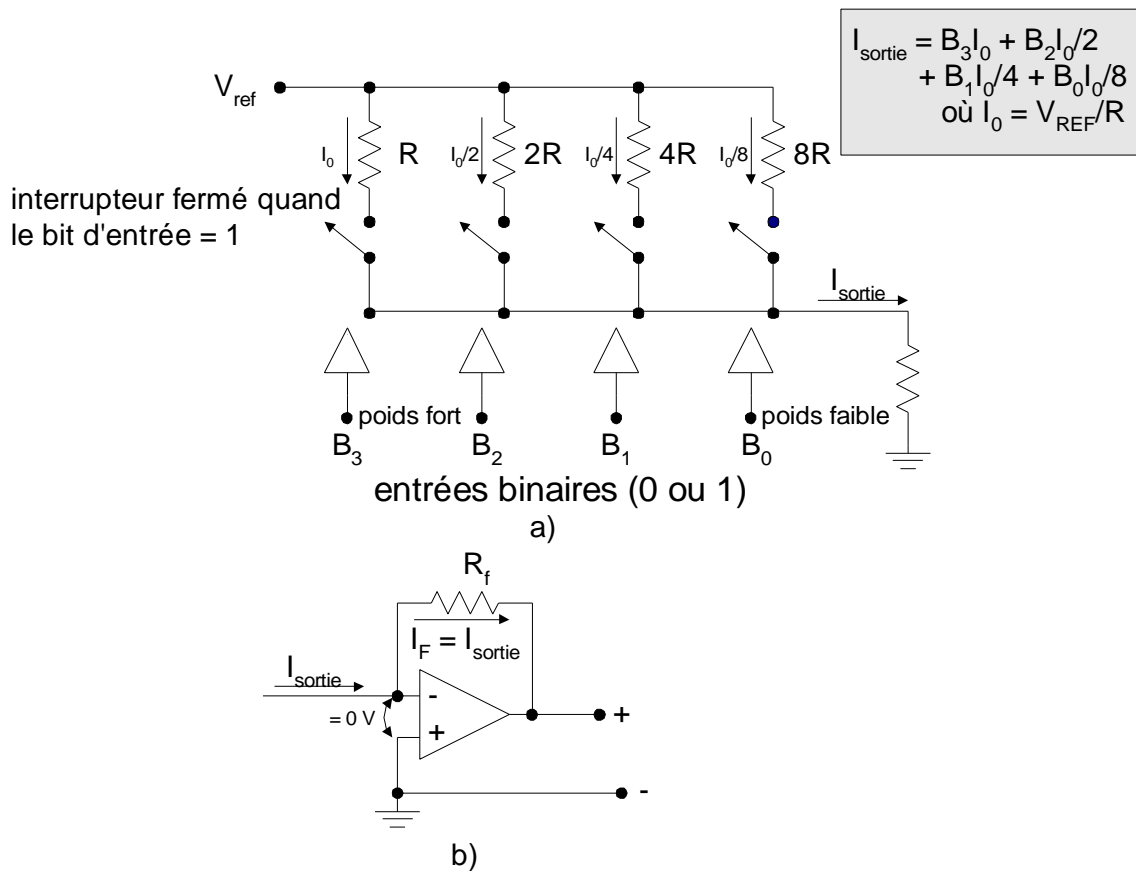


Figure 2.8: a) CNA élémentaire dont la sortie est un courant; b) raccordé à un ampli op agissant comme convertisseur courant-tension.

Pour que I_{SORTIE} soit précis, il faudrait que R_L soit un court-circuit avec la masse. Une façon de réaliser quand même ceci est de recourir à un amplificateur opérationnel agissant comme convertisseur courant-tension, comme on le montre à la figure 2.8b). Dans un tel cas, I_{SORTIE} du CNA est connecté à l'entrée - de l'amplificateur opérationnel, entrée qui est une masse virtuelle. La réaction négative de l'amplificateur opérationnel produit un courant égal à I_{SORTIE} à travers R_F pour donner $V_{SORTIE} = -I_{SORTIE} \times R_F$. Ainsi, V_{SORTIE} est une tension analogique proportionnelle à l'entrée binaire du CNA. Cette sortie analogique peut attaquer une grande variété de charges sans subir de diminution.

Réseau R/2R Les circuits des convertisseurs numériques-analogiques que nous venons d'étudier exploitent une suite de résistances pondérées comme la suite binaire afin d'obtenir pour chaque bit le poids approprié. Bien que cette méthode soit excellente en théorie, en pratique, elle impose certaines contraintes. La plus importante étant la grande différence entre les deux résistances extrêmes (celle du bit de poids fort et celle du bit de poids faible), particulièrement dans le cas des CNA de grande résolution (à plusieurs bits). Par exemple, la résistance du poids fort pour un CNA de 12 bits est 1 k Ω , tandis que celle du bit de poids faible pourra dépasser les 2 M Ω . Dans l'état actuel de la technologie de fabrication des CI, il est très difficile de réaliser des résistances aussi éloignées qui conservent un rapport précis, particulièrement en présence de variations de température.

Pour cela, il est préférable d'utiliser un circuit dans lequel les résistances ont des valeurs voisines. L'une des conceptions les plus courantes réalisant ce souhait est le *réseau* R/2R, où les résistances ne sont que dans un rapport de 2 à 1. On peut voir l'un de ces CNA à la fig. 2.9.

Remarquez le montage des résistances, particulièrement les deux valeurs différentes employées: R et 2R. Le courant I_{SORTIE} dépend des positions des quatre interrupteurs et ce sont les entrées binaires $B_3B_2B_1B_0$ qui contrôlent les états des interrupteurs. Ce courant est transmis à un convertisseur courant-tension (en fait un amplificateur opérationnel) qui délivre la tension V_{SORTIE} . Nous analyserons en détail ce circuit en classe; il suffit simplement de dire, pour le moment, qu'on peut démontrer que V_{SORTIE} est donnée par l'expression:

$$V_{\text{SORTIE}} = \frac{-V_{\text{REF}}}{8} * B \quad (2.5)$$

où B est la valeur de l'entrée binaire qui s'échelonne entre 0000 (0) et 1111 (15).

Exemple 2.10

Présumons que $V_{\text{REF}} = 5 \text{ V}$ pour le CNA de la figure 2.9. Quelle est la résolution et quelle est la tension pleine échelle de ce convertisseur?

Solution La résolution est égale au poids le plus faible, c'est-à-dire à la tension quand $B = 0001 = 1$ dans l'équation (2.5):

$$\begin{aligned} \text{résolution} &= \frac{-5 \text{ V} * 1}{8} \\ &= -0,625 \text{ V} \end{aligned}$$

La sortie pleine échelle est la tension correspondant à l'entrée $B = 1111 = 15_{10}$. De nouveau, en recourant à l'équation (2.5), il vient:

$$\begin{aligned} \text{pleine échelle} &= \frac{-5 \text{ V} * 15}{8} \\ &= -9,375 \text{ V} \end{aligned}$$

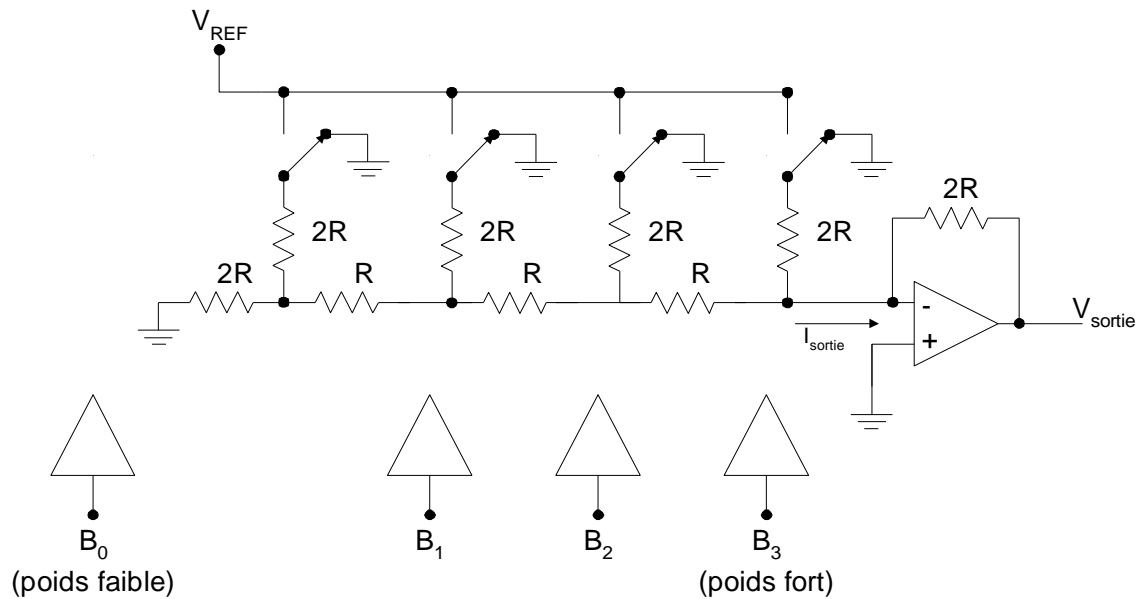


Figure 2.9: CNA réseau R/2R de base.

2.4 Spécifications des CNA

La majeure partie des CNA sont actuellement vendus intégrés ou encapsulés dans des boîtiers individuels. Il est essentiel que vous soyez familiarisés avec les caractéristiques les plus importantes spécifiées par les fabricants en vue de déterminer le CNA convenant à une application particulière.

1. Résolution

Comme nous l'avons déjà indiqué, la résolution exprimée en % PE d'un CNA dépend essentiellement du nombre de bits. C'est la raison pour laquelle les fabricants expriment généralement la résolution d'un CNA comme un nombre de bits. Un CNA de 10 bits a une résolution plus fine qu'un CNA de 8 bits.

2. Précision

La *précision* aussi appelée **erreur pleine échelle** traduit la différence entre la tension de sortie obtenue et la tension de sortie théorique (idéale) et inclut ainsi, outre la non-linéarité et l'erreur de décalage, toutes les autres sources d'erreurs. Elle s'exprime en pourcentage de la pleine échelle ou en fraction de quantum du mot d'entrées, par exemple $\pm 1/2$ LSB (soit un demi-bit du bit le moins significatif). La valeur de la précision peut donner ensemble, un chiffre global pour un CNA donné, ou la précision peut être détaillée selon ces caractéristiques. Voici une liste des caractéristiques qu'on rencontre le plus souvent.

a) Linéarité

La courbe de conversion idéale d'un CNA est représentée à la figure 2.10. Chaque code d'entrée (échelle verticale) donne naissance à une tension analogique de sortie, représentée par une marche. Dans des conditions idéales, la tension analogique de sortie coupe le palier par son milieu, l'ensemble des valeurs ainsi définies se situant sur une droite. La tension de sortie varie donc par incréments.

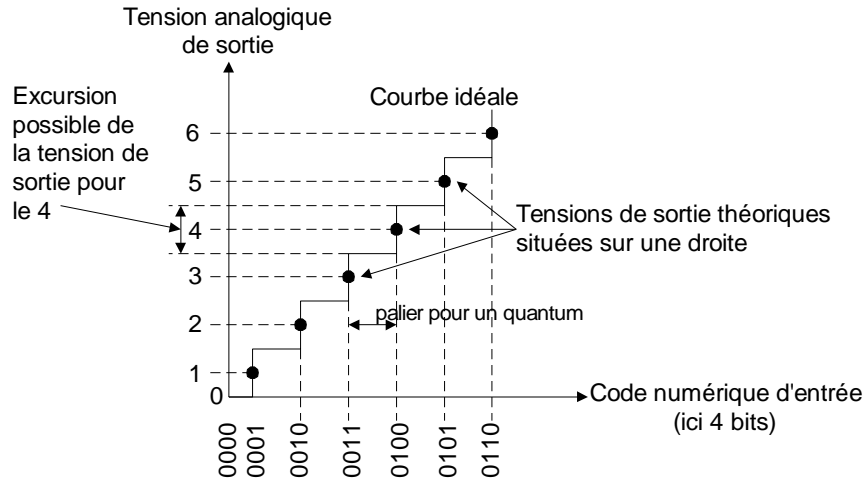


Figure 2.10: Fonction de transfert idéale du CNA.

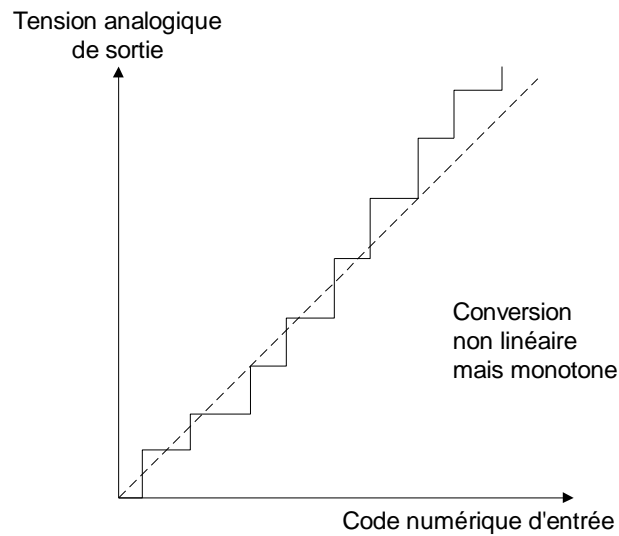


Figure 2.11: Exemple de conversion non linéaire.

Si le milieu d'un des paliers ne se situe pas sur la droite idéale, on dit que le convertisseur n'est pas linéaire. La non-linéarité résulte de l'écart entre la tension théorique de sortie et la tension actuelle. Donc, *l'erreur de non-linéarité* est l'écart entre le pas de progression réel et le pas de progression idéal (figure 2.11).

De plus, parce qu'aucun code ne manque, on dit qu'elle est «*monotone*».

b) Monotonicité

Un CNA est dit «*monotonique*» si sa sortie augmente quand la donnée d'entrée binaire passe d'un palier à l'autre. Une façon de décrire cette caractéristique, consiste à dire que la sortie en escalier ne comporte aucune marche de descente (figure 2.12) pendant que l'entrée parcourt les valeurs de zéro à la pleine échelle.

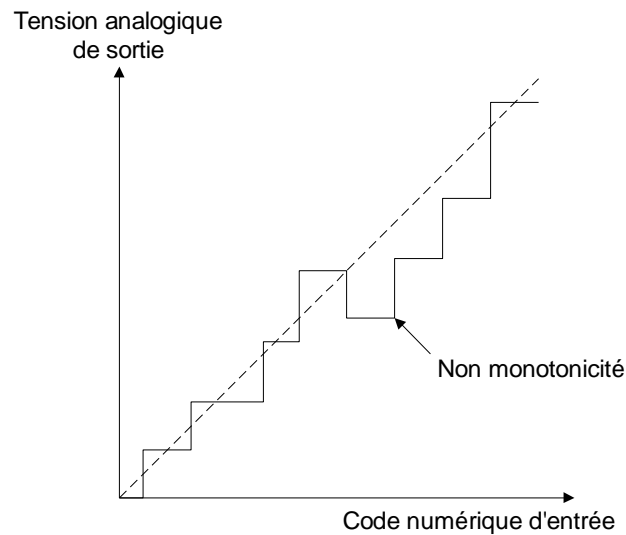


Figure 2.12: Ici un code numérique de valeur supérieure provoque la naissance d'une tension analogique moindre (marche de descente). On dit qu'il n'y a plus de monotonie.

c) Tension de décalage

Idéalement, la sortie d'un CNA affiche 0 volt quand l'entrée binaire est constituée de 0. En pratique, on mesure une petite tension de sortie due à *l'erreur de décalage* de l'amplificateur opérationnel de sortie. Cette erreur de décalage, si elle n'est pas compensée, s'additionne à la valeur prévue de la sortie du CNA et cela, pour toutes les entrées possibles. Ainsi, supposons un CNA de 4 bits ayant une erreur de décalage de ± 2 mV et un pas de progression exact de 100 mV. Le tableau ci-après compare la sortie idéale et la sortie réelle du CNA pour quelques entrées. Notez que la sortie réelle est toujours supérieure de 2 mV à la valeur prévue; cela s'explique par *l'erreur de décalage*. Cette erreur peut être aussi bien positive que négative.

Code d'entrée	Sortie idéale (mV)	Sortie réelle (mV)
0000	0	2
0001	100	102
1000	800	802
1111	1500	1502

Tension de décalage

Nombre de CNA possèdent un bouton de réglage du zéro qui permet de ramener à zéro le décalage. On procède généralement à cette compensation en appliquant au CNA, une entrée nulle en examinant la sortie et en réglant le *potentiomètre de compensation du décalage* jusqu'à ce que la sortie soit aussi à zéro.

Il existe d'autres éléments pouvant influencer la précision d'un CNA. Ces éléments sont moins fréquents, mais dans des conditions d'utilisation particulières, elles peuvent beaucoup influencer. On retrouve comme exemple principal, la température. La température n'a pas d'influence pour un appareil utilisé à l'intérieur, mais le même CNA utilisé dans un avion à réaction peut être influencé énormément par la température.

Nous verrons en classe, les spécifications du MC1408 que vous utiliserez en laboratoire. Pour l'instant, attardons-nous aux 2 cas suivants:

- 1) Supposons que le CNA de la figure 2.6 ait une précision de $\pm 0,01\%$ PE. Étant donné que ce convertisseur a une tension pleine échelle de 9,375 V, on voit que cette précision exprimée en volts est:

$$\pm 0,01\% \times 9,375 \text{ V} = \pm 0,9375 \text{ mV}$$

Ceci signifie qu'une sortie d'un CNA peut, en tout temps, s'écarter d'au plus 0,9375 mV de sa valeur prévue.

- 2) Le CNA de la figure 2.6 a un pas de progression théorique de 0,625 V. Si l'erreur de linéarité de ce convertisseur est $\pm 0,01\%$ PE, cela signifie que le *pas de progression* réel peut différer de cette valeur d'au plus 0,9375 mV.

Certains des CNA les plus coûteux ont des erreurs pleine échelle et de linéarité aussi petites que 0,001 % PE. Les CNA universels ont généralement des précisions comprises entre 0,01 et 0,1 % de l'échelle.

Il est important de comprendre ici que la précision et la résolution d'un convertisseur CNA doivent être compatibles. Par exemple, il serait illogique d'avoir une résolution de 1 pour cent et une précision de 0,1 pour cent, ou vice versa. À titre d'illustration, soit un convertisseur NA dont la résolution est 1 pour cent et la tension pleine échelle de 10 V, qui peut produire une tension analogique de sortie précise à 0,1 V près de la valeur recherchée, en prenant comme hypothèse que la précision est idéale. Cela n'a aucun sens d'investir pour avoir une précision de 0,01 pour cent de la pleine échelle (c'est-à-dire 1 mV) si la résolution limite déjà l'écart avec la valeur recherchée à 0,1 V. Le même argument tient quand on recherche à avoir une résolution très petite (beaucoup de bits) avec un appareil dont la précision est faible; on utilise beaucoup de bits pour rien.

Exemple 2.11

Un CNA de 8 bits possède une sortie pleine échelle de 2 mA et une erreur pleine échelle de $\pm 0,5$ %. Quelle est la plage des sorties possibles correspondant à l'entrée 10000000?

Solution Le pas de progression est $2 \text{ mA}/255 = 7,84 \mu\text{A}$. Comme $10000000 = 128_{10}$, la sortie idéale devrait être $128 \times 7,84 \mu\text{A} = 1004 \mu\text{A}$. Comme l'erreur peut aller jusqu'à:

$$\pm 0,5 \% \times 2 \text{ mA} = \pm 10 \mu\text{A}$$

Il s'ensuit que la sortie réelle peut s'écarter de la valeur idéale de $1004 \mu\text{A}$ de cette quantité; la plage des sorties possibles est dès lors 994 à $1114 \mu\text{A}$.

3. Temps d'établissement

La vitesse de fonctionnement d'un CNA est définie par son *temps d'établissement*, qui est le temps nécessaire à la sortie pour passer de 0 à la tension pleine échelle quand l'entrée binaire change tous ses 0 pour des 1. En réalité, le temps d'établissement est défini comme le temps que prend le CNA pour se stabiliser à $\pm 1/2$

pas de progression (résolution) de sa valeur finale. Par exemple, si un CNA a une résolution de 10 mV, le temps d'établissement est la mesure du temps qui s'écoule avant que la sortie se stabilise à 5 mV près de sa valeur pleine échelle. Généralement, les temps d'établissement s'échelonnent entre 50 ns et 10 μ s. Le plus souvent, les CNA dont la sortie est un courant ont des temps d'établissement plus courts que ceux dont la sortie est une tension. Par exemple le DAC 1280 peut avoir une sortie qui est soit un courant, soit une tension. Son temps d'établissement est de 300 ns quand sa sortie est un courant, et de 2,5 μ s quand sa sortie est une tension. La principale raison expliquant cette différence est le temps de réponse de l'amplificateur opérationnel qui convertit le courant en tension.

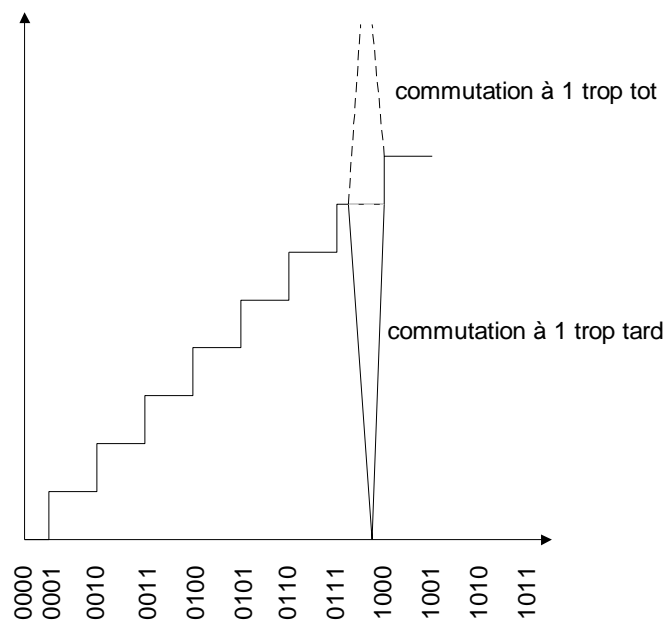


Figure 2.13: Les codes manquants ou totalement erronés parce que la commutation des bits du mot d'entrée ne s'est pas effectuée simultanément.

4. Erreur de commutation

Finalement, un autre type d'erreur risque d'intervenir lorsque la commutation des bits d'entrée n'est pas assurée simultanément et que la conversion démarre trop tôt. Ainsi, soit passer de 0111 à 1000; si les 1 passent à zéro avant que le zéro ne passe à 1, on lira 0000 qui sera momentanément converti en une tension nulle (figure 2.13). C'est ce qu'on appelle un «*glitch*».

2.5 Applications des CNA

Des CNA sont utilisés chaque fois qu'il faut transformer la sortie numérique d'un circuit en une tension ou un courant analogique pour pouvoir entraîner un dispositif analogique. Voici certaines des applications les plus courantes de ces convertisseurs.

Régulation La sortie numérique d'un ordinateur est convertie en un signal de régulation analogique afin de régler la vitesse d'un moteur, la température d'un four ou de commander une variable physique quelconque.

Essai automatique Il est possible de programmer les ordinateurs pour qu'ils produisent les signaux analogiques (par l'entremise d'un CNA) nécessaires à l'essai des circuits analogiques. La réponse analogique du circuit testé est normalement convertie en une valeur numérique par un CAN et réintroduite dans l'ordinateur pour être mémorisée, affichée et parfois analysée.

Reconstitution du signal Dans plusieurs applications, la **numérisation** d'un signal analogique se traduit par la conversion de points successifs en leurs équivalents numériques et la mémorisation des résultats. Cette conversion est réalisée par un convertisseur analogique-numérique (CAN). Un CNA intervient ensuite pour convertir les données numériques en mémoire en un signal analogique - un point à la fois; cet appareil reconstitue pour ainsi dire le signal original. Cet enchaînement de numérisations et de reconstitutions est courant dans les oscilloscopes numériques à mémoire, les lecteurs de disques compacts et les appareils d'enregistrement audio sur bande. Nous en apprendrons plus sur ceci au moment de notre étude des CAN.

Conversion AN Plusieurs types de convertisseurs AN contiennent dans leurs circuits des CNA. C'est ce que nous allons étudier à la section 2.7.

2.6 Dépannage des CNA

Les CNA sont de nature hybride: ils sont à la fois analogique et numérique. Il nous faut donc des sondes logiques et des pulseurs pour surveiller les entrées numériques et un multimètre ou un oscilloscope pour évaluer la sortie analogique. Il y a fondamentalement deux façons de tester le fonctionnement d'un CNA: un *test statique de l'exactitude* et un *test de l'escalier*.

Le test statique implique le réglage de l'entrée binaire sur une valeur fixe et la mesure de la sortie analogique avec un appareil de mesure de précision. Ce test permet de s'assurer que la valeur de sortie est bien comprise dans la plage prévue indiquée dans la fiche technique de l'appareil. Si ce n'est pas le cas, il faut en rechercher la raison parmi plusieurs causes; en voici quelques-unes:

- Dérive de la valeur des composants du CNA (résistances) imputable à la température, au vieillissement, ou à d'autres facteurs. Cette cause peut facilement donner lieu à des sorties qui débordent la plage de précision acceptable.
- Connexions ouvertes ou en court-circuit dans l'une des bornes d'entrée. Une telle cause peut empêcher une entrée de contribuer à la sortie analogique ou bien peut toujours additionner une entrée à la sortie analogique. Une défectuosité de cette nature est particulièrement difficile à dépister quand elle survient dans les entrées ayant les poids les plus faibles.
- Une référence de tension erronée. Étant donné que la sortie analogique est rapportée à une tension de référence, on peut obtenir des sorties totalement aberrantes. Pour les CNA dotés de sources de référence extérieures, la vérification de la tension de référence se fait sans difficulté avec un voltmètre numérique. Beaucoup de CNA ont toutefois une source interne qu'il est impossible de contrôler, sauf pour certains dont la tension de référence est sortie sur une broche du boîtier.

- Une erreur de décalage excessive due au vieillissement des composants ou à une température inappropriée. Cela occasionne des sorties qui s'écartent de la valeur réelle d'une quantité fixe. Si le dispositif possède un bouton de compensation externe, il est aisé de ramener à zéro une erreur de ce type; cependant, un changement de température pourra faire réapparaître une erreur de décalage.

Le test en escalier a pour rôle de constater la monotonie du CNA, c'est-à-dire de vérifier que la sortie croît pas à pas à mesure que la donnée d'entrée passe d'une valeur à l'autre (voir figure 2.3). La hauteur du pas doit toujours être la même et il ne doit pas y avoir de recul ou de marches manquantes avant d'arriver à la valeur pleine échelle. Ce test peut aider à déceler des défaillances internes ou externes qui empêchent une borne d'entrée d'apporter sa contribution au résultat, ou, au contraire, qui imposent en permanence le poids d'une borne d'entrée. Voici un exemple illustrant ce test.

Exemple 2.12

Quel sera l'aspect de la forme d'onde dans un test en escalier si le CNA de la figure 2.3 a son entrée C ouverte? Supposez que les entrées CNA sont compatibles TTL.

Solution Une connexion C ouverte est interprétée comme un 1 logique constant par le CNA. Donc, cette entrée ajoute toujours 4 V à la sortie du CNA, ce qui donne une forme d'onde ayant l'aspect montré à la figure 2.14. Les lignes en pointillées dessinent l'escalier tel qu'il devrait être pour le CNA en bon état de marche. Notez que la forme d'onde de sortie coïncide avec la forme d'onde correcte quand les valeurs des entrées ont le bit C au niveau HAUT.

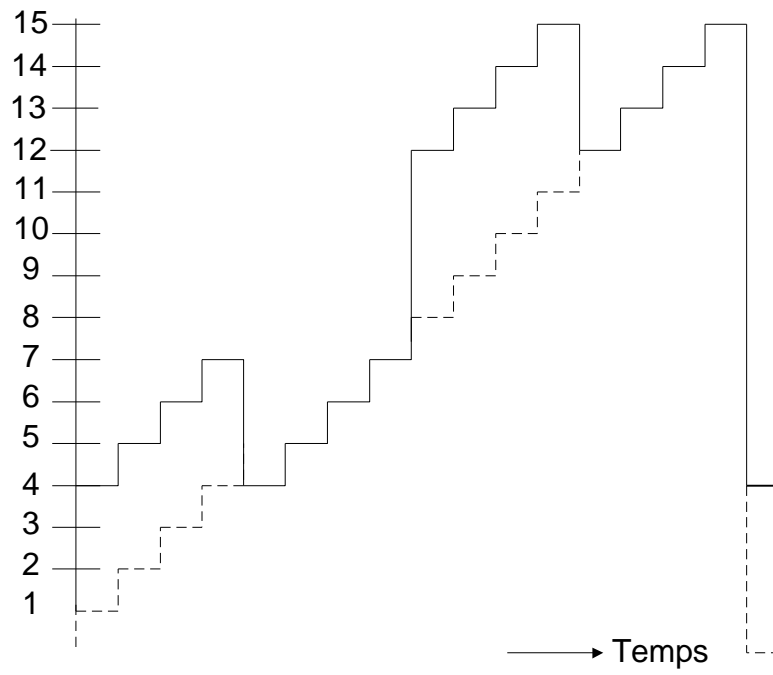


Figure 2.14: Exemple 2.12.

2.7 Conversion analogique-numérique

Un *convertisseur AN* reçoit une tension d'entrée analogique qu'il convertit, après un certain temps, en un code de sortie numérique correspondant à l'entrée. La conversion AN est généralement plus complexe et plus longue que la conversion NA. Différentes méthodes de conversion AN ont été mises au point et sont utilisées. Nous allons consacrer le reste de cette section à l'étude détaillée de quelques méthodes, bien qu'il y ait fort à parier que vous n'aurez jamais à concevoir ou à construire de convertisseurs AN (qui sont vendus complètement montés dans des boîtiers). Toutefois, la connaissance des techniques utilisées vous fera prendre conscience des facteurs qui déterminent le rendement d'un convertisseur AN.

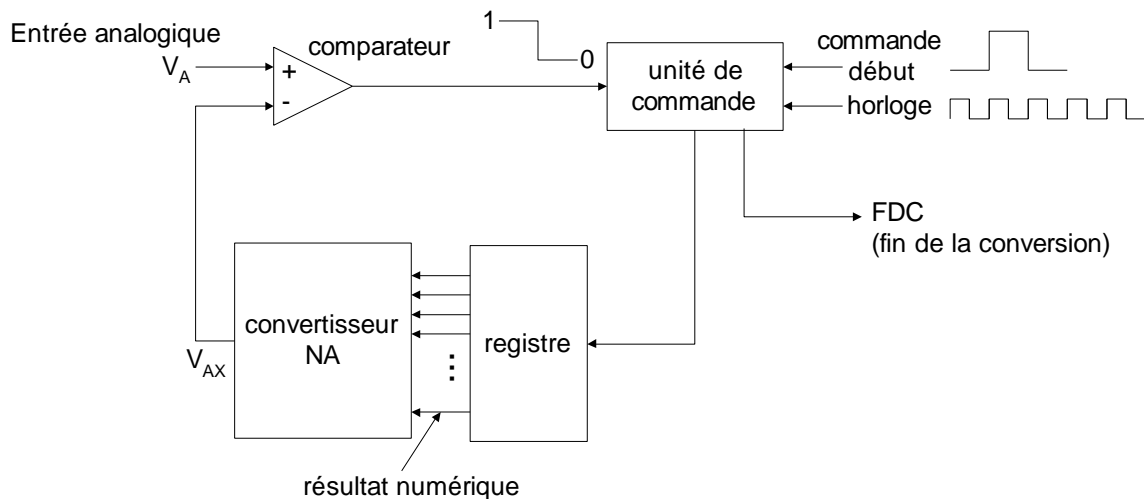


Figure 2.15: Schéma général d'une catégorie de convertisseurs AN.

On retrouve dans les circuits de plusieurs types de CAN un convertisseur NA. La figure 2.15 nous montre le schéma fonctionnel général de cette catégorie de CAN. La synchronisation de la conversion est assurée par un signal d'horloge d'entrée. L'unité de commande renferme les circuits logiques qui génèrent la séquence appropriée d'opérations après l'arrivée de la COMMANDE DÉBUT qui initie le processus de conversion. Le comparateur (un ampli op) a deux entrées *analogiques* et une sortie *numérique* qui prend un état ou l'autre, selon l'entrée analogique qui est la plus grande.

Voici le fonctionnement de base des convertisseurs AN de cette catégorie:

1. La COMMANDE DÉBUT lance la conversion.
2. À une cadence déterminée par le signal d'horloge, l'unité de commande modifie sans arrêt le nombre binaire mémorisé dans le registre.
3. Le nombre binaire du registre est converti en une tension analogique V_{AX} par le convertisseur NA.
4. Le comparateur compare V_{AX} avec l'entrée analogique V_A . Tant que $V_{AX} < V_A$, la sortie du comparateur demeure au niveau HAUT. Quand V_{AX} dépasse V_A d'une valeur au moins égale à V_T (tension seuil), la sortie du comparateur passe au niveau BAS et met fin au processus de progression du nombre dans le registre. À ce point, V_{AX} est une très bonne approximation de V_A et le nombre numérique qui se trouve dans le registre, qui est l'équivalent numérique de V_{AX} , est également l'équivalent numérique de V_A , à l'intérieur des limites de résolution et de précision propres à ce système.
5. La logique de commande valide le signal FDC, fin de conversion, quand la conversion est achevée.

Les diverses variantes de cette solution de conversion NA se distinguent surtout par la façon dont la section de commande modifie sans cesse les nombres dans les registres. À part cela, le principe de base est le même, et la sortie numérique recherchée est mémorisée dans le registre quand la conversion est achevée.

2.8 CAN rampe numérique

L'une des versions les plus simples du convertisseur AN général de la figure 2.15 utilise comme registre un compteur binaire qui est incrémenté par le signal d'horloge (un pas de progression à la fois) jusqu'à ce que $V_{AX} \geq V_A$. On l'appelle CAN *rampe numérique* à cause de la forme d'onde de V_{AX} qui est celle d'une rampe pas

à pas (en réalité un escalier), comme celle illustrée à la figure 2.3.

La figure 2.16 reproduit le schéma complet d'un convertisseur en rampe, composé d'un compteur, d'un CNA, d'un comparateur analogique et d'une porte ET. Le comparateur fournit en sortie un signal FDC , vrai au niveau BAS, qui indique la fin de la conversion. Si on suppose que V_A , la tension analogique à convertir est positive, le tout fonctionne comme ceci:

1. On applique une impulsion DÉBUT qui a pour effet de mettre à zéro le compteur et de bloquer la porte ET qui empêche le passage des impulsions d'horloge jusqu'au compteur.
2. Avec que des 0 en entrée, la sortie du CNA sera $V_{AX} = 0 \text{ V}$.
3. Comme $V_A > V_{AX}$, la sortie du comparateur, \overline{FDC} , sera au niveau HAUT.
4. Au moment où DÉBUT revient à 0, la porte ET est validée et les impulsions d'horloge arrivent jusqu'au compteur.
5. A mesure que le compteur progresse, la sortie du CNA, V_{AX} , augmente d'un palier à la fois, comme nous le montre la figure 2.16 b).
6. Ce travail se poursuit tant que V_{AX} n'a pas dépassé V_A d'une quantité au moins égale à V_T (de façon caractéristique 10 à 100 μV). À ce moment-là, \overline{FDC} passe au niveau BAS et bloque le passage du signal d'horloge vers le compteur; ce dernier cesse de compter.
7. Le processus de conversion est désormais achevé comme le signale la transition HAUT-BAS de \overline{FDC} ; le contenu de compteur est la représentation décimale de V_A .

8. Le compteur conserve cette valeur numérique jusqu'à la prochaine impulsion DÉBUT qui déclenche une nouvelle conversion.

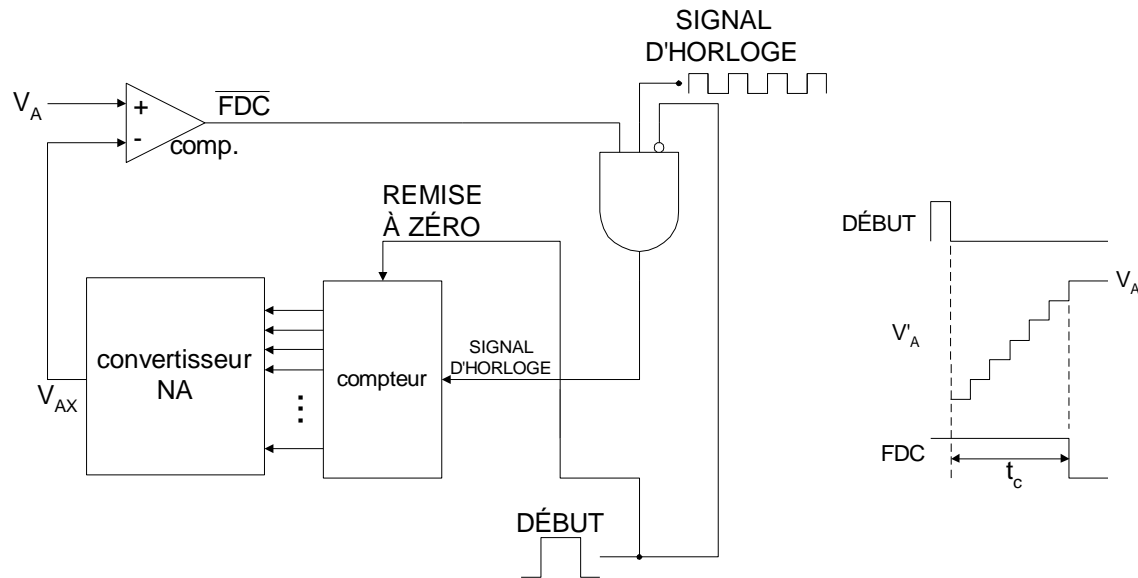


Figure 2.16: Convertisseur AN rampe numérique.

Exemple 2.13A

Soit les valeurs suivantes pour le convertisseur AN de la figure 2.16: fréquence de l'horloge = 1 MHz;

$V_T = 0,1$ mV; tension PE du convertisseur NA = 10,23 V et entrée 10 bits. Déterminez:

- l'équivalent décimal de $V_A = 3,728$ V;
- la durée de la conversion; et
- la résolution de ce convertisseur.

Solution

- a) Le CNA a une entrée de 10 bits et une tension PE de 10,23 V. Donc le nombre total de pas possibles est

$2^{10} - 1 = 1023$, de sorte que le pas de progression est :

$$\frac{10,23 \text{ V}}{1023} = 10\text{mV}$$

Cela veut donc dire que V_{AX} augmente par pas de 10 mV à mesure que le compteur progresse à partir de 0.

Comme $V_A = 3,728$ V et que $V_T = 0,1$ mV, V_{AX} doit atteindre 3,7281 V ou une valeur supérieure pour que le comparateur passe à 0. Le nombre de pas nécessaire est:

$$\frac{3,7281 \text{ V}}{10 \text{ mV}} = 372,81 = 373 \text{ pas}$$

À la fin de la conversion, le nombre mémorisé dans le compteur sera l'équivalent binaire de 373, c'est-à-dire 0101110101. Il s'agit de l'équivalent numérique recherché pour $V_A = 3,728$ V que produit le convertisseur AN.

- b) Il faut 373 pas pour mener à bien cette conversion. Donc, 373 impulsions d'horloge dont la période est une microseconde donne une durée de conversion totale de 373 μ s.
- c) La résolution de ce convertisseur est égale au pas de progression du convertisseur NA, c'est-à-dire 10 mV. Exprimé en pourcentage de la pleine échelle, cela donne $10 \text{ mV} / 10,23 \text{ V} \times 100$ pour cent, c'est-à-dire 0.1 pour cent.

Exemple 2.13B

Pour le même CAN de l'exemple 2-13A, déterminez la plage approximative des tensions analogiques qui donne toujours le même résultat numérique, soit $0101110101_2 = 373_{10}$.

Solution

Le tableau suivant illustre la tension de sortie idéale V_{AX} du CNA pour plusieurs pas de progression de part et d'autre du 373^e pas.

Étape	V_{AX}
371	3,71 V
372	3,72 V
373	3,73 V
374	3,74 V
375	3,75 V

Si V_A est légèrement inférieur à 3,72 V (par une quantité V_T), alors \overline{FDC} ne passe pas au niveau BAS quand V_{AX} atteint le palier 3,72 V, mais plutôt quand il atteint le palier 3,73 V. Si V_A est légèrement inférieur à 3,73 V (par une quantité V_T), alors \overline{FDC} ne passe pas au niveau BAS tant que V_{AX} n'atteint pas le palier 3,74 V. Ainsi, tant que V_A est approximativement entre 3,72 V et 3,73, \overline{FDC} ne passe au niveau BAS qu'à l'instant du palier 3,73 V. La gamme exacte des valeurs de V_A est:

$$3,72 \text{ V} - V_T \text{ à } 3,73 \text{ V} - V_T$$

Comme V_T est très petit, nous sommes justifié d'affirmer que cette gamme est approximativement entre 3,72 et 3,73 V, soit 10 mV la résolution du CNA. La figure 2.17 illustre tout ceci.

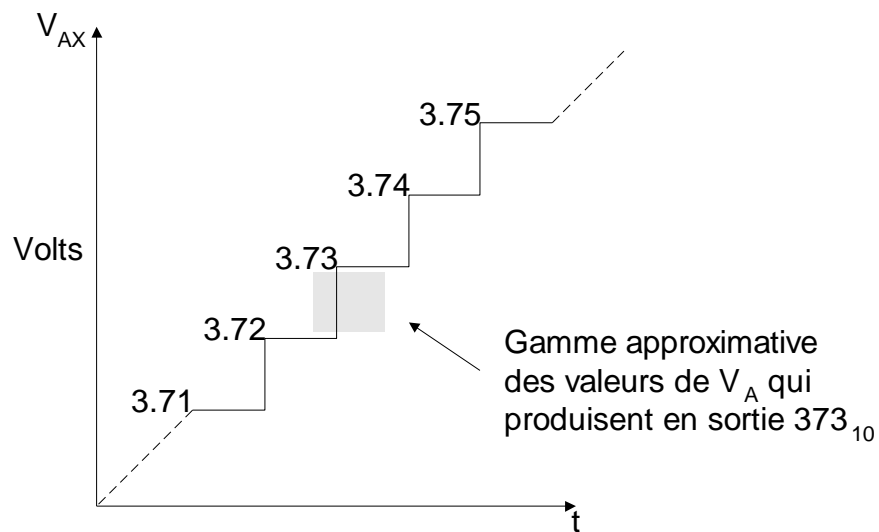


Figure 2.17: Exemple 2.13B.

Résolution et précision d'un CAN Comme on le soulignait à l'exemple 2.13A, la résolution d'un convertisseur AN est égale à la résolution du convertisseur NA qui se trouve dans son circuit. La tension de sortie du CNA, V_{AX} , est une forme d'onde en escalier qui progresse par pas discret jusqu'à ce que V_A soit dépassé. Donc V_{AX} est une approximation de V_A et le mieux auquel on puisse s'attendre est que V_{AX} soit à 10 mV près de V_A si la résolution (pas de progression) est 10 mV. Il est possible de traiter la résolution comme une erreur inhérente que l'on appelle souvent **erreur de quantification**. Cette erreur de quantification, que l'on peut diminuer en augmentant le nombre de bits du compteur et du convertisseur NA, est souvent spécifiée comme une erreur de une fois le poids du bit le plus faible. La valeur mesurée peut s'écarter de la valeur réelle d'une quantité égale à cette erreur de quantification en raison du pas de progression non nul. Nous verrons au problème 2-16 comment il est possible de modifier l'erreur de quantification pour qu'elle soit égale à la moitié du poids du bit le plus faible, ce qui correspond à la situation la plus courante.

Examinons cette question d'un point de vue différent: l'entrée V_A peut prendre une *infinité* de valeurs entre 0 V et la pleine échelle. Par contre, l'approximation V_{AX} , elle, ne peut occuper qu'un nombre fini de valeurs discrètes. Cela veut donc dire qu'il y aura une petite plage de valeurs V_A qui auront la même représentation numérique. À titre d'illustration, dans l'exemple 2.13B, toutes les valeurs de V_A comprises entre 3,720 V et 3,7299 V sont identifiées au moyen de 373 pas, et ont donc toutes la même représentation numérique. Autrement dit, V_A doit changer d'au moins 10 mV (la résolution) pour passer à la représentation numérique suivante.

Comme dans le convertisseur NA, la *précision* n'est pas reliée à la résolution, mais dépend de la précision des circuits constitutifs, comme le comparateur, les résistances de précision et les amplificateurs de niveau du CNA, les alimentations de référence etc. Une erreur fixée à 0,01% PE indique que le résultat du convertisseur AN peut s'écarter de 0,01% PE de la valeur idéale en raison de composants non idéaux. Cette erreur *s'ajoute* à l'erreur de quantification due à la résolution. Ces deux erreurs sont généralement du même ordre de grandeur pour un CAN donné.

Avant de passer à un petit exemple, notez que nous reviendrons en classe sur les notions relatives aux spécifications des CNAs et plus précisément, la précision.

Exemple 2.14

Un certain CAN de 8 bits a une entrée pleine échelle de 2,55 V (c'est-à-dire quand $V_A = 2,55$ V la sortie numérique est 11111111). L'erreur spécifiée est de 1% PE. Déterminez l'écart maximal qui peut exister entre la sortie V_{AX} et l'entrée analogique.

Solution Le pas de progression est $2,55 \text{ V} / (2^8 - 1)$, ce qui donne exactement 10 mV. Donc même si ce CAN n'a aucune incertitude, la sortie numérique peut s'écarter de 10 mV de la valeur analogique parce que V_{AX} ne change que par pas de 10 mV. Il s'agit de l'erreur de quantification. Comme l'erreur spécifiée est 1% PE, cela donne $1\% \times 2,55 \text{ V} = 2,55 \text{ mV}$. La valeur V_{AX} peut donc varier d'au plus 2,55 mV à cause des imprécisions des composants. Donc l'erreur totale possible est au plus $10 \text{ mV} + 2,55 \text{ mV} = 12,55 \text{ mV}$.

Prenons l'exemple d'un signal analogique de 1,28 V. Si la sortie du CNA était parfaitement exacte, l'escalier s'arrêterait au 127^e palier. Cependant, supposons que V_{AX} est décalé de -2 mV, de sorte qu'il vaut 1,268 au 127^e pas. Cette valeur ne suffit pas à mettre un terme à la conversion qui s'arrêtera au 128^e pas. Donc, la sortie numérique équivalente au signal analogique de 1,268 sera $10000000_2 = 128$, soit une erreur de 12 mV.

Durée de conversion, t_C La durée de conversion est définie à la figure 2.16b) comme l'intervalle de temps entre la fin de l'impulsion DÉBUT et l'activation du signal \overline{FDC} . Le compteur se met en marche avec comme valeur de départ zéro; il progresse jusqu'à ce que V_{AX} dépasse V_A , c'est à ce moment que \overline{FDC} effectue une transition vers le niveau BAS et met un terme à la conversion. Il est évident que la durée de conversion, t_C , est fonction de V_A . Pour une plus grande valeur, l'escalier doit monter plus haut avant de dépasser V_A .

La durée de conversion maximale est celle d'une tension V_A qui est juste inférieure à la pleine échelle, de

sortie que V_{AX} doit passer au dernier palier pour activer le signal \overline{FDC} . Dans le cas d'un convertisseur de N bits, elle vaut:

Par exemple, le CAN de l'exemple 2.13A aura une durée de conversion maximale de :

$$t_c(\text{max}) = (2^{10} - 1) * 1\text{ms} = 1023\text{ms}$$

Parfois, la durée de conversion moyenne est indiquée; il s'agit de la moitié de la durée de conversion maximale.

Dans le cas des convertisseurs rampe numérique, cette durée est :

$$t_c(\text{moyen}) = \frac{t_c(\text{max})}{2} \approx 2^{N-1} \text{ cycles d'horloges}$$

Le principal inconvénient de la méthode de la rampe numérique est la durée de conversion qui double pratiquement chaque fois qu'on ajoute un bit au compteur, de sorte qu'on augmente sa résolution au détriment de la durée de conversion. Ce CAN ne convient donc pas aux applications où ont lieu fréquemment des conversions AN de signaux analogiques qui varient rapidement. Pour les applications lentes, la simplicité relative du convertisseur rampe numérique l'avantage par rapport aux CAN rapides plus complexes.

2.9 Acquisition des données

Les applications dans lesquelles des données analogiques doivent être *numérisées* (converties en un chiffre) et transférées dans une mémoire d'ordinateur sont nombreuses. Le processus de saisie par l'ordinateur des données analogiques numérisées s'appelle *l'acquisition des données*. Selon l'application, l'ordinateur peut manipuler les données de différentes façons. Quand on utilise un ordinateur pour mémoriser une donnée analogique (oscilloscope numérique ou enregistrement audio-numérique), ce dernier stocke les données puis les transfère à un CNA à un moment ultérieur pour qu'il reproduise les données analogiques. Quand on utilise un ordinateur pour la régulation d'un procédé, l'ordinateur examine les données ou les transforme au moyen de

calculs afin de déterminer les niveaux de régulation à générer.

La figure 2.18a) nous fait voir un micro-ordinateur qu'on a relié à un CAN rampe numérique en vue d'acquérir des données. L'ordinateur produit les impulsions DÉBUT qui lancent chaque nouvelle conversion AN. Le signal \overline{FDC} produit par les CAN est communiqué à l'ordinateur. Ce dernier surveille le signal \overline{FDC} pour savoir quand la conversion AN courant prend fin; ensuite il transfère la donnée numérique de la sortie du CAN dans la mémoire.

Les formes d'ondes de la figure 2.18b) montrent comment l'ordinateur acquiert la version numérique d'un signal analogique, V_A . La forme d'onde en escalier V_{AX} que produit le CAN interne est superposée à la forme d'onde de V_A à des fins d'illustration. Le processus commence à l'instant t_0 quand l'ordinateur produit une impulsion DÉBUT qui lance un cycle de conversion AN. La conversion est achevée à l'instant t_1 quand le premier escalier dépasse V_A et que \overline{FDC} passe au niveau BAS. Ce front descendant de la borne \overline{FDC} signale à l'ordinateur que la sortie du CAN est une valeur numérique qui correspond à la valeur de V_A au point a , et que l'ordinateur peut charger cette donnée en mémoire.

L'ordinateur produit une nouvelle impulsion DÉBUT presque immédiatement après l'instant t_1 en vue de lancer un deuxième cycle de conversion. Notez que cela ramène l'escalier à 0 et que \overline{FDC} signal retourne au niveau HAUT parce que l'impulsion DÉBUT réinitialise le compteur CAN. La deuxième conversion prend fin à l'instant t_2 quand l'onde en escalier dépasse de nouveau V_A . L'ordinateur charge en mémoire la valeur numérique correspondant au point b . Les mêmes étapes se répètent en t_3 , en t_4 et ainsi de suite.

Le processus de lancement d'une impulsion DÉBUT, d'examen de la borne \overline{FDC} , et de mémorisation du résultat numérique du CAN est dirigé par un programme qu'exécute l'ordinateur. C'est ce programme d'acquisition des données qui fixe le nombre de points du signal analogique qui sera placé en mémoire.

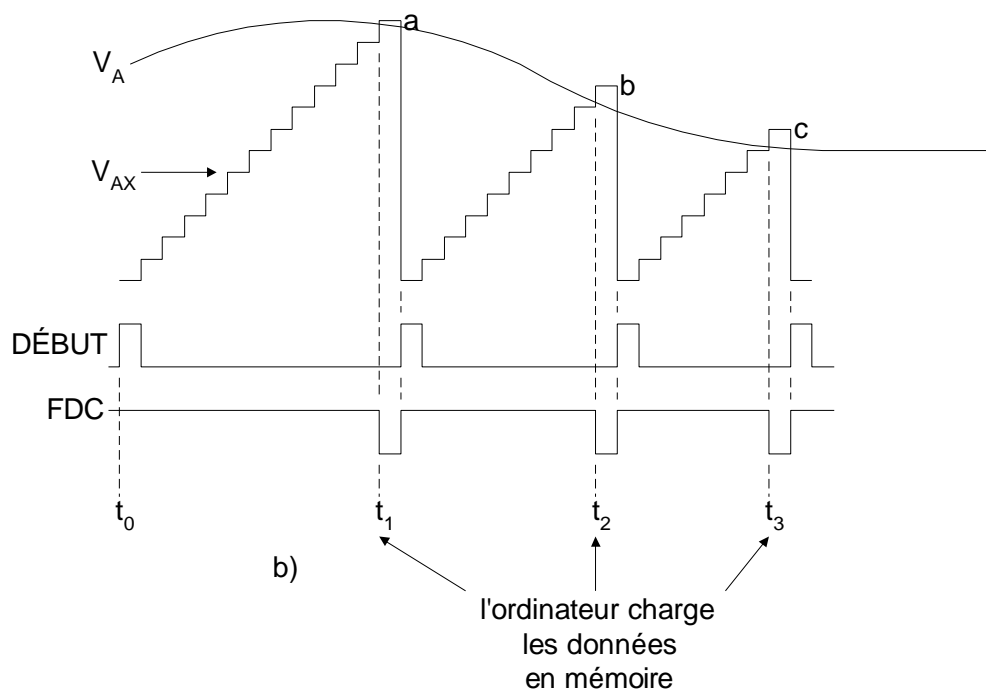
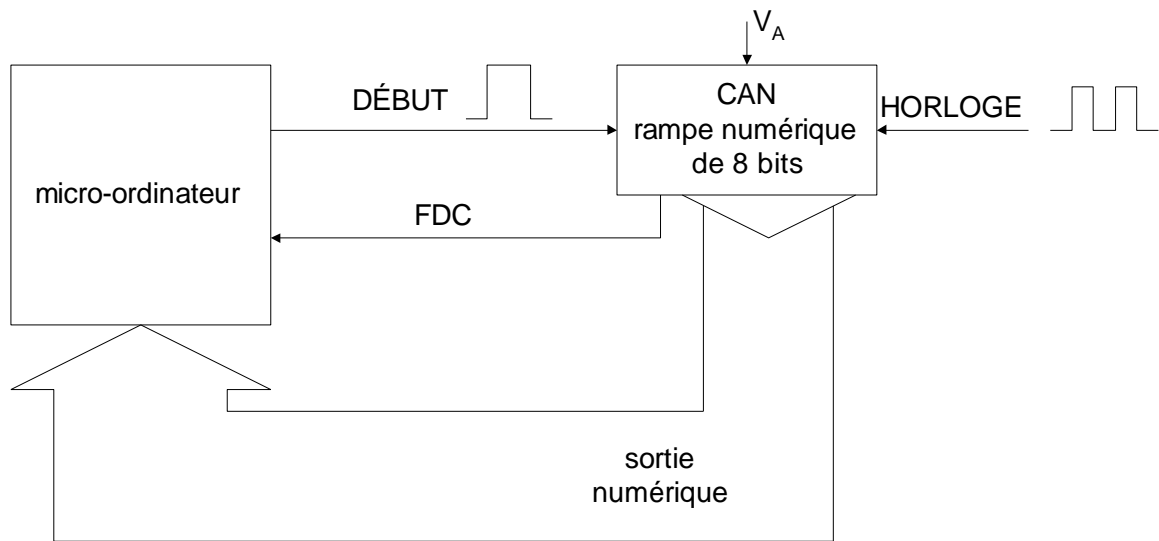


Figure 2.18: a) Système type d'acquisition de données par un ordinateur; b) formes d'ondes illustrant la façon dont l'ordinateur lance chaque nouveau cycle de conversion pour ensuite charger la donnée numérique en mémoire à la fin de la conversion.

Reconstitution d'un signal numérisé La figure 2.18b) contient un CAN qui fonctionne à sa vitesse maximale, puisqu'un nouveau signal DÉBUT est généré immédiatement après l'acquisition par l'ordinateur de la dernière valeur convertie. Remarquez que les durées de conversion ne sont pas égales, puisque la valeur du signal analogique d'entrée change. L'ordinateur mémorise les données numériques résultant des différentes conversions; il possède donc dans sa mémoire une image numérique du signal analogique. Par exemple, voici l'aspect que pourraient avoir les points a, b et c:

Point	Tension réelle (V)	Équivalent numérique
a	1,74	10101110
b	1,47	10010011
c	1,22	01111010

Ces données numériques servent fréquemment par la suite pour reconstituer un signal approximatif du signal analogique original. Par exemple, dans les oscilloscopes numériques à mémoire, les valeurs numériques mémorisées sont fournies à un CNA qui redonne des tensions analogiques servant à dévier les électrons verticalement à mesure qu'ils sont déplacés horizontalement par une base de temps. Le résultat est équivalent à reconstruire l'original en joignant par des droites (vecteurs) tous les points numérisés. C'est ce qu'illustre la figure 2.19.

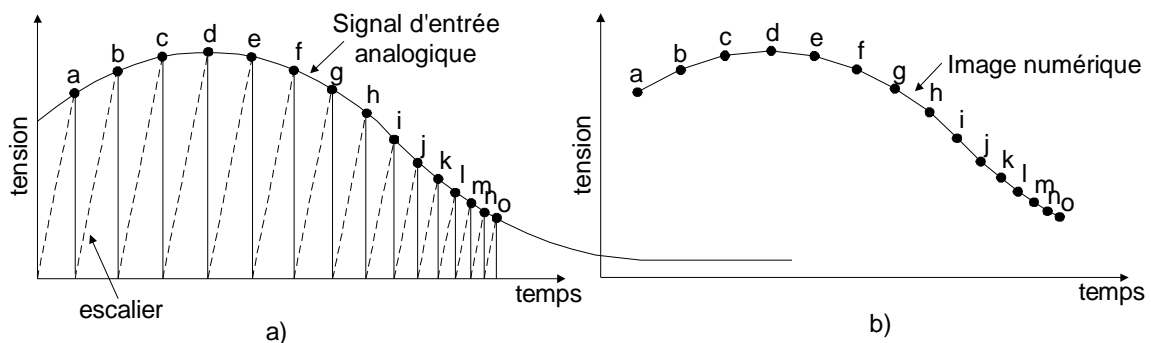


Figure 2.19: a) Numérisation d'un signal analogique; b) reconstitution du signal à partir de son image numérique.

Sur la figure 2.19a), nous pouvons voir un CAN qui effectue sans arrêt des conversions afin de numériser le

signal analogique aux points $a, b, c, d...$ Si on exploite les valeurs en ces points pour reconstituer le signal, on obtient quelque chose qui ressemble à la figure 2.19b). Nous pouvons constater qu'il s'agit d'une reproduction assez fidèle de l'original. Cela s'explique par le fait que le signal analogique ne change pas radicalement entre chaque point numérisé. Si le signal analogique comprenait des composantes de haute fréquence, le CAN ne serait pas capable de suivre les variations et l'image reconstituée ne serait pas un reflet fidèle de l'original. C'est pour cette raison qu'il est important que la durée de conversion du CAN soit la plus courte possible afin que le signal analogique n'ait pas le temps de changer de façon significative entre chaque conversion. On comprend mieux à présent la nécessité des CAN dont les durées de conversion sont plus courtes que celles des simples convertisseurs rampe numérique. Nous allons examiner d'autres solutions dans les sections à venir.

CHAPITRE 3

FAMILLES LOGIQUES ET CARACTÉRISTIQUES

Dans le cours de Logique Électronique (IF215), nous avons fait une petite introduction aux familles logiques et à leurs caractéristiques. Dans le présent cours, nous allons approfondir davantage ces notions en mettant l'emphase sur la technologie CMOS puisque c'est cette dernière qui est de nos jours, la plus utilisée. En ce sens, le chapitre 3 se veut une introduction au cours 3.583 (Principes de circuits intégrés à très grande échelle) que vous aurez à suivre l'an prochain. L'essentiel du chapitre 3 se trouvent à l'intérieur du chapitre 3 de votre manuel de référence du IF215¹. C'est donc avec ce dernier que nous travaillerons cette partie du cours. (Une liste des sections importantes dans Wakerly vous sera donnée en classe). Quant au texte qui suit, il peut être considéré à la fois comme une introduction (voir un rappel du IF215) et un résumé des notions importantes que nous verrons. Il serait bon de débiter et de terminer le chapitre 3 par une lecture de ce texte.

3.0 Introduction

Les fabricants de matériel électronique ont adopté différentes méthodes au niveau de la conception des circuits, ce qui se traduit par la commercialisation d'une série de familles concurrentes de circuits logiques.

Parmi ces familles, on trouve les logiques:

RTL	(logique à résistances et transistors)	technologie désuète
DTL	(logique à diodes et transistors)	technologie désuète
TTL	(logique transistor-transistor)	→ "transistor bipolaire"
ECL	(logique par couplage d'émetteurs)	
CMOS	(logique MOS complémentaire)	→ "métal oxyde semi-conducteur" avec transistor à effet de champ"
BICMOS	(mélange de ECL et CMOS)	

¹ Wakerly, «*Digital Design Principles and Practices*», Prentice Hall, Chapitre, 1994.

La famille logique décrit le type de circuit utilisé pour effectuer les opérations logiques de base, c'est-à-dire, ET, OU, NON, NON-OU, NON-ET, OU exclusif et le non OU exclusif.

N.B. *Étant donné les portes universelles, il n'est pas nécessaire qu'une famille logique produise toutes ces portes.*

RÈGLE D'OR: Dans la conception d'un circuit intégré, le coût dépend directement de l'espace requis par un élément.

Il est très difficile d'intégrer des condensateurs et des résistances, et beaucoup plus facile d'intégrer et de miniaturiser les transistors. Par conséquent, les technologies TTL, ECL, CMOS et BICMOS sont de nos jours les plus populaires.

Nous présenterons les familles logiques à la section 3.2 et 3.3, mais il est maintenant essentiel de vous initier aux caractéristiques servant à décrire et à comprendre les familles logiques et les circuits de commutation.

3.1 Caractéristiques des familles logiques

Malgré le grand nombre de circuits intégrés, la terminologie utilisée est heureusement presque normalisée.

On utilise principalement 4 caractéristiques pour comparer les familles ou circuits logiques:

- Marge de bruit,
- Délai de propagation,
- Dissipation de puissance,
- Sortance.

Pour définir certaines de ces caractéristiques, on doit utiliser les paramètres de courants et tensions:

Référence: Wakerly, Chapitre 3, pp. 160 et 161.

V_{ILmax} - tension d'entrée niveau BAS: le niveau de tension nécessaire pour avoir un 0 logique en *entrée*. Toute tension supérieure à ce niveau n'est pas considérée comme un état BAS par le circuit logique.

V_{OLmax} - tension de sortie niveau BAS: le niveau de tension à la *sortie* d'un circuit logique correspondant à l'état logique 0. La valeur maximale de V_{OL} est généralement spécifiée.

V_{IHmin} - tension d'entrée niveau HAUT: le niveau de tension nécessaire pour avoir un 1 logique en *entrée*. Toute tension inférieure à ce niveau n'est pas considérée comme un état HAUT par le circuit logique.

V_{OHmin} - tension de sortie niveau HAUT: le niveau de tension de la *sortie* d'un circuit logique correspondant à l'état logique 1. La valeur minimale de V_{OH} est généralement spécifiée.

I_{ILmax} - courant maximum d'entrée niveau BAS: le courant maximal requis à la borne d'entrée pour avoir une tension niveau bas.

I_{OLmax} - courant maximum de sortie niveau BAS: le courant maximal qu'une sortie peut fournir au niveau bas lorsqu'elle produit une tension inférieure ou égale à V_{OLmax} .

I_{IHmax} - courant maximum d'entrée niveau HAUT: le courant maximal requis à la borne d'entrée pour avoir une tension niveau haut.

I_{OHmax} - courant maximum de sortie niveau HAUT: le courant maximal qu'une sortie peut fournir au niveau haut lorsqu'elle produit une tension supérieure ou égale à V_{OHmin} .

3.1.1 Marge de bruit

L'immunité aux bruits d'un circuit logique définit l'aptitude du circuit à tolérer des tensions parasites sur ses entrées.

Définition du bruit: tensions parasites introduites dans les fils de raccordement des circuits logiques par des champs électriques et magnétiques parasites.

On définit donc:

$$\text{Marge de bruit état HAUT} = M_H = V_{OH}(\text{min}) - V_{IH}(\text{min})$$

$$\text{Marge de bruit état BAS} = M_B = V_{IL}(\text{max}) - V_{OL}(\text{max})$$

La figure 3.1 nous présente un exemple de marge de sensibilité aux bruits.

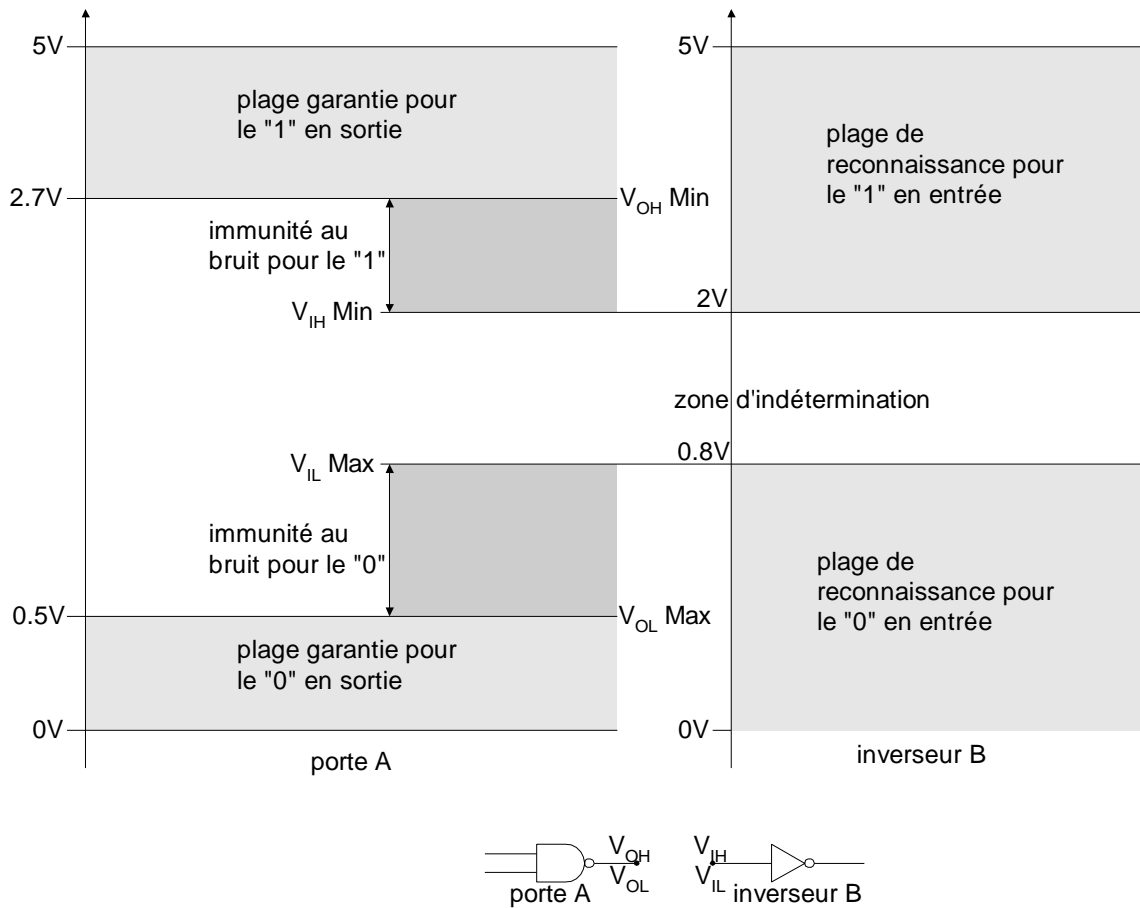


Figure 3.1 : Connexion entre deux portes et tensions correspondantes pour des circuits TTL-LS.

3.1.2 Délai de propagation

Le temps requis pour qu'un circuit change de niveau logique.

3.1.3 Dissipation de puissance ou consommation

La puissance dissipée par un circuit intégré est généralement spécifiée par le courant I_{CC} , tiré de l'alimentation V_{CC} (pour les TTL) et V_{DD} (pour les CMOS).

Donc, la puissance réelle est $P = I_{CC} \times V_{CC}$.

Dans le cas de nombreux circuits, I_{CC} varie en fonction des états logiques. On a donc I_{CCH} et I_{CCL} . On obtiendra donc, le courant moyen de la façon suivante:

$$I_{CC}(\text{moy}) = \frac{I_{CCH} + I_{CCL}}{2}$$

$P(\text{moy}) = I_{CC}(\text{moy}) \times V_{CC}$ représente donc, la puissance dissipée moyenne pour tout le circuit intégré. Si je désire connaître la puissance dissipée par une seule porte, je devrais diviser $I_{CC}(\text{moy})$ par le nombre de portes présentes à l'intérieur du circuit.

3.1.4 Sortance (fan-out)

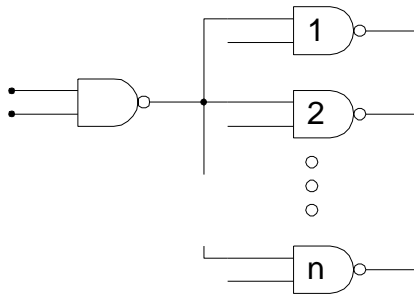


Figure 3.2: Sortance de n .

Nombre maximal d'entrées logiques standards qui peuvent être pilotées sans problèmes par une sortie.

Par exemple, lorsqu'il est indiqué qu'une porte logique a une sortance de 10, cela signifie qu'elle peut piloter 10 entrées logiques standards.

La sortance est calculée à partir des courants I_{ILmax} , I_{OLmax} , I_{IHmax} et I_{OHmax} . Nous verrons en classe, comment calculer la sortance à partir de ces 4 courants. Pour l'instant, considérez que la **sortance maximale** pour un circuit de type TTL est de 10, tandis que celle d'un circuit type CMOS est de 50. Notez aussi que dans le cas

CMOS, le fonctionnement doit se faire en basse fréquence, soit ≤ 1 MHz. Si cette fréquence augmente, on verra en classe, que la sortance doit diminuer, car sinon, c'est le retard de propagation qui diminuera.

3.2 TTL ("Transistor-Transistor-Logic")

Dans cette section, les pages, tables et figures référées se trouvent dans *Wakerly*.

3.2.1 Principe de base

La construction est basée sur le transistor à jonction bipolaire (NPN et PNP). Ces transistors sont utilisés en mode commutation (*émetteur commun*). Dans votre livre de *Wakerly*, on vous présente aux figures 3-76, 3-77 et 3-78 (pp. 154 à 156) le circuit de base d'une porte "NON-ET" de type LS-TTL et son fonctionnement. Dans ce qui suit nous expliquons brièvement le fonctionnement de cette porte mais nous y reviendrons en détails en classe. D'ailleurs, en classe nous verrons d'abord la porte "NON-ET" de type TTL standard qui, est beaucoup plus simple et aidera par la suite à mieux comprendre la porte LS-TTL.

Sur la figure 3-78, vous remarquerez que lorsque X et Y sont au niveau logique 1 (5 V), le potentiel au point $V_A = 1.2V$ est suffisamment élevé pour qu'il se forme un courant base-collecteur vers la base de Q_2 . Ce dernier entre alors en conduction, ce qui bloque Q_4 et fait conduire Q_5 et Q_6 , ce qui donne finalement un niveau logique 0 à la sortie (*voir le chemin en bleu sur la figure 3.78*). D'autres part, sur la figure 3-77, lorsqu'au moins une des entrées est au niveau logique 0 ($= 0$ V), la tension au point V_A est insuffisante pour faire conduire Q_2 , bloquant ainsi Q_2 (et donc Q_5 et Q_6) et permettant la conduction de Q_4 ; la sortie est au niveau logique 1 (*voir le chemin en bleu sur la figure 3-77*). Notez que pour les éléments TTL, V_{CC} a la valeur nominale +5 V.

Nous verrons donc en classe les détails de commutation des transistors (calculs de tension). À ce stade-ci, l'observation suivante est très importante: le chemin pour passer à travers les transistors pour obtenir à la sortie l'état 1 n'est pas le même que le chemin pour obtenir l'état 0. On comprend donc davantage pourquoi dans les caractéristiques des familles logiques, on a souvent $t_{pHL} \neq t_{pLH}$.

Retenons finalement, qu'une bonne vitesse de propagation, une bonne immunité contre le bruit et un faible coût, font de la famille TTL une des plus populaires.

3.2.2 TTL Standard, série 74

En 1964, la Société Texas Instruments lançait la première série de circuits intégrés TTL, la série 74, sans doute la famille la plus utilisée de toutes les familles logiques intégrées. Dans cette section, nous commençons par examiner les caractéristiques électriques de la série standard 74. Par la suite, nous présentons les autres séries TTL. Notez encore une fois, que le but est de comparer et non de comprendre en détail les techniques de fonctionnement. Finalement notez que plusieurs de ces caractéristiques se trouvent à la **table 3-11, p. 171 de Wakerly**.

Pour la série standard 74, le temps de propagation typique est de l'ordre de 10 ns/porte et la dissipation de puissance de 10 mW/porte. De plus, ce type de circuit tout comme la plupart des sous-familles TTL de la série 74, a une sortie dite de type "*totem pole*". On appelle *totem pole*, l'étage vertical de sortie. À la figure 3-76, ce *totem pole* est représenté par l'étage incluant le transistor Q₄, suivi du transistor Q₅. Nous verrons en classe les détails du *totem pole* de la série standard.

3.2.3 Low-Power TTL (TTL faible consommation), série 74L

L'utilisation de résistances plus élevées que dans le circuit standard permet une dissipation d'énergie beaucoup plus petite (1 mW/porte), donc une plus faible consommation; par contre, le temps de propagation est augmenté (33 ns/porte).

3.2.4 High-Speed-TTL (TTL rapide), série 74H

L'utilisation de résistances plus petites que dans le circuit standard ainsi que d'un DARLINGTON pour réduire les délais permet un temps beaucoup plus petit (environ 6 ns/porte); par contre, la dissipation d'énergie est plus élevée (22 mW/porte).

3.2.5 Schottky TTL, série 74S

L'opération des transistors en saturation cause un délai de déclenchement ("STORAGE-TIME DELAY") dégradant ainsi, le temps de propagation.

On peut éviter cet effet indésirable en plaçant une diode appelée "SCHOTTKY BARRIER DIODE" entre la base et le collecteur, pour éviter de polariser directement la jonction base-collecteur (voir figures 3.73 et 3.74, p. 152).

Le temps de propagation est de 3 ns/porte et la dissipation de puissance de 19 mW/porte (table 3-11).

3.2.6 Low-Power Schottky TTL (TTL Schottky faible consommation), série 74LS

La famille Low-Power Schottky TTL constitue un excellent compromis entre les familles Low-Power TTL (74L) et Schottky TTL (74S). Le temps de propagation est d'environ 9 ns/porte et la dissipation d'énergie de 2 mW/porte (table 3-11).

3.2.7 Advanced TTL Schottky (74AS) et Advanced Low Power Schottky (74ALS)

De récentes percées dans la conception des circuits intégrés ont conduit à la mise au point de nouvelles séries TTL améliorées: la série Schottky avancée (74AS) et la série Schottky avancée faible consommation (74ALS).

La série 74AS constitue un progrès considérable par rapport à la série 74S, puisqu'elle fonctionne plus rapidement en consommant un peu moins (table 3-11).

Quant à la série 74ALS, elle représente une version perfectionnée de la série 74LS (table 3-11).

3.2.8 En résumé

- 1) En général, une diminution du délai de propagation (augmentation de la vitesse) implique une augmentation de la consommation et vice-versa.
- 2) Lorsqu'une nouvelle série constitue un progrès considérable par rapport à une série existante (exemple: 74ALS et 74LS), le prix des pièces de cette nouvelle série augmente inévitablement.

3.3 Courants transitoires (spike current)

À cause de leur sortie en totem, les circuits logiques TTL sont affectés par des courants transitoires générés dans les circuits. Quand la sortie commute de l'état BAS à l'état HAUT, les deux transistors de sortie changent d'état; Q_4 passe de l'état BLOQUÉ à l'état CONDUCTEUR et Q_3 passe de l'état CONDUCTEUR à l'état BLOQUÉ (figure 3.3, page suivante). Comme l'état de départ de Q_3 est la saturation, il lui faut plus de temps pour commuter que Q_4 . Il y a donc un court délai (environ 2 ns) pendant lequel les deux transistors sont conducteurs et pendant lequel l'alimentation de +5 V délivre un sursaut de courant relativement intense (30-50 mA). La durée de ce courant transitoire est prolongée par toute capacité de charge sur la sortie du circuit. Cette capacité est la capacité parasite du câblage et la capacité d'entrée de tout circuit de charge. Ces condensateurs parasites doivent être chargés jusqu'à la tension de sortie état HAUT. On peut résumer ainsi cette caractéristique: *quand une sortie TTL en totem passe de BAS à HAUT, une pointe de courant de grande intensité est prélevée de l'alimentation V_{CC} .*

Dans un circuit ou un système numérique complexe, il peut y avoir en même temps plusieurs sorties TTL qui permutent, chaque permutation de l'alimentation drainant une pointe étroite de courant. L'effet cumulatif de toutes ces pointes de courant peut produire une pointe de tension sur la ligne commune V_{CC} , en raison, principalement, de l'inductance répartie de la ligne d'alimentation (se souvenir que $V = L(di/dt)$ pour une inductance et que di/dt est très grand dans le cas d'une pointe de 2 ns). Une pointe de tension de ce genre peut être la cause de sérieux problèmes de fonctionnement durant les commutations. On évite ces problèmes en faisant ce qu'on appelle du «**découplage d'alimentation**» (vous apprendrez cela en laboratoire).

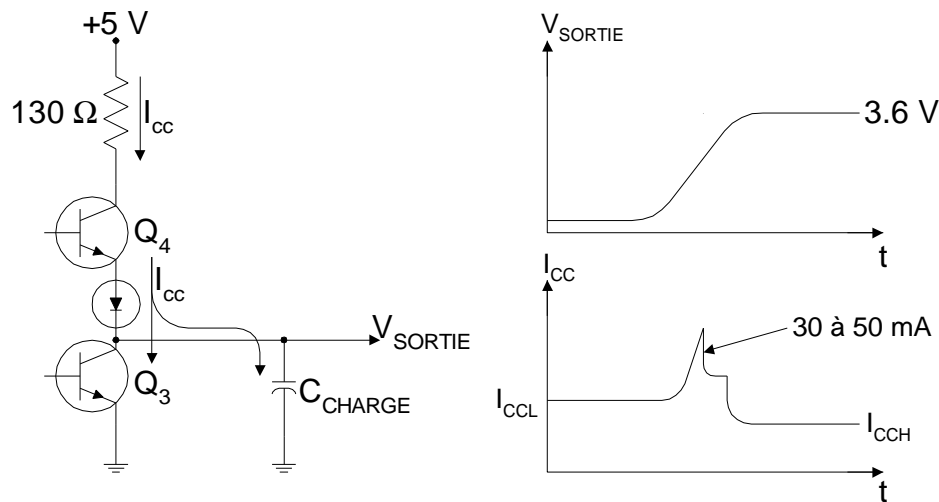


Figure 3.3: Une pointe de courant intense est extraite de l'alimentation V_{CC} quand une sortie en totem commute de BAS à HAUT.

3.4 CMOS (logique MOS complémentaire)

Plutôt que d'utiliser le transistor bipolaire, la technologie CMOS utilise le transistor *unipolaire*, c'est-à-dire le transistor à effet de champ unipolaire (MOSFET à canal P et à canal N). La logique CMOS s'impose de plus en plus dans le secteur des dispositifs MSI (voir plus loin, section 3.5) principalement aux dépens de la famille TTL, qu'elle concurrence directement. Le procédé de fabrication des CMOS (i.e. la réalisation physique) est plus simple que celui des TTL, ce qui permet donc, de mettre plus de circuits par unité de surface et de réduire le coût par fonction. Les CMOS ne consomment seulement qu'une fraction de l'énergie (puissance) dissipée par la série TTL faible consommation (74L) et conviennent donc parfaitement aux applications fonctionnant sur pile ou dont l'alimentation de secours est sur pile. Normalement, la vitesse de fonctionnement des CMOS est inférieure au TTL, mais la nouvelle série CMOS rapide, concurrence désormais 74 et 74LS.

Consommation statique et dynamique

Contrairement au TTL, on doit ici faire la différence entre consommation statique et dynamique. Quand un

circuit logique CMOS est dans un état statique ou en régime continu (ne change pas d'état), sa consommation est extrêmement faible. Par exemple, cette consommation ne dépasse pas 2.5 nW. (*Attention! On parle ici de nW et non de mW comme en TTL.*) Cependant, cette consommation demeure faible tant que nous sommes en régime continu et elle augmente proportionnellement avec la fréquence de commutation des circuits (*encore une fois, vous verrez le pourquoi en classe*). Par exemple, une porte NON-ET CMOS dont la puissance dissipée P_D est de 10 nW en régime continu se retrouve avec un P_D de 0,1 mW à la fréquence de 100 kHz, et de 1 mW à 1 MHz.

Dans ce qui suit, à l'exception de la série 74C, toutes les caractéristiques qui seront énumérées proviennent de *Wakerly*, table 3-5, p. 135.

3.4.1 CMOS, série 74C

Cette série CMOS est compatible broche à broche avec la série TTL de même numéro et réalise les mêmes fonctions. Par exemple, le 74C74 renferme deux bascules D déclenchées par un signal, et le TTL 7474 est aussi une puce renfermant deux bascules D déclenchées par un signal. Une majorité de fonctions réalisées en version TTL se retrouvent dans la version CMOS, quoique pas toutes (mais celles que vous utiliserez dans le cours). Il est donc possible de remplacer des circuits TTL par une réalisation CMOS équivalente.

Le temps de propagation typique est d'environ 50 ns/porte et la dissipation de puissance est de 0.1 mW à 100 kHz.

3.4.2 High Speed CMOS (CMOS rapide), série 74HC

Il s'agit ici, d'une version améliorée de la série 74C, le perfectionnement majeur étant une multiplication par dix de la vitesse de commutation. La vitesse de ces dispositifs se compare à celle des dispositifs de la série TTL 74LS.

Le temps de propagation typique est d'environ 18 ns/porte et la dissipation de puissance est de 0.06 mW à

100 kHz. (Voir la table 3-5, à la ligne *Total Power dissipation per gate*.)

3.4.3 High Speed CMOS, TTL compatible (CMOS rapide compatible TTL), série 74HCT

Voici une autre série de CMOS rapides. La grande différence avec la série précédente est que la 74HCT a été étudiée pour être compatible en tension avec les dispositifs TTL. Autrement dit, on peut se raccorder directement à des dispositifs TTL. Comme nous le verrons, ce n'est pas vrai pour les autres séries CMOS.

Comme vous pouvez le constater à la table 3-5, les caractéristiques de la série 74HCT sont pratiquement les mêmes que celles de la série 74HC.

3.4.4 Advanced CMOS (74AC) et Advanced CMOS, TTL compatible (74ACT)

Comme il a été mentionné à la section 3.2.7, de récentes percées dans la conception des circuits intégrés ont conduit à la mise au point de deux nouvelles séries CMOS dont les vitesses de propagation ont été grandement améliorées par rapport aux séries CMOS précédentes: la série CMOS avancée et la série CMOS avancée compatible TTL. Ces deux séries rivalisent les séries TTL 74ALS et 74AS (comparer les tables 3-5 et 3-11).

3.4.5 En résumé

Bien que la famille CMOS semble en voie de supplanter le TTL, il faut toutefois noter un désavantage sérieux, qui est la très haute impédance d'entrée de ces composantes et qui les rend très fragiles; en effet, en manipulant un circuit CMOS, on peut facilement lui appliquer une charge statique qui ne se déchargera pas dans la composante et qui risque de la brûler. Même si des diodes de protection sont incluses dans la composante, il est préférable de les manipuler en portant un bracelet de mise à la terre.

3.5 Comparaisons CMOS et TLL pour la marge de bruit

Comme vous l'avez sans doute remarqué, jusqu'à maintenant, nous avons surtout comparé les

caractéristiques de temps de propagation et de dissipation de puissance. Examinons la marge de sensibilité aux bruits. Le tableau 3.1 compare les marges de sensibilité aux bruits (section 3.1) entre les principales séries de circuits intégrés numériques.

Marge aux bruits	74HC	74	74S	74LS	74AS	74ALS
$\min(M_H, M_B)$	0,9	0,4	0,3	0,3	0,3	0,4

Table 3.1

On peut donc remarquer par ce tableau que les marges de sensibilité aux bruits pour les circuits CMOS sont donc, meilleures par rapport à celles des circuits TTL. En effet, les CMOS sont particulièrement intéressants pour les applications que l'on doit monter dans les milieux très parasités (donc, où il y a beaucoup de bruit); par exemple, à proximité d'un moteur électrique.

3.6 Complexité des circuits intégrés

Les circuits intégrés (TTL ou CMOS ou autres) sont souvent désignés selon le nombre de portes logiques équivalentes intégrées sur la puce (par exemple, en multipliant par 10, on obtient le nombre de transistors). On retient habituellement cinq niveaux de complexité:

COMPLEXITÉ	NOMBRE DE PORTES
Intégration à petite échelle (SSI)	Moins de 12
Intégration à moyenne échelle (MSI)	12 à 99
Intégration à grande échelle (LSI)	100 à 9999
Intégration à très grande échelle (VLSI)	10 000 à 99 999
Intégration à ultra grande échelle (ULSI)	Plus de 100 000

Table 3.2

La famille TTL domine particulièrement les dispositifs SSI et MSI, tandis que la famille CMOS, domine les dispositifs LSI, VLSI et ULSI. Par exemple, un microprocesseurs 68000 (plus de 10 000 portes) sera

principalement réalisé en CMOS.

CHAPITRE 4

CIRCUITS IMPULSIONNELS (monostables et multivibrateurs astables)

Nous avons étudié l'année dernière dans le cours de Logique Électronique (IF215) l'architecture et le fonctionnement des *bascules*. Ces dernières ont été définies comme les éléments de base des systèmes séquentiels. Plus précisément, la bascule est un élément de mémoire, constitué de portes logiques à deux états stables. Étant donné ces deux états stables, la bascule est aussi appelée *multivibrateur bistable*.

Dans ce chapitre nous allons étudier deux autres types de multivibrateurs: les multivibrateurs *monostables* et *astables*. Vous aurez la chance de les manipuler en laboratoire.

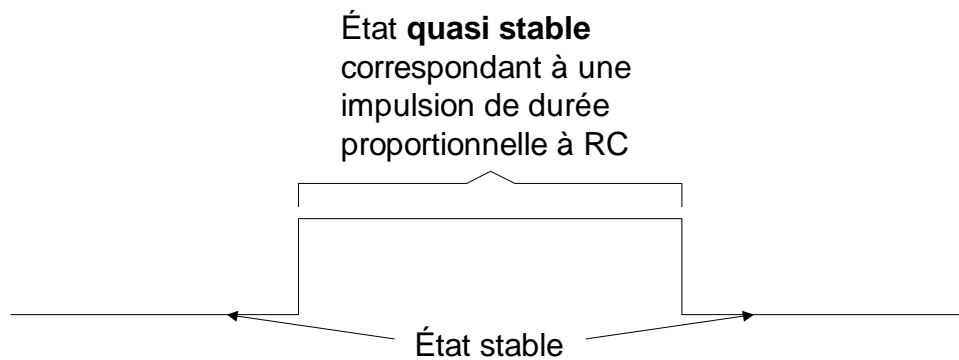


Figure 4.1 - Forme d'onde à la sortie d'un monostable.

Les *multivibrateurs monostables*, qui sont appelés simplement *monostable*, n'ont qu'un état stable. Un monostable est donc par défaut dans son état stable (par exemple à zéro logique), et on le fait entrer dans son état instable (par exemple 1 logique) en produisant un front sur une de ses entrées. L'intérêt premier de ce type de circuit, est que le temps que dure cette instabilité peut être ajusté avec un système *RC* (donc via le choix des composantes *R* et *C*). Donc, après un délai proportionnel à *RC* le système retombe dans son état stable. On utilise donc les monostables pour générer des impulsions (d'où le titre de ce chapitre), une à la fois de durée prédéterminée (figure 4.1). En laboratoire, vous verrez plusieurs

utilisations du monostable. Pour l'instant, à titre d'exemple, pensez simplement aux systèmes électroniques qui doivent être *remis à zéro*, lorsqu'on alimente le système pour la première fois (i.e. lorsqu'on met l'interrupteur à ON). Dans ce dernier cas, on doit donc appliquer une impulsion au système, dès la mise sous tension. Cette impulsion, d'une durée prédéterminée via un délai *RC* (par exemple, suffisante pour assurer le *temps de maintien* d'une bascule), va donc servir de signal d'entrée au sous-circuit qui remet à zéro tous les compteurs du système (permettant par exemple l'initialisation du compteur de microprogramme). Notez qu'un tel sous-circuit est souvent appelé «*one shot*».

Chaque famille logique dispose de monostable. Le principe demeurant le même, on se limitera surtout à deux d'entre eux, soit le 74XX123 et le NE555. Ce dernier peut aussi être configuré comme multivibrateur astable.

En ce qui concerne le multivibrateur astable, ce type de circuit logique ne possède aucun état stable. Il commute (oscille) indéfiniment entre deux états de sorties instables. C'est un montage utile pour obtenir les signaux d'horloge servant au cadencement des circuits numériques. L'intérêt premier de ce type de circuit est de pouvoir ajuster soi-même (encore une fois à l'aide de composante discrète) la fréquence d'horloge et le rapport cyclique (en anglais *duty cycle*¹). Par exemple, en laboratoire vous aurez à configurer l'oscillateur d'échantillonnage du système (un NE555) afin d'obtenir une fréquence de 8 kHz avec un rapport cyclique de 10 %.

Dans ce qui suit, nous allons d'abord présenter en détail le monostable, puis ensuite le multivibrateur astable. Nous terminerons enfin la section par la présentation de deux applications du monostable.

4.1 Monostable

Un circuit numérique qui possède beaucoup de points communs avec la bascule est le *monostable*, dit aussi *multivibrateur monostable* parce qu'il n'a qu'un état stable. Comme la bascule, il est doté de deux sorties Q et \bar{Q} opposées. Toutefois, contrairement à la bascule, le monostable n'a qu'un état stable (normalement $Q = 0$ et $\bar{Q} = 1$), état dans lequel le monostable demeure tant qu'un signal d'entrée ne vient pas le déclencher. Dès que le monostable est

¹ Référez à Wakerly p.449.

déclenché, ses sorties passent dans l'état opposé ($Q = 1$ et $\bar{Q} = 0$). Le monostable conserve cet état dit **quasi-stable** pendant une durée t_p , fixée généralement par une constante de temps RC . Après cette durée t_p , les sorties du monostable reviennent à leur état stable de repos jusqu'au prochain signal de déclenchement.

La figure 4.2a) reproduit le symbole d'un monostable. La valeur t_p est toujours indiquée d'une manière quelconque sur le symbole du monostable. Dans les circuits pratiques t_p varie de quelques nanosecondes à quelques dizaines de secondes. La valeur précise de t_p est déterminée par la valeur des composants externes R_T et C_T .

Il existe dans le commerce deux types de monostables intégrés: le monostable **non redéclenchable** et le monostable **redéclenchable**.

4.1.1 Monostable non redéclenchable

Les formes d'ondes de la figure 4.2 nous font voir le fonctionnement d'un monostable non redéclenchable qui réagit aux fronts montants sur son entrée T. Voici quelques constatations importantes:

1. Les FM (fronts montants), aux instants a , b , c et e , vont mettre le monostable dans son état quasi-stable pendant une durée t_p après laquelle il revient dans son état stable.
2. Les FM aux instants d et f n'ont aucun effet sur le monostable puisqu'il se trouve déjà dans son état quasi-stable. Le monostable doit revenir dans son état stable avant d'être redéclenché.
3. La durée de l'impulsion de sortie est toujours constante quelle que soit la durée des impulsions d'entrée. Comme nous l'avons déjà dit, t_p est fonction essentiellement de R_T et C_T et des circuits internes du monostable. Un monostable type a un t_p égal à $0,7 R_T C_T$.

Le monostable non redéclenchable en version CI le plus courant est le CI TTL 74121; cette puce contient un monostable non redéclenchable à trois entrées qui peuvent servir à le déclencher au passage d'un FM ou bien d'un FD (front descendant).

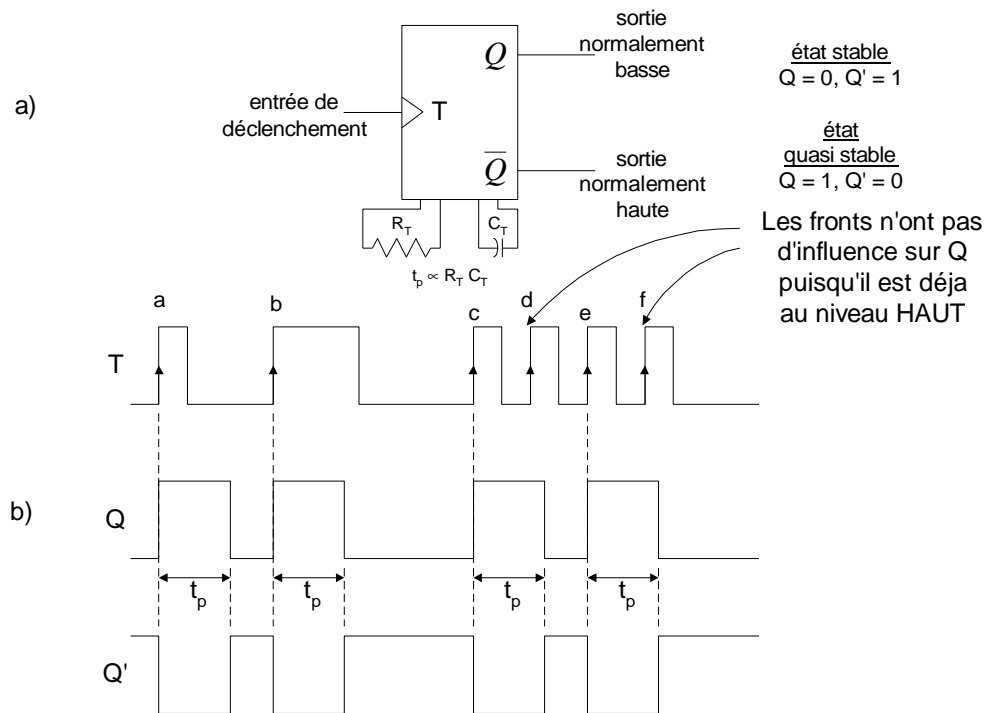


Figure 4.2: Symbole d'un monostable et formes d'ondes types.

4.1.2 Monostable redéclenchable

Le monostable redéclenchable fonctionne presque comme le monostable non redéclenchable à une différence près: *il peut être redéclenché quand il se trouve dans son état quasi-stable et dans ce cas, une nouvelle impulsion d'une durée t_p est amorcée.* La figure 4.3 a) compare les réponses des deux types de monostables, tous les deux ont une t_p de 2 ms. Examinons ces formes d'ondes.

Pour ces deux types, après un premier déclenchement à l'instant $t = 1$ ms, la sortie garde la valeur HAUTE pour une durée de 2 ms avant de revenir au niveau BAS. La seconde impulsion de déclenchement à $t = 5$ ms place les monostables dans leur état HAUT. La troisième impulsion de déclenchement, à $t = 6$ ms, ne change rien dans le cas du monostable non redéclenchable, puisque ce dernier est déjà dans son état quasi-stable. Par contre, pour ce qui est du monostable redéclenchable, cette impulsion le *relance* et initie un nouvel intervalle de 2 ms dans l'état HAUT. Donc, ce dernier restera au niveau 1 pendant 2 ms après la troisième impulsion de déclenchement.

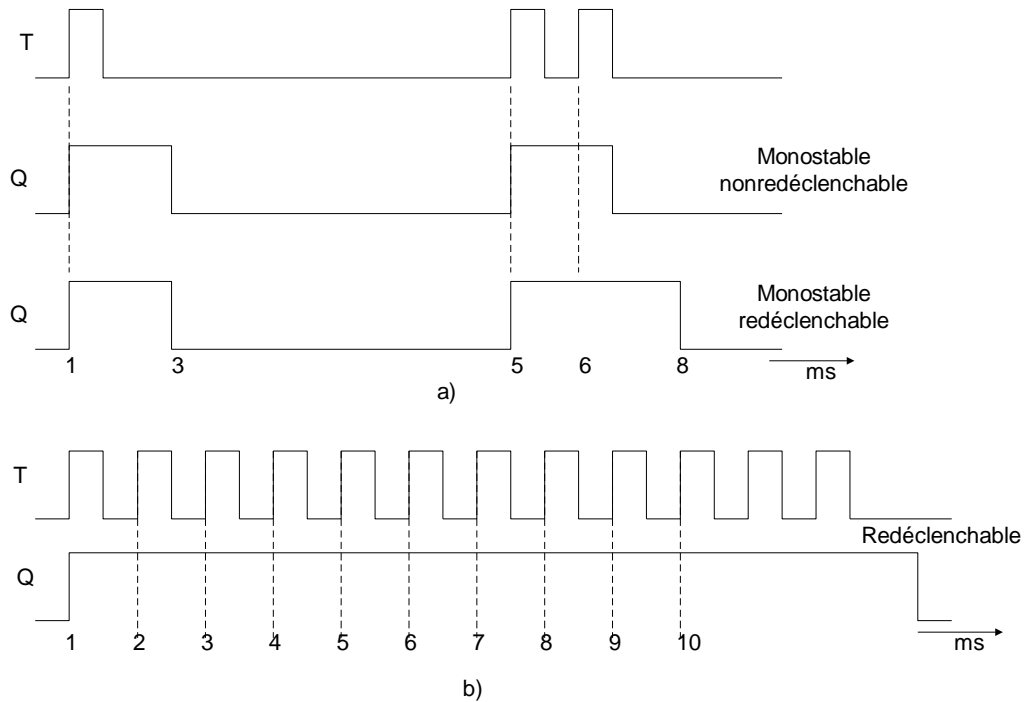


Figure 4.3 - a) Comparaison des réponses de deux monostables ayant une $t_p = 2$ ms, un non redéclenchable et un redéclenchable; b) un monostable redéclenchable amorce un nouvel intervalle t_p à chaque arrivée d'une impulsion de déclenchement

En effet, le monostable redéclenchable amorce un nouvel intervalle t_p chaque fois qu'arrive une impulsion de déclenchement, et cela indifféremment de l'état actuel de la sortie Q. Donc, si un train d'impulsions est appliqué à un rythme suffisamment rapide, il pourra arriver que le monostable soit toujours redéclenché avant la fin de l'intervalle t_p et que Q reste continuellement dans l'état HAUT. C'est ce que fait voir la figure 4.3 b), sur laquelle on voit huit impulsions de déclenchement espacées de 1 ms. Q ne revient donc à son niveau stable que 2 ms après la dernière impulsion.

4.1.3 Dispositifs réels

Les fabricants offrent plusieurs monostables en circuits intégrés, aussi bien en version non redéclenchable qu'en version redéclenchable. Ainsi, on retrouve les boîtiers de monostables non redéclenchables 74121 et 74L121; et les boîtiers 74221, 74LS221 et 74HC221 qui contiennent deux monostables non redéclenchables. De même, les puces 74122 et 74L122 contiennent un monostable redéclenchable, tandis que les 74123, 74LS123 et 74HC123 en renferment deux.

Le tableau 4.1 détaille les monostables les plus utilisés.

N° COMPOSANT	N° MONOSTABLE(S) PAR C.I.	FAMILLE LOGIQUE	COMMENTAIRES
74XX121	1	TTL	<ul style="list-style-type: none"> • 3 entrées de décl. • 1 avec S.T.
74XX122	1	TTL	<ul style="list-style-type: none"> • 4 entrées de décl. • entrée R.A.Z. • résistance interne disponible • rééclenchable
74XX123	2	TTL	<ul style="list-style-type: none"> • 2 entrées de décl. • entrée R.A.Z. • rééclenchable
74XX221	Même que 123 mais plus insensibilisé aux bruits d'entrée et non rééclenchable.		
4098	2	CMOS	<ul style="list-style-type: none"> • 2 entrées rééclenchables • 1 entrée R.A.Z.
4528	2	CMOS	<ul style="list-style-type: none"> • 2 entrées rééclenchables • 1 entrée R.A.Z.
4538	2	CMOS	Même que 4528 mais spécialisé pour les longues impulsions (> 10 μ s)

Tableau 4.1

La figure 4.4 a) illustre le symbole traditionnel d'un monostable non redéclenchable 74121. Remarquez la présence de portes logiques internes qui permettent aux entrées A_1 , A_2 et B de déclencher le monostable de différentes manières. L'entrée B est une entrée à bascule de Schmitt, grâce à laquelle même des entrées variant très lentement peuvent déclencher en toute confiance le monostable. Les broches appelées R_{INT} , R_{EXT}/C_{EXT} et C_{EXT} servent pour le raccordement d'une résistance et d'un condensateur extérieurs qui fixent la durée de l'impulsion de sortie.

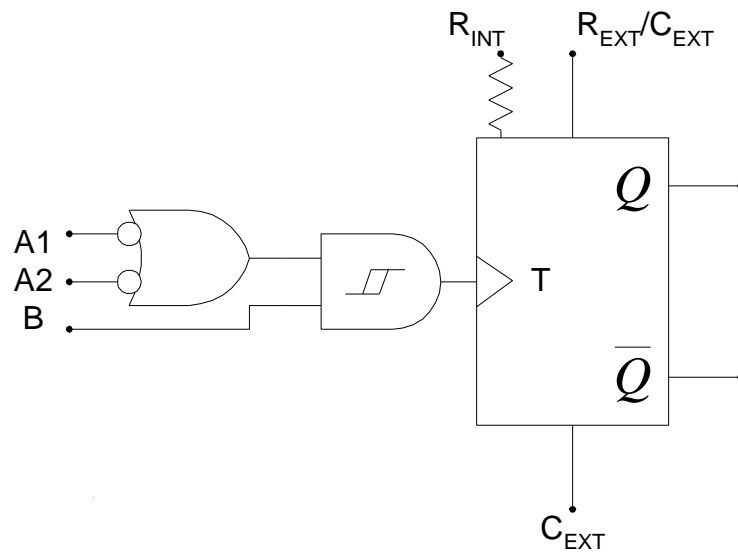


Figure 4.4: Symboles logiques du monostable non redéclenchable 74121 traditionnel.

4.1.4 Fonctionnement d'un circuit monostable

Les monostables, tout comme les bascules, existent dans le commerce sous forme intégrée, de sorte qu'on n'a besoin que d'une résistance et d'un condensateur pour produire une impulsion de sortie ayant la durée voulue. Nous croyons toutefois, qu'il peut être instructif d'analyser succinctement le fonctionnement d'un circuit monostable réel. La figure 4.5 montre un tel circuit formé de deux portes NI (non OU). Dans l'analyse suivante, reportez-vous aux formes d'ondes tracées sur cette figure.

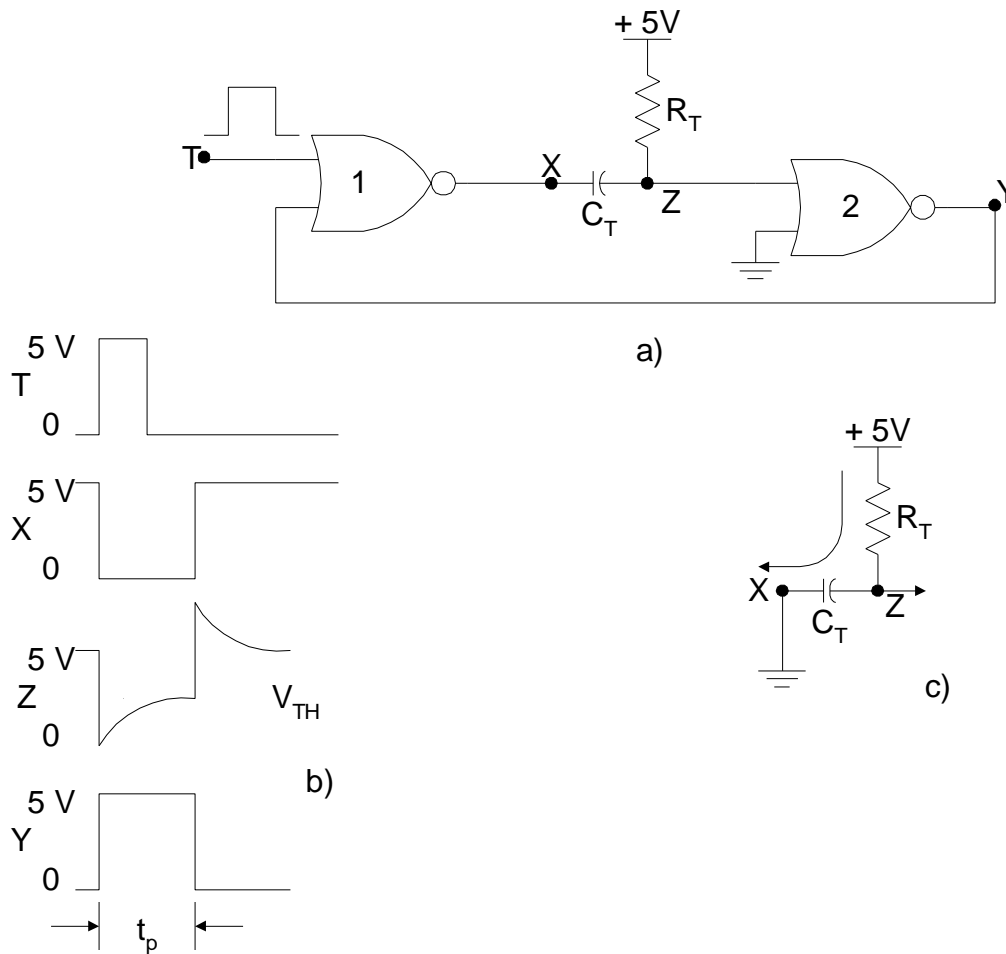


Figure 4.5: a) Circuit d'un monostable; b) formes d'ondes; c) chemin de charge C_T .

1. Supposez que l'entrée de déclenchement soit initialement à 0 et que le circuit soit en régime établi.
2. Une tension HAUTE (+5 V) est appliquée sur l'entrée Z de la porte NI 2 au travers d'une résistance R_T . Cette tension HAUTE place un 0 à la sortie Y.
3. Quand $T = Y = 0$, la sortie X de la porte NI 1 est à 1. Comme X et Z sont tous les deux à 1, la différence de potentiel aux bornes du condensateur C_T est faible ou nulle.
4. Quand l'entrée T reçoit une impulsion de niveau HAUT, X passe immédiatement à 0. Étant donné que C_T ne peut accumuler sa charge instantanément, il faut que la tension à Z passe aussi au niveau BAS. Le condensateur C_T joue momentanément le rôle d'un court-circuit entre Z et X.

5. Le 0 à Z fait passer Y au niveau HAUT, et ce niveau HAUT garde X à 0 même si T revient à 0.
6. Le condensateur commence alors à se charger au travers de R_T , comme le montre la figure 4.5 c). N'oubliez pas que X est maintenant presque au potentiel de la masse. Quand C_T se charge, la tension en Z monte.
7. Quand la tension en Z atteint une valeur suffisante, la porte NI est validée et Y revient à 0. Cette valeur porte le nom de tension seuil, V_{TH} . Quand Y passe à 0, X passe à 1.
8. Le front montant qui se produit en X est couplé à Z par le biais de C_T , ce qui fait augmenter la tension en Z. Cette tension revient ainsi graduellement à son niveau en régime établi pendant que C_T se décharge.
9. Ce qu'il faut retenir ici, c'est que la durée t_p des impulsions X et Y est directement proportionnelle à la constante de temps $R_T C_T$. Donc t_p est égal au nombre de constantes de temps nécessaire pour que C_T se charge jusqu'à V_{TH} . Dans les conditions normales, t_p est plus petit qu'une constante de temps $R_T C_T$. Cette valeur exacte est fonction de V_{CC} , de V_{TH} et des caractéristiques de la porte.
10. Ce fonctionnement est répété pour chaque impulsion qui arrive à T; c'est donc dire que des impulsions d'une durée t_p sont produites en X et Y. Il est important de remarquer que la deuxième impulsion ne doit pas arriver avant la fin de l'intervalle du temps de récupération. Autrement, C_T ne serait pas déchargé entièrement à l'arrivée de la deuxième impulsion et t_p serait plus court que pour la première impulsion.

Comme nous l'avons déjà dit, de nombreux monostables existent dans des boîtiers CI auxquels il suffit d'ajouter des composants externes R_T et C_T pour obtenir la durée t_p voulue.

4.1.5 Applications du monostable

Voici quelques applications du monostable qui montrent bien que c'est un circuit très utile dans beaucoup de situations. Notez que deux autres applications seront présentées à la fin de ce chapitre (section 4.3).

Exemple 4.1

Un certain compteur doit dénombrer les impulsions fournies sans arrêt par une source de signaux. On exige que le compteur détermine le nombre d'impulsions qui arrivent pendant 1 s après l'application d'une impulsion DÉBUT. Concevez le circuit qui accomplit cela (nous reviendrons plus en détail sur cette application à la section 4.3.1).

Solution

La figure 4.6 illustre une solution possible. Les impulsions initiales sont appliquées à l'entrée d'une porte ET; l'autre entrée de cette porte reçoit le Q d'un monostable. Puisque Q est normalement au niveau BAS, la porte ET reste à 0 et aucune impulsion n'atteint le compteur. L'application de l'impulsion DÉBUT provoque le passage de Q au niveau HAUT, et Q reste à ce niveau un temps $t_p = 1$ s. Lorsque Q = 1, la sortie de la porte ET laisse arriver les impulsions jusqu'au compteur qui les dénombre. Après 1 s, le monostable revient à 0, et le compteur ne reçoit plus d'autres impulsions.

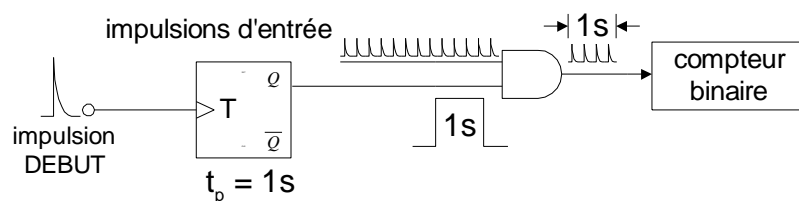


Figure 4.6: Exemple 4.1.

Exemple 4.2

Concevez un circuit qui génère une impulsion positive d'une durée de $50 \mu\text{s}$ quand deux tensions logiques, A et B, sont toutes les deux aux niveaux HAUT. Employez un monostable qui réagit aux fronts descendants.

Solution

Une solution possible est le circuit de la figure 4.7. La sortie de la porte NON-ET est normalement au niveau HAUT. Quand A et B passent toutes les deux à 1, cette sortie descend à 0. Le front descendant sur cette sortie déclenche le monostable qui fournit en C une impulsion positive d'une durée de $50 \mu\text{s}$.

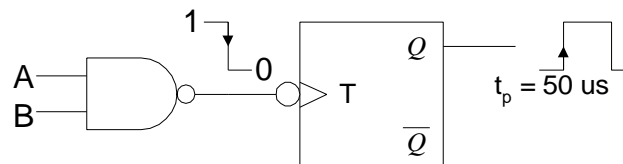


Figure 4.7: Exemple 4.2.

Exemple 4.3

Concevez un circuit qui produit une impulsion positive d'une durée de $100\ \mu\text{s}$, $20\ \mu\text{s}$ après l'apparition d'une impulsion de déclenchement positive.

Solution

La figure 4.8 nous montre une solution possible où on emploie deux monostables déclenchés par des fronts montants. Le monostable A est amorcé par l'impulsion de déclenchement, ce qui génère sur la sortie \overline{A} une impulsion négative de $20\ \mu\text{s}$. Après ces $20\ \mu\text{s}$, la sortie \overline{A} revient à 1; ce front montant déclenche le monostable B, qui génère sur sa sortie B une impulsion positive de $100\ \mu\text{s}$. On voit donc que le premier monostable introduit la temporisation de $20\ \mu\text{s}$ et que le deuxième produit l'impulsion de sortie recherchée.

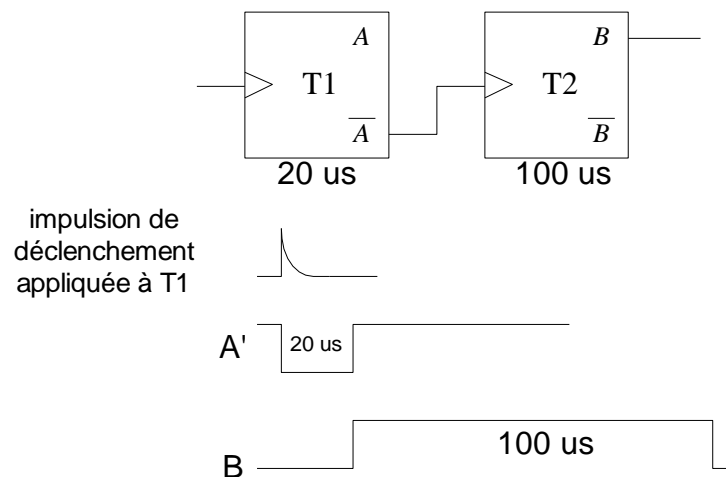


Figure 4.8: Exemple 4.3.

4.1.6 Minuterie CI 555

La minuterie NE/SE 555 est un boîtier de CI très polyvalent qui se comporte soit comme un multivibrateur *monostable* (un état stable), soit comme un multivibrateur *astable* (sans état stable). Ce boîtier a les caractéristiques suivantes:

- Possède une large gamme de tensions d'alimentation (5-15 V).
- Pilote sans problème des TTL sous une alimentation de 5 V.
- A une grande capacité de courant de sortie (200 mA).

d) Manifeste une temporisation très stable malgré des variations de la tension d'alimentation et de la température.

Les circuits internes de plusieurs étages de la minuterie 555 sont constitués de transistors bipolaires; on peut voir les étages les plus importants de la minuterie 555 dans le schéma fonctionnel reproduit à la figure 4.9. Ce montage est formé de deux comparateurs, d'une bascule RS² (en anglais S-R), d'un diviseur de tension qui fournit les tensions de référence aux comparateurs, d'un transistor bipolaire de décharge (Q₁) et d'un tampon en totem pour l'étage de sortie. Ce boîtier possède huit broches: une broche pour V_{CC} et une pour la masse et six autres broches dont les rôles sont décrits ci-après.

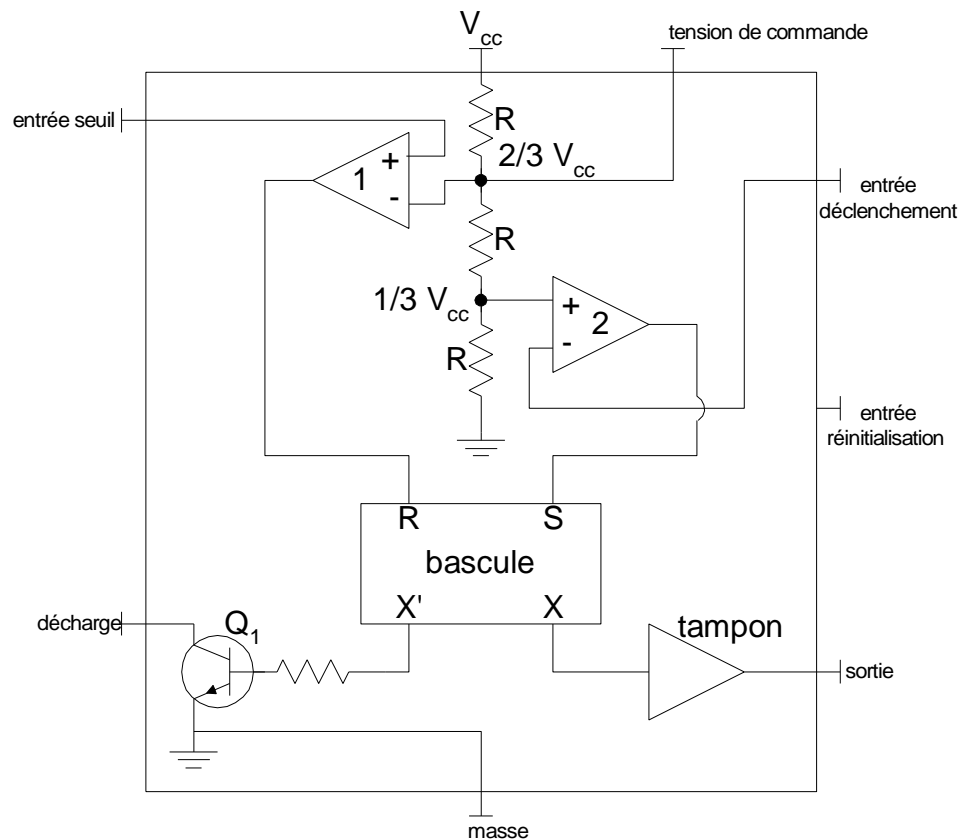


Figure 4.9: Schéma fonctionnel de la minuterie 555.

SORTIE

Cette broche est la ligne de sortie d'un tampon qui peut absorber ou fournir un courant de 200 mA. Elle peut attaquer directement des TTL quand $V_{CC} = 5\text{ V}$. Le niveau reporté sur SORTIE (HAUT ou BAS) est celui de la borne X de la bascule.

² Wakerly, p. 453.

DÉCHARGE

Cette broche est raccordée à un transistor à collecteur ouvert attaqué par la sortie $\bar{\bar{X}}$ de la bascule. Quand $\bar{\bar{X}}$ est au niveau BAS, le transistor Q_1 est BLOQUÉ, et on peut considérer la broche DÉCHARGE comme un circuit ouvert. Quand $\bar{\bar{X}}$ est au niveau HAUT, Q_1 est CONDUCTEUR et la broche DÉCHARGE joue maintenant le rôle d'une résistance très petite par rapport à la masse. Cette broche, comme nous le verrons, est raccordée aux condensateurs utilisés dans les diverses applications du 555, et c'est par cette broche que les condensateurs se déchargent.

SEUIL

Cette broche excite l'entrée « + » du comparateur. L'entrée « - » de ce même comparateur est raccordée à une tension fixée à $2/3$ de V_{CC} au moyen d'un diviseur de tension formé de trois résistances égales. Quand la tension d'entrée SEUIL est $> 2/3 V_{CC}$, la sortie de ce comparateur passe au niveau HAUT pour remettre à zéro la bascule et mettre ainsi X à 0 et $\bar{\bar{X}}$ à 1. Quand SEUIL est $< 2/3 V_{CC}$, la sortie du comparateur se trouve au niveau BAS, et cela n'affecte pas la bascule.

La broche SEUIL sert donc à mettre la SORTIE au niveau BAS et la borne DÉCHARGE en court-circuit. Notez que la broche SEUIL ne permet pas de mettre à 1 la bascule; c'est la borne DÉCLENCHEMENT qui sert à mettre à 1 la bascule.

DÉCLENCHEMENT

Cette broche attaque l'entrée « - » du comparateur 2. L'entrée « + » de ce même comparateur est reliée à une tension de référence fixée à $1/3 V_{CC}$. Tant que l'entrée DÉCLENCHEMENT est $\geq 1/3 V_{CC}$, la sortie de ce comparateur reste au niveau BAS et n'a aucun effet sur la bascule. Quand DÉCLENCHEMENT devient $< 1/3 V_{CC}$, la sortie de ce comparateur passe au niveau HAUT ce qui impose à la bascule $X = 1$ et $\bar{\bar{X}} = 0$. Les conditions définies pour la minuterie sont alors: SORTIE est au niveau HAUT et DÉCHARGE est un circuit OUVERT. Notez que l'entrée DÉCLENCHEMENT ne peut servir à mettre à zéro la bascule; elle ne sert qu'à mettre la bascule à 1.

Remarquez qu'il est possible que les sorties des deux comparateurs soient en même temps au niveau HAUT (quand

DÉCLENCHEMENT $< 1/3 V_{CC}$ et SEUIL $> 2/3 V_{CC}$). Cela a pour effet de mettre au niveau HAUT les deux entrées de la bascule et d'amener X et \bar{X} tous les deux à 1. Cette situation doit être évitée dans les conditions normales.

RÉINITIALISATION Il s'agit ici d'une entrée logique prioritaire qui sert à initialiser n'importe quand la bascule dans l'état $X=0$ et $\bar{X}=1$, et cela *indépendamment* des entrées SEUIL et DÉCLENCHEMENT. RÉINITIALISATION est une entrée vraie au niveau BAS qui doit être raccordée à V_{CC} quand elle ne sert pas.

TENSION DE COMMANDE Cette broche permet de commander les tensions de référence appliquées à chaque comparateur. Dans la majeure partie des applications, cette broche est inutilisée; les tensions de référence sont fixées à $2/3 V_{CC}$ et $1/3 V_{CC}$ comme nous l'avons déjà dit. Pour changer ces tensions, l'utilisateur applique une tension sur la borne TENSION DE COMMANDE. Par exemple, si TENSION DE COMMANDE est fixée à 4 V, la tension de référence du comparateur 1 sera 4 V, et celle du comparateur 2 sera 2 V. Évidemment, ceci implique que les tensions qui rendent actives les bornes SEUIL et DÉCLENCHEMENT sont différentes.

Quand la borne TENSION DE COMMANDE est inutilisée, on peut la laisser ouverte. Cependant, on la raccorde souvent à la masse au travers d'un condensateur de $0,01 \mu\text{F}$ qui filtre le bruit de haute fréquence pouvant perturber le fonctionnement des comparateurs.

4.1.7 Minuterie 555 vue comme un monostable

La figure 4.10 nous montre la minuterie 555 câblée de manière à fonctionner comme un monostable. Le condensateur de temporisation est raccordé entre DÉCHARGE et la masse en parallèle avec le transistor Q_1 (figure 4.9). Ce condensateur est également relié à la borne SEUIL, de sorte que la tension v_C est appliquée à cette entrée. Le monostable est déclenché quand le front descendant d'une impulsion arrive à sa borne DÉCLENCHEMENT. Ceci a pour effet de générer une impulsion positive sur la borne SORTIE, dont la durée est conditionnée exclusivement par R_T et C_T .

Supposons qu'au début $SORTIE = 0$, $DÉCHARGE = MASSE$ (la bascule est dans l'état $X = 0/\bar{X} = 1$) et $DÉCLENCHEMENT$ est constante $+4$ V. Comme $DÉCHARGE = MASSE$, C_T reste à 0 V et il ne peut être chargé au travers de R_T . Donc $SEUIL = v_C = 0$ V.

Si $DÉCLENCHEMENT$ reçoit momentanément une impulsion dont le niveau est inférieur à $V_{CC}/3 = 1,67$ V, la sortie passe à 5 V et $DÉCHARGE = OUVERT$ (la bascule est maintenant dans l'état $X = 1/\bar{X} = 0$). Maintenant que $DÉCHARGE$ est $OUVERT$, C_T peut se charger à travers la résistance R_T et s'approcher de la valeur V_{CC} (voir formes d'ondes). Quand v_C atteint $2/3 V_{CC} = 3,33$ V, le $SEUIL$ ramène la $SORTIE$ à 0 V et $DÉCHARGE = MASSE$. Dans ces conditions le condensateur se décharge rapidement pour atteindre presque 0 V. Le circuit est donc revenu dans sa situation initiale et le restera jusqu'à la prochaine impulsion.

La durée t_p de l'impulsion de sortie est déterminée par le temps que prend le condensateur pour se charger de 0 à $3,33$ V. On calcule directement ce temps en utilisant l'équation exponentielle pour v_C .

$$v_C = 5 - 5 e^{-t/\tau}$$

Posons $v_C = 3,33$ V à $t = t_p$, ce qui donne

$$3,33V = 5 - 5 e^{-t_p/\tau}$$

En isolant t_p , on obtient:

$$\begin{aligned} e^{-t_p/\tau} &= 0,333 \\ \frac{-t_p}{\tau} &= \ln 0,333 = -1,1 \\ t_p &= 1,1 \tau = 1,1 R_T C_T \end{aligned}$$

Ainsi, chaque impulsion négative appliquée sur $DÉCLENCHEMENT$ donne naissance à une impulsion ayant la durée qu'on vient de calculer. La valeur t_p est indépendante de la durée de l'impulsion de déclenchement si l'entrée $DÉCLENCHEMENT$ revient au niveau HAUT avant que C_T ait atteint $2/3 V_{CC}$. Dans le cas contraire, l'entrée

DÉCLENCHEMENT garde la SORTIE au niveau HAUT au-delà du point où SEUIL dépasse 3,3 V. C'est la raison pour laquelle les impulsions appliquées sur DÉCLENCHEMENT sont habituellement beaucoup plus courtes que t_p .

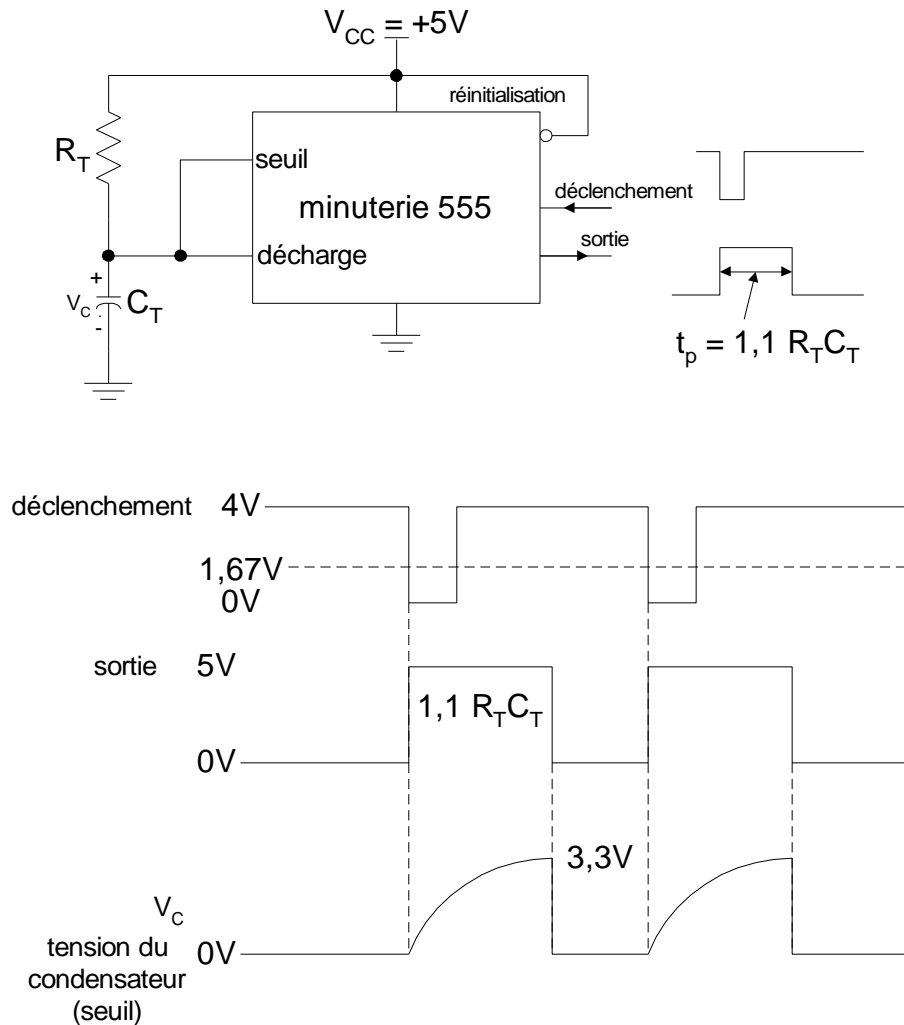


Figure 4.10 : La minuterie 555 utilisée comme un monostable

Exemple 4.4

Dites ce qui arrive à la borne SORTIE si une deuxième impulsion DÉCLENCHEMENT arrive pendant l'intervalle t_p .

Solution

Rien tant que DÉCLENCHEMENT revient au niveau HAUT avant la fin de l'intervalle t_p (voir figure 4.11). La première impulsion sur DÉCLENCHEMENT met le transistor en conduction ce qui produit la condition: SORTIE = HAUT et DÉCHARGE = OUVERT. La deuxième impulsion n'a pas effet puisque le transistor conduit déjà.

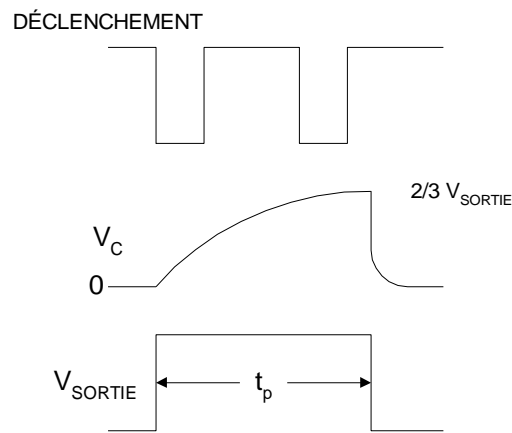


Figure 4.11: Les impulsions DÉCLENCHEMENT n'ont aucun effet tant que C_T est en train de se charger (sa tension monte vers $2/3 V_{CC}$).

Exemple 4.5

Montrez comment t_p change en fonction de V_{CC} .

Solution

t_p est le temps que prend le condensateur pour se charger de 0 à $2/3 V_{CC}$ quand sa tension monte vers V_{CC} . Il faut donc toujours 1,1 constante de temps pour que C_T atteigne les $2/3$ de la valeur de charge maximale, et cela *quelle que soit* cette valeur. Par conséquent, V_{CC} n'a aucun effet sur t_p .

Limites relatives à R_T

La valeur minimale de R_T est déterminée par le courant maximal qui traverse Q_1 (voir figure 4.12 a). Quand DÉCHARGE est une borne à la MASSE, Q_1 conduit et maintient le condensateur à 0 V. Tout le courant débité par V_{CC} et qui traverse R_T est dérivé vers Q_1 . Pour le CI 555, la limite de déperdition de courant dans Q_1 est de 10 mA. Donc

$$R_T (\text{MIN}) = \frac{V_{CC}}{10 \text{ mA}}$$

Par exemple, à $V_{CC} = 5 \text{ V}$, $R_T(\text{MIN}) = 500 \text{ ohms}$.

La limite maximale pour R_T est conditionnée par les courants qui traversent les bornes SEUIL et DÉCHARGE pendant que C_T se charge (voir figure 4.12 b)). L'entrée SEUIL tire au maximum 250 nA. La borne DÉCHARGE tire au maximum 100 nA (le courant de fuite de Q_1 quand il est bloqué). La somme de ces deux courants doit être retranchée du courant I_T fourni par V_{CC} , ce qui réduit d'autant le courant de charge du condensateur.

Pour être bien certain qu'il y aura du courant pour charger le condensateur, I_T doit être supérieur à $100 \text{ nA} + 250 \text{ nA} = 350 \text{ nA}$. Étant donné que I_T diminue à mesure que s'élève la charge aux bornes du condensateur, I_T est minimal quand la tension de C_T atteint les $2/3$ de V_{CC} et que la tension aux bornes de R_T est $1/3 V_{CC}$. Donc

$$I_T(\text{MIN}) = \frac{1/3 V_{CC}}{R_T} > 350 \text{ nA}$$

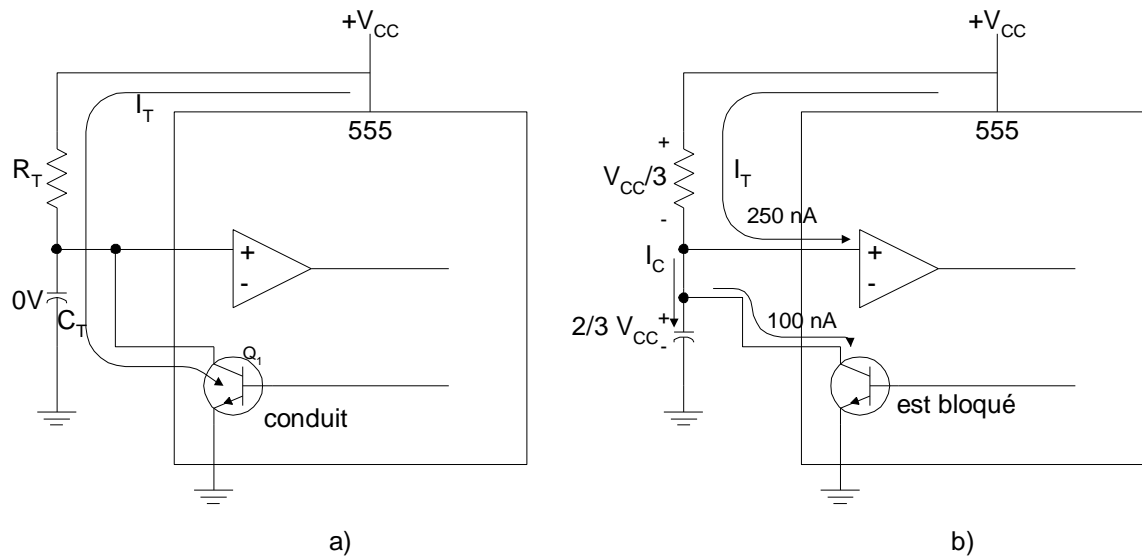


Figure 4.12: a) $R_T(\text{MIN})$ est déterminée par le courant de collecteur maximal nominal de Q_1 ;
b) $R_T(\text{MAX})$ est déterminée par le courant de fuite de Q_1 et le courant d'entrée du comparateur.

où

$$R_T < \frac{V_{CC}}{1,050 \text{ nA}} \approx \frac{V_{CC}}{1 \text{ mA}}$$

ce qui implique

$$R_T (\text{MAX}) \approx \frac{V_{CC}}{I_{mA}}$$

Par exemple: pour $V_{CC} = 5 \text{ V}$, $R_T(\text{MAX}) = 5 \text{ MO}$ et pour $V_{CC} = 15 \text{ V}$, $R_T(\text{MAX}) = 15 \text{ MO}$.

Exemple 4.6

On a déjà dit que l'impulsion DÉCLENCHEMENT devait être plus courte que la durée t_p de l'impulsion sur la SORTIE. Alors, dites comment faire pour qu'une impulsion de longue durée déclenche le monostable 555.

Solution

Pour pouvoir utiliser une impulsion DÉCLENCHEMENT de longue durée, on doit transformer cette dernière en un décrochement ou une impulsion très étroite. Un circuit RC différentiateur (passe-haut) est tout désigné pour cela, comme le montre la figure 4.13. Sur cette figure R_1 et C_1 convertissent l'impulsion d'entrée e_{en} en une pointe dont la durée est inférieure au temps t_p de la SORTIE fixée par R_T et C_T .

Notez que R_1 est raccordé à V_{CC} plutôt qu'à la masse. Ainsi la borne DÉCLENCHEMENT est polarisée normalement à $+10 \text{ V}$, son état inactif. Les fronts de e_{en} produiront des pointes de 10 V au-dessus et au-dessous de cette tension de polarisation de 10 V . La pointe négative place sur DÉCLENCHEMENT une tension inférieure à $1/3 V_{CC}$, ce qui déclenche le monostable.

La constante de temps $R_1 - C_1$ est choisie pour produire une pointe négative dont la durée est inférieure à t_p . C'est-à-dire

$$5 R_1 C_1 < t_p = 1,1 R_T C_T$$

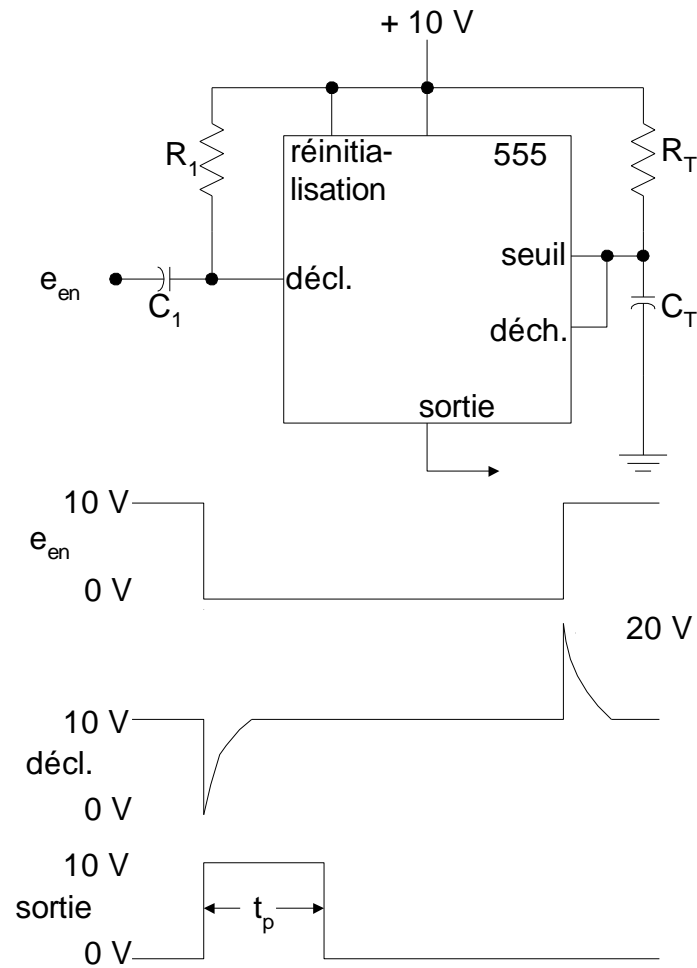


Figure 4.13: Le différentiateur (R_1 - C_1) convertit la longue impulsion e_{en} en des pointes étroites appliquées à l'entrée DÉCLENCHEMENT.

Ceci nous garantit que DÉCLENCHEMENT sera revenue au-delà de $V_{CC}/3$ avant que prenne fin l'intervalle t_p .

4.1.8 Analyse de circuits séquentiels

Beaucoup de circuits logiques renferment des bascules, des monostables et des portes logiques interconnectés en vue d'effectuer une opération bien définie. Très fréquemment, un signal d'horloge principal provoque les changements des états dans ce circuit selon une séquence bien précise. La plupart du temps, il est possible d'analyser les circuits séquentiels en respectant la marche à suivre systématique que voici:

1. Examinez le schéma du circuit et repérez les structures qui vous sont familières comme les compteurs ou les registres à décalage. Ceci peut vous aider à faire l'analyse.

2. Déterminez les niveaux logiques présents sur les bornes d'entrée de chaque bascule *avant* l'arrivée de la première impulsion d'horloge.
3. Utilisez ces niveaux pour trouver quelles seront les sorties des bascules après cette première impulsion.
4. Répétez les étapes 2 et 3 pour les impulsions d'horloge successives.

Voici un exemple de cette marche à suivre.

Exemple 4.7

Soit le circuit de la figure 4.14. Initialement, toutes les bascules et le monostable sont à l'état 0 avant qu'arrivent les impulsions d'horloge, dont la fréquence de répétition est 1 kHz. Tracez les formes d'ondes aux points X, Y, Z, W, \bar{Q} , A et B pour 16 cycles du signal d'horloge.

Solution

Initialement, les bascules et le monostable sont à l'état 0, de sorte que $X = Y = Z = W = Q = 0$. Les entrées de la porte NON-ET sont $X = 0$, $\bar{Y} = 1$ et $\bar{Z} = 1$, sa sortie est donc $A = 1$. Les entrées de la porte OU sont $W = 0$ et $\bar{Q} = 1$, sa sortie est donc $B = 1$.

Tant que B reste au niveau HAUT, la bascule Z a ses deux entrées J et K à 1, et cette bascule est donc en mode de basculement. Les bascules X et Y se trouvent aussi dans le même mode puisque leurs entrées J et K sont fixées en permanence à 1. Il est alors évident que les bascules X, Y et Z fonctionnent comme un compteur de 3 bits tant que B reste à 1. Par conséquent, Z commute à chaque front descendant du signal d'horloge, Y commute à chaque front descendant de la sortie Z et X commute à chaque front descendant de la sortie Y. C'est ce qui se passe pendant les cycles 1 à 4.

NON-ET deviennent $X = 1, \bar{Y} = 1, \bar{Z} = 1$, ce qui amène la sortie de A au niveau BAS. Ce front descendant déclenche le monostable qui se retrouve dans son état quasi-stable et \bar{Q} reste à 0 pendant 3,5 ms. Ce front descendant de \bar{Q} n'affecte en rien la bascule W, puisque cette bascule de type D réagit aux fronts montants du signal appliqué à sa borne CLK. Avec $\bar{Q} = 0$ et $W = 0$, la sortie de la porte OU est à 0, de sorte que la bascule Z a maintenant $J = 1$ et $K = 0$. On sait que cette condition implique la *mise à 1* de cette bascule au moment de l'impulsion d'horloge suivante et cette bascule va rester dans cet état aussi longtemps que $J = 1$ et $K = 0$. Donc Z passe à 1 à la 5^e impulsion et reste là pendant les 6^e et 7^e impulsions (*Note*: A revient à 1 quand Z passe au niveau HAUT lors de la 5^e impulsion puisque $\bar{Z} = 0$).

Après 3,5 ms, le monostable revient à son état stable, c'est-à-dire $Q = 0$ et $\bar{Q} = 1$. Le front montant qui survient sur la borne \bar{Q} place la sortie de la bascule W à $D = 1$. Ce qui transmet un 1 à la sortie de B et replace la bascule Z en mode de basculement puisque $J = K = 1$. Le compteur réagit donc comme il se doit aux autres impulsions successives.

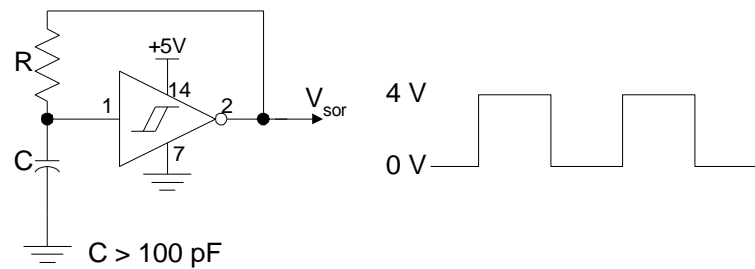
Au moment du front descendant de la 14^e impulsion, la sortie A de la porte NON-ET revient à 0, ce qui déclenche le monostable. La sortie de ce dernier n'affecte en rien l'entrée K de Z puisque W garde la sortie de la porte W demeure indéfiniment dans l'état $W = 1$, et le compteur fonctionne normalement pour toutes les impulsions d'horloge suivantes.

4.2 Multivibrateurs astables

Plusieurs types de multivibrateurs astables sont utilisés couramment. Nous vous en présentons deux ici, mais nous n'analysons pas leur fonctionnement. Vous pourrez ainsi construire le générateur de signaux (pour la fréquence d'échantillonnage) demandé au laboratoire no 1.

4.2.1 Oscillateur à bascule de Schmitt

La figure 4.15 nous montre un INVERSEUR de Schmitt connecté en oscillateur. Le signal en V_{SOR} est approximativement une onde carrée dont la fréquence dépend des valeurs de R et C. Le rapport entre ces valeurs et la fréquence est indiqué dans le tableau de la figure 4.15 pour trois INVERSEURS de Schmitt différents.



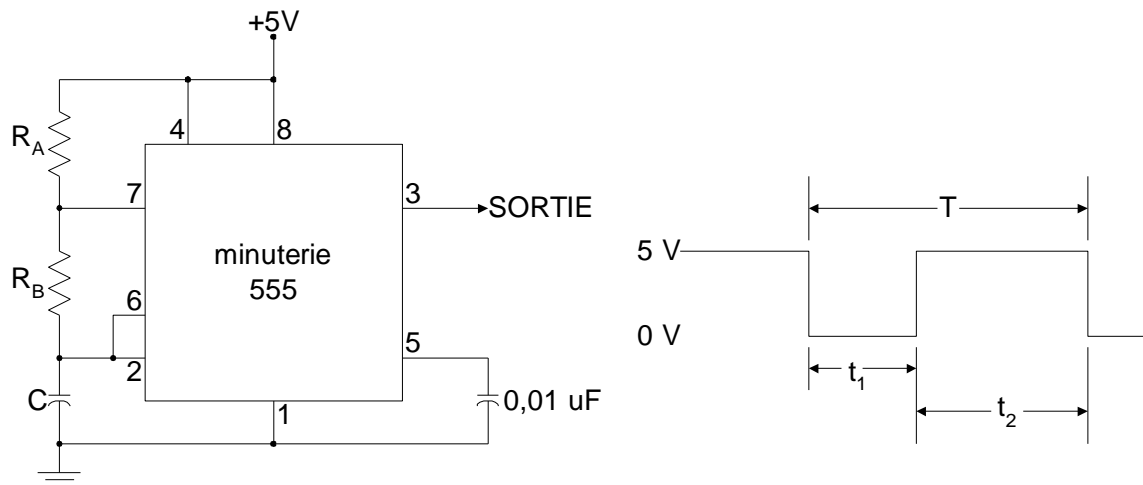
CI	Fréquence	
7414	$\approx 0,8/RC$	($R \leq 500 \Omega$)
74LS14	$\approx 0,8/RC$	($R \leq 2 \text{ K}\Omega$)
74HC14	$\approx 1,2/RC$	($R \leq 10 \text{ M}\Omega$)

Figure 4.15: Oscillateur à bascule de Schmitt. Une porte NON-ET à bascule de Schmitt 7413 ferait aussi bien l'affaire.

Notez la limite maximale à la résistance pour chacun de ces éléments. Le circuit ne parviendra pas à se mettre en oscillation si R est supérieur à cette limite.

4.2.2 La minuterie 555 câblée en multivibrateur astable

Nous avons déjà mentionné en 4.1.7 que l'on pouvait utiliser la minuterie 555 pour réaliser un multivibrateur monostable. La figure 4.16 illustre comment câbler les composants externes de la minuterie 555 pour obtenir un oscillateur. Sa sortie est un train d'ondes rectangulaires; elle commute entre deux niveaux logiques en suivant des intervalles qui dépendent, pour chacun des niveaux logiques, des valeurs de R et de C . Les formules applicables pour t_1 et t_2 , de même que pour la période totale des oscillations, T , sont données dans la figure. La fréquence des oscillations est toujours, l'inverse de T . Comme ces formules l'indiquent, les intervalles t_1 et t_2 ne peuvent être égaux, sauf si R_A devient nul. Ce qui ne doit jamais arriver sous peine d'avoir un courant très intense qui traverse le dispositif. Il faut donc conclure qu'il est impossible d'obtenir une onde de sortie parfaitement carrée (facteur d'utilisation de 50 pour cent). Toutefois, il est possible de s'approcher très près du 50 pour cent, en prenant $R_B \gg R_A$ (tout en gardant R_A supérieur à $1 \text{ k}\Omega$), ce qui donne $t_1 \approx t_2$.



$t_1 = 0,693 R_B C$ $t_2 = 0,693 (R_A + R_B)C$ $T = t_1 + t_2$ Fréquence = $1/T$ Facteur d'utilisation = t_2 / T $R_A \approx 1 \text{ k}\Omega$ $R_A + R_B \approx 6,6 \text{ M}\Omega$ $C \approx 500 \text{ pF}$
--

Figure 4.16: Le CI de la minuterie 555 utilisé comme multivibrateur astable.

Exemple 4.8

Calculez la fréquence et le facteur d'utilisation de la sortie du multivibrateur astable 555 pour $C = 0,001 \mu\text{F}$, $R_A = 2,2$

$\text{k}\Omega$ et $R_B = 100 \text{ k}\Omega$.

Solution

$$t_1 = 0,693 (100 \text{ k}\Omega) (0,001 \mu\text{F}) = 69,3 \mu\text{s}$$

$$t_2 = 0,693 (102,2 \text{ k}\Omega) (0,001 \mu\text{F}) = 70,7 \mu\text{s}$$

$$T = 69,3 + 70,7 = 140 \mu\text{s}$$

$$f = 1/140 \mu\text{s} = 7,29 \text{ kHz}$$

$$\text{cycle d'utilisation} = 60,7/140 = 50,5 \%$$

Vous constatez que le cycle d'utilisation est très voisin de 50% (onde carrée), du fait que R_B est beaucoup plus grand que R_A . On peut tendre encore plus vers 50% en augmentant d'autant la valeur de R_B par rapport à R_A . Par exemple, vous pouvez démontrer que si l'on ramène R_A à $1 \text{ k}\Omega$ (sa valeur minimale admissible), les résultats deviennent $f=7,18 \text{ kHz}$

et le cycle d'utilisation passe à 50,3 pour cent.

4.3 Deux autres applications du monostable

4.3.1 Le fréquencemètre

Les C.I. comprenant deux monostables sont très utiles pour générer une impulsion de largeur définie après délai d'une longueur définie.

Ces mêmes C.I. sont aussi utilisés chaque fois qu'on désire générer deux impulsions successives sans recouvrement. C'est justement ce que nous avons besoin dans un fréquencemètre.

Notions préliminaires abrégées

- Un fréquencemètre est un compteur qui cumule les impulsions pendant un temps fixe (dépendant de la calibration du résultat).
- Le résultat doit demeurer disponible un certain temps.

Le dernier commentaire vient du fait que les fréquencemètres tournent habituellement en continu (figure 4.17).

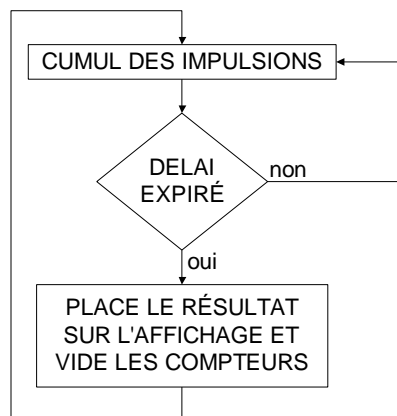


Figure 4.17: Algorithme du fréquencemètre.

On peut réaliser cela avec un compteur, un monostable et un latch.

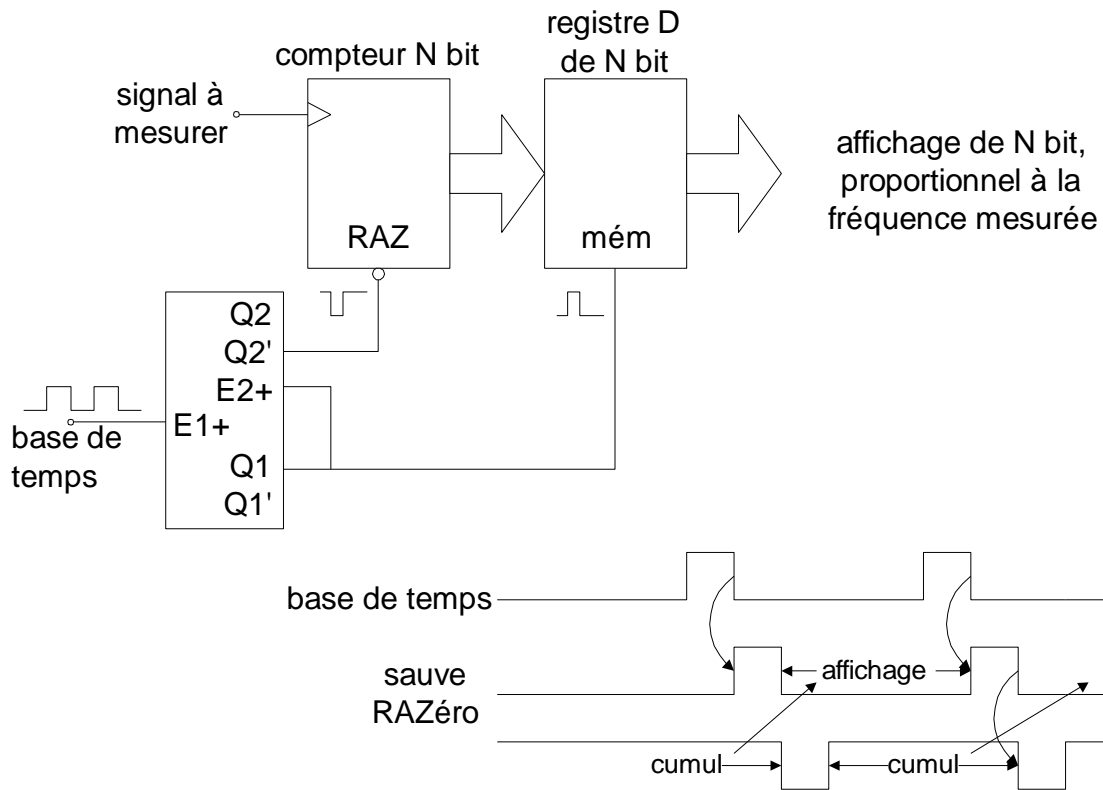


Figure 4.18: Circuit et diagramme temporel du fréquencemètre.

Si on désire un affichage en Hz, la base de temps a une période de 1 seconde.

On peut calibrer en variant la base de temps (i.e. le temps cumulatif). Cela est intéressant lorsque le résultat ne se traduit pas en Hz mais en tours/minutes ou en Newton/mètre² pour des applications au "monde physique".

4.3.2 Filtre passe-bas

Il est possible de réaliser un filtre passe-bas avec deux monostables comme le démontre la figure 4.19. On envoie la fréquence à détecter à l'entrée d'un premier monostable, opérant en mode "rééclenchable". À chaque front sensible de l'entrée (montant ici), ce premier monostable génère une impulsion de durée (t_1) fixée par R_1C_1 .

Si un front sensible se produit à l'entrée de déclenchement pendant une impulsion, elle est agrandie de " t_1 ". Ainsi, si la période du signal à détecter est inférieure à " t_1 ", la sortie " Q_1 " du monostable ne retombe plus.

Donc, la fréquence du signal à détecter est supérieure à $1/t_1$, dès qu'il n'y a plus d'impulsions à la sortie du monostable. Ce genre d'information est peu utilisable: à mesure que la fréquence d'entrée augmente, le rapport cyclique et la fréquence de sortie augmente aussi. On peut cependant utiliser l'absence d'impulsions qu'un monostable!

Le second monostable a une durée d'impulsion " t_2 " et on branche sa sortie sur une DEL. Si la fréquence à traiter est supérieure à $1/t_1$, la DEL s'éteint, puisqu'il n'y a plus d'impulsions générées à " Q_1 ". Par contre, si elle est très basse, notre DEL va clignoter.

Il y a un compromis à faire: choisir " t_2 " très grand fait qu'une fréquence d'entrée de faible valeur maintiendra la DEL allumée, mais lorsque la fréquence d'entrée augmentera, la DEL ne pourra s'éteindre qu'après " t_2 ". C'est le temps de réaction du système qui en souffre. Par ailleurs, prendre " t_2 " petit, diminue le temps que prend le système à reconnaître une fréquence au-dessus de la limite, mais dès que la fréquence baissera quelque peu, la DEL se mettra à clignoter et les périodes éteintes pourront être interprétées comme des dépassements de fréquence à l'entrée.

Dans les cas pratiques, quand on veut vérifier si une fréquence dépasse, supposons, un mégahertz, il est rare que celle-ci puisse baisser en bas des centaines de kilohertz. On pourra trouver des valeurs " t_1 " et " t_2 " dans bon nombre de situations.

Ajoutons finalement, que si le temps de réponse n'est pas important quand il s'agit de systèmes activant des voyants, il en est tout autrement quand ceux-ci commandent des circuits.

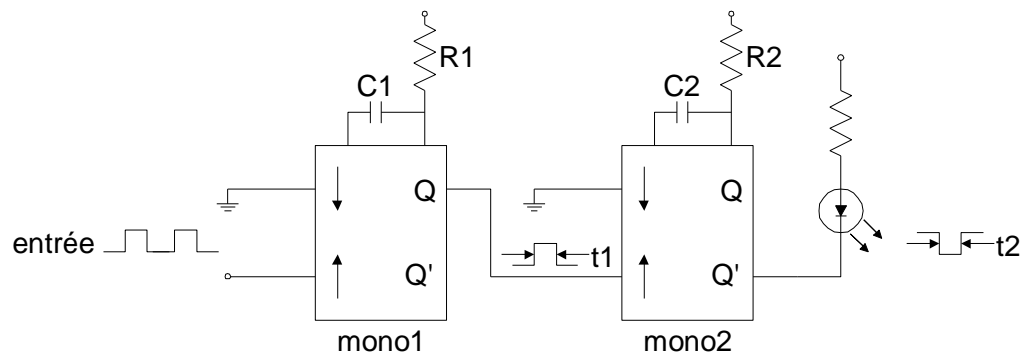


Figure 4.19: Filtre passe-bas réalisé de deux monostables.
La fréquence de coupure est $1/t_1$.