

Table des matières

Résumé	ii
Remerciements.....	v
Table des matières.....	vi
Liste des tableaux.....	x
Liste des figures	xii
Liste des symboles	xvi
Chapitre 1 - Introduction.....	1
1.1 Problématique.....	6
1.2 Objectifs	7
1.2.1 Objectif général.....	7
1.2.2 Objectifs spécifiques.....	7
1.3 Méthodologie.....	8
1.3.1 Étape 1 : Revue bibliographique.....	8
1.3.2 Étape 2 : Proposition logique et matérielle.....	8
1.3.3 Étape 3 : Définition et implantation de l'interface intelligente	9
1.3.4 Étape 4 : Validation expérimentale de la proposition.....	9

1.4	Organisation du mémoire	10
Chapitre 2 - Réseaux électriques intelligents.....		11
2.1	Module d'intégration intelligent.....	13
2.2	Technologie de l'information.....	16
2.2.1	Modèle standard IEEE pour l'échange d'information.....	18
2.3	Technologie de la communication	20
2.3.1	Technologie de communication pour l'intégration des DER au microréseau	22
2.3.2	Protocoles de communication.....	24
2.3.3	Performance du temps de livraison de la communication	26
2.4	Conclusion.....	27
Chapitre 3 - Interface pour l'intégration des sources d'énergie renouvelables		29
3.1	Unité de traitement et contrôle	29
3.2	Système de mesure	32
3.3	Capteurs pour le mesurage des grandeurs physiques	32
3.4	Conditionnement des signaux	35
3.5	Conversion analogique-numérique (CAN)	38
3.6	Interface de contrôle et de mesure.....	39
3.7	Conclusion.....	44
Chapitre 4 - Protocole de réseau distribué (DNP3) sur Ethernet.....		46

4.1	Modèle de fonctionnement par couches	47
4.2	Fonctionnement du protocole de réseau distribué	48
4.2.1	Couche d'application	50
4.2.2	Fonction de transport	54
4.2.3	Couche de liaison de données	56
4.2.4	Couche physique	61
4.3	Mise en œuvre du protocole DNP3 sur Ethernet (E-DNP3)	62
4.3.1	Mise en œuvre des fonctions reliées à la couche Ethernet DLL/PHY	64
4.3.2	Mise en œuvre de l'émetteur-récepteur des trames Ethernet et FT3	66
4.3.3	Mise en œuvre du contrôle de la couche de liaison de données DNP3	74
4.3.4	Mise en œuvre du contrôle de la couche d'application DNP3	79
4.4	Conclusion	86
Chapitre 5 - Résultats expérimentaux		87
5.1	Validation de l'interface de contrôle et le système de mesure	89
5.1.1	Test de l'onduleur alimentant une charge résistive variable	94
5.1.2	Utilisation de ressources pour l'interface d'acquisition de données	94

5.2	Validation de l'interface de communication	94
5.2.1	Utilisation de ressources pour l'interface de communication.....	96
5.2.2	Temps de livraison versus quantité de données.....	97
5.2.3	Temps de livraison versus le nombre de stations interconnectées.....	98
5.2.4	Validation de la faisabilité de l'architecture de communication	100
5.3	Comparaison avec d'autres propositions dans la littérature	102
5.4	Conclusion.....	103
Chapitre 6 - Conclusion générale.....		106
Références		109
Annexe A - Description des interfaces de mesure et contrôle		114
Annexe B - Description des cartes d'extension XGI		118
Annexe C - Connecteur DIN pour le circuit CAN.....		119
Annexe D - Module de puissance intelligent		120

Liste des tableaux

Tableau 2-1	Fonctions des modules d'intégration intelligents par rapport aux réseaux électriques traditionnels.	13
Tableau 2-2	Exemple des attributs qui définissent l'ontologie pour une unité de PD.	20
Tableau 2-3	Comparaison des technologies de communication pour les réseaux électriques intelligents [23]–[25].	23
Tableau 2-4	Délais maximaux à l'échange d'information [31].	27
Tableau 3-1	Comparaison de plusieurs modèles du dispositif FPGA Xilinx disponibles sur le marché.	31
Tableau 3-2	Paramètres généraux des capteurs de tension et courant.	34
Tableau 3-3	Définition des noms et fonctions des capteurs de l'interface de mesure.	36
Tableau 3-4	Actions et évènements pour l'automate fini à l'acquisition de données.	43
Tableau 4-1	Avantages et caractéristiques du protocole de réseau distribué.	47
Tableau 4-2	Description des codes de fonction pour la couche d'application [37].	53
Tableau 4-3	Description des bits pour les deux octets des indicateurs internes [35].	54
Tableau 4-4	Description des bits de l'octet de contrôle.	58
Tableau 4-5	Description des codes de fonction de la couche de liaison de données.	60
Tableau 4-6	Actions et évènements pour l'automate fini à la transmission de trames en format Ethernet et FT3.	70
Tableau 4-7	Actions et évènements pour l'automate fini à la réception des trames en format Ethernet et FT3.	73

Tableau 4-8	Actions et évènements pour l'automate fini au contrôle de la couche de liaison de la station maîtresse.	76
Tableau 4-9	Actions et évènements pour l'automate fini au contrôle de la couche de liaison de la station distante.	78
Tableau 4-10	Actions et évènements pour l'automate fini au contrôle de la couche d'application de la station maîtresse.	80
Tableau 4-11	Définition des objets de données pour les stations distantes.	82
Tableau 5-1	Résumé d'utilisation de ressources du FPGA Virtex®-5 XC5VLX110T pour les fonctions d'acquisition et conversion de données.	95
Tableau 5-2	Résumé d'utilisation de ressources du FPGA Virtex®-5 XC5VLX110T pour l'interface de communication.	96
Tableau 5-3	Résultats de la performance à la communication et la comparaison avec d'autres travaux et la norme IEEE 1646-2004.	104
Tableau A-1	Description du connecteur DE9M pour l'interface des capteurs.	114
Tableau A-2	Description du connecteur IDC à 40 pins de la carte d'évaluation EVAL-AD7656CBZ.	115
Tableau A-3	Description du connecteur DB25F pour le contrôle de l'onduleur dans le système de conversion d'énergie.	116
Tableau A-4	Description du connecteur DB25F pour le contrôle du hacheur dans le système de conversion d'énergie.	117
Tableau C-1	Désignation des pins pour le connecteur DIN du circuit CAN.	119

Liste des figures

Figure 1-1	Statistiques pour la génération d'électricité à partir de sources d'énergie non hydroélectriques au Canada [3].....	2
Figure 1-2	Évolution de l'architecture de réseau électrique traditionnel vers le réseau électrique intelligent [5].	3
Figure 1-3	Groupe des technologies liées aux réseaux électriques intelligents [19].....	5
Figure 2-1	Systèmes intelligents et stockage de l'énergie [21].....	12
Figure 2-2	Architecture des systèmes de distribution traditionnels [19].	14
Figure 2-3	Architecture des nouveaux systèmes de distribution avec SIM [19].	15
Figure 2-4	Interface intelligente proposée pour l'intégration des sources d'énergie renouvelables.....	15
Figure 2-5	Modèle de référence sur l'interopérabilité des réseaux électriques intelligents selon la norme IEEE 2030-2011 [20].	17
Figure 2-6	Caractéristiques du modèle d'échange d'information [22].	19
Figure 2-7	Modèle de communication des réseaux électriques intelligents selon la norme IEEE 2030-2011 [20].....	21
Figure 2-8	Architecture du modèle de référence OSI [22].	25
Figure 3-1	Plateforme d'évaluation XUPV5-LX110T pour le FPGA Virtex®-5 XC5VLX110T.	30
Figure 3-2	Schéma général pour le système de mesure de l'interface intelligente.....	32
Figure 3-3	Les capteurs de tension et de courant pour l'interface de mesure.....	33
Figure 3-4	Emplacements des capteurs de tension et de courant dans le système de conversion d'énergie.....	35

Figure 3-5	Circuit pour le conditionnement des signaux [34].	37
Figure 3-6	Fonction de transfert pour le circuit CAN.	39
Figure 3-7	Diagramme de blocs de la carte d'évaluation EVAL-AD7656CBZ.	40
Figure 3-8	Chronogramme pour le processus de conversion et d'acquisition de données.	42
Figure 3-9	Diagramme d'états-transitions pour l'acquisition de données.	43
Figure 3-10	Proposition des interfaces implantées pour le module d'intégration intelligente.	44
Figure 4-1	Différences et relation entre le modèle OSI et le modèle EPA.	48
Figure 4-2	Groupe de cinq catégories de points pour une station distante [36].	49
Figure 4-3	Interaction entre couches pour la construction du message DNP3.	50
Figure 4-4	Format de l'unité de données du protocole d'application.	51
Figure 4-5	Octet de contrôle de la couche d'application.	52
Figure 4-6	Format de l'unité de données du protocole de transport.	55
Figure 4-7	En-tête de la fonction de transport.	55
Figure 4-8	Format de la trame FT3 de l'unité de données du protocole de liaison de données.	57
Figure 4-9	Octet de contrôle du format de la trame FT3 pour DNP3.	57
Figure 4-10	Processus pour la détection d'erreur à partir du CRC-DNP [37].	60
Figure 4-11	Architecture et pile de protocole du réseau à deux niveaux pour l'interconnexion de stations et de services tiers.	63
Figure 4-12	Schéma bloc du contrôleur d'accès du support de la plateforme d'évaluation XUPV5-LX110T de Xilinx® [43].	64
Figure 4-13	Format de la trame Ethernet.	65
Figure 4-14	Schéma bloc de la configuration du TEMAC avec la MII [43].	66
Figure 4-15	Schéma bloc de la couche de liaison de données DNP3.	66

Figure 4-16	Diagramme de l'algorithme pour la logique CRC-DNP.....	68
Figure 4-17	Diagramme d'états-transitions pour le transmetteur de trames en format Ethernet et FT3.....	70
Figure 4-18	Diagramme d'états-transitions pour le récepteur des trames en format Ethernet et FT3.....	73
Figure 4-19	Diagramme d'états-transitions pour le contrôle de la couche de liaison de la station maîtresse.....	76
Figure 4-20	Diagramme d'états-transitions pour le contrôle de la couche de liaison de la station distante.....	78
Figure 4-21	Diagramme d'états-transitions pour le contrôle de la couche d'application de la station maîtresse.....	79
Figure 4-22	Diagramme de blocs de la pile de protocole E-DNP3 implantée sur le FPGA Virtex®-5 XC5VLX110T.....	84
Figure 4-23	Séquence de messages pour la synchronisation de données dans l'opération de sondage cyclique.....	85
Figure 5-1	Système intelligent pour intégrer des sources d'énergie renouvelable dans un microréseau à courant alternatif.....	87
Figure 5-2	Processus de débogage pour la validation des algorithmes et la génération du fichier de programmation (<i>Bitstream</i>).....	88
Figure 5-3	Schéma de circuit interne pour le module de puissance intelligent - PS21A7A [46].....	90
Figure 5-4	Modèle sous Simulink® pour le test du module de puissance intelligent.....	91
Figure 5-5	Modèle sous Simulink® pour le processus d'acquisition et conversion des données.....	91
Figure 5-6	Modèle sous Simulink® pour l'algorithme de contrôle du circuit CAN.....	92
Figure 5-7	Modèle sous Simulink® pour l'algorithme du démultiplexeur 3-18.....	92
Figure 5-8	Module de puissance intelligent avec des accessoires installés.....	93
Figure 5-9	Connecteurs reliés aux interfaces de mesure et contrôle.....	93

Figure 5-10	Signal de tension de sortie du module de puissance intelligent pour des appels de puissance de (a) 200W (b) 400W.	94
Figure 5-11	Résultats de simulation pour l'émetteur des trames Ethernet et FT3.	95
Figure 5-12	Résultats de simulation pour le récepteur des trames Ethernet et FT3.	96
Figure 5-13	Chronogramme pour l'estimation du temps de réponse.....	97
Figure 5-14	Résultats expérimentaux du temps de réponse moyen pour plusieurs tailles de l'APDU.....	98
Figure 5-15	Résultats expérimentaux du temps de réponse moyen pour plusieurs stations distantes à différentes tailles de l'APDU.....	99
Figure 5-16	Schéma bloc de la mise en œuvre de test pour validation de la faisabilité de l'architecture de communication.	101
Figure 5-17	Grandeurs mesurées et signal de défaut dans le test d'alarme de défaut.	102
Figure A-1	Connecteur DE9M pour l'interface des capteurs.	114
Figure A-2	Connecteur DB25F pour l'interface de contrôle du système de conversion d'énergie.	116
Figure B-1	Montage des cartes d'extesion XGI pour le système de mesure.....	118
Figure C-1	Configuration des pins pour le connecteur DIN.....	119
Figure D-1	Schéma du circuit pour le module de puissance intelligent.	120

Liste des symboles

<i>Alphabets</i>		<i>Unité</i>
BR	Débit de transmission	bits/s
C_L	Capacitance de bouclage de l'AD797	F
C_S	Capacitance du filtre RC passe-bas	F
f_c	Fréquence de coupure du filtre RC passe-bas	Hz
FS	Taille de la trame Ethernet	bits
I_C	Courant de consommation des capteurs	A
IFG	Intervalle entre trames	s
I_{PN}	Range de mesure du primaire des capteurs	A
K_N	Rapport de conversion du capteur	pas d'unité
L_M	Délai du réseau Ethernet d'un à plusieurs dispositifs	s
L_S	Délai du réseau Ethernet d'un à un autre dispositif	s
L_{SW}	Délai de fonctionnement du concentrateur Ethernet	s
L_{WL}	Délai de propagation au long du câble UTP	s
M	Message DNP3	pas d'unité
N	Nombre de dispositifs interconnectés	pas d'unité

P	Polynôme générateur CRC-DNP	pas d'unité
Q	Quotient de la division (modulo 2) entre M et P	pas d'unité
R	Reste de la division (modulo 2) entre M et P	pas d'unité
R'	Valeur de vérification d'erreur attachée au message	pas d'unité
R_l	Résistance de bouclage de l'AD797	Ω
R_l	Résistance de plage de mesure du capteur de tension	Ω
R_m	Résistance externe de mesure pour les capteurs	Ω
R_s	Résistance du filtre RC passe-bas	Ω
SR	Vitesse de balayage circuit CAN	V/ μ s
T	Trame à la réception R attachée à M	pas d'unité
T'	Trame à la transmission R' attachée à M	pas d'unité

Abréviations et acronymes

10BASE-T	Norme Ethernet pour la couche physique du modèle OSI
AH	En-tête d'application (<i>Application Header</i>)
AL	Couche d'application (<i>Application Layer</i>)
AMI	Infrastructure de mesure avancée (<i>Advanced Metering Infrastructure</i>)
APCI	Information de contrôle du protocole d'application (<i>Application Protocol Control Information</i>)

APDU	Unité de données du protocole d'application (<i>Application Protocol Data Unit</i>)
ASDU	Unité de données du service d'application (<i>Application Service Data Unit</i>)
BAN	Réseau des bâtiments (<i>Building Area Network</i>)
BB	Bit basculant
BBA	Bit basculant attendu
CA	Courant alternatif
CAN	Conversion analogique-numérique
CAO	Conception assistée par ordinateur
CC	Courant continu
CÉI	Commission électrotechnique internationale
CLB	Blocs de logique configurable (<i>Configurable Logic Blocks</i>)
CMOS	Métal-oxyde-semiconducteur complémentaire (<i>Industrial Complementary Metal Oxide</i>)
CON	Message de confirmation requis
CPL	Courants porteurs en ligne
CRC	Contrôle de redondance cyclique (<i>Cyclic Redundancy Check</i>)
CT	Compteur de tentatives
DER	Ressources d'énergie décentralisées (<i>Distributed Energy Ressources</i>)
DFC	Contrôle du flux de données (<i>Data Flow Control</i>)

DIN	Institut allemand de normalisation (<i>Deutsches Institut für Normung</i>)
DIR	Direction du message
DLL	Couche de liaison de données (<i>Data Link Layer</i>)
DNP3	Protocole de réseau distribué (<i>Distributed Network Protocol</i>)
DOE	Département d'énergie (<i>Department Of Energy</i>)
DSL	Ligne numérique d'abonné (<i>Digital Subscriber Line</i>)
DSP	Processeur de signal numérique (<i>Digital Signal Processor</i>)
E-DNP3	Protocole de réseau distribué sur Ethernet (<i>Distributed Network Protocol over Ethernet</i>)
EPA	Architecture de performance améliorée (<i>Enhanced Performance Architecture</i>)
ETH	Ethernet
Ethernet DLL/PHY	Couches physique et de liaison de données pour Ethernet (<i>Ethernet Data Link and Physical Layers</i>)
FC	Code de fonction (<i>Function Code</i>)
FCB	Bit compteur des trames (<i>Frame Count Bit</i>)
FCS	Séquence de contrôle de trame (<i>Frame Control Sequence</i>)
FCV	Bit compteur valide (<i>Frame Count Valid</i>)
FIFO	Premier arrivé, premier sorti (<i>First In, First Out</i>)
FIN	Dernier fragment d'un message (<i>Final fragment of a message</i>)

FIR	Premier fragment d'un message (<i>First fragment of a message</i>)
FPGA	Circuit intégré prédéfini programmable (<i>Field Programmable Gate Arrays</i>)
FT3	Format des trames de la couche de liaison pour DNP3
GbE	Gigabit Ethernet
GMAC/s	Milliard d'opérations de multiplication-accumulation par seconde (<i>Giga Multiply-Accumulate Operations per Second</i>)
GPRS	Service général de radiocommunication par paquets (<i>General Packet Radio Service</i>)
GSM	Système mondial de communication avec les mobiles (<i>Global System for Mobile Communications</i>)
HAN	Réseau domestique (<i>Home Area Network</i>)
IAN	Réseau industriel (<i>Industrial Area Network</i>)
iCMOS	Métal-oxyde-semiconducteur complémentaire de type industriel (<i>Industrial Complementary Metal Oxide Semiconductor</i>)
IDC	Connecteur d'isolement pour déplacement (<i>Insulation-Displacement Connector</i>)
IEC	Commission électrotechnique internationale (<i>International Electrotechnical Commission</i>)
IED	Dispositifs électroniques intelligents (<i>Intelligent Electronic Device</i>)
IEEE	Institut des ingénieurs électriciens et électroniciens (<i>Institute of Electrical and Electronics Engineers</i>)

IIN	Indicateurs internes (<i>Internal Indicators</i>)
IND	Message d'indication (<i>Indication message</i>)
IP	Protocole d'Internet (<i>Internet Protocol</i>)
	Propriété intellectuelle (<i>Intellectual Propertie</i>)
IRH	Institut de recherche sur l'hydrogène
ISE	Environnement logiciel intégré (<i>Integrated Software Enviroment</i>)
IT	Technologie de l'information (<i>Information Technology</i>)
LH	En-tête de liaison (<i>Link Header</i>)
LPDU	Unité de données du protocole de liaison (<i>Link Protocol Data Unit</i>)
LSb	Bit de poids le plus faible (<i>Least Significant Bit</i>)
LSB	Octet de poids le plus fort (<i>Least Significant Byte</i>)
LSDU	Unité de données du service de liaison (<i>Link Service Data Unit</i>)
LTE	Évolution à long terme (<i>Long Term Evolution</i>)
LUT	Table de correspondance (<i>Look-Up Table</i>)
MAC	Contrôleur d'accès au support (<i>Media Access Controller</i>)
MIC	Surveillance, échange d'information et contrôle (<i>Monitoring, Information exchange and Control</i>)
MII	Interface indépendante du support (<i>Media Independent Interface</i>)
MLI	Modulation par largeur d'impulsion
MS	Station maîtresse (<i>Master Station</i>)

MSb	Bit de poids le plus fort (<i>Most Significant Bit</i>)
MSB	Octet de poids le plus fort (<i>Most Significant Byte</i>)
MTU	Unités terminales maîtresses (<i>Master Terminal Units</i>)
OS	Station distante (<i>Outstation</i>)
OSI	Interconnexion de systèmes ouverts (<i>Open Systems Interconnection</i>)
PD	Production décentralisée
PDU	Unité de données de protocole (<i>Protocol Data Unit</i>)
PRM	Premier message (<i>Primary Message</i>)
RAM	Mémoire vive (<i>Random Acces Memory</i>)
REQ	Message de requête (<i>Request message</i>)
RES	Sources d'énergie renouvelable (<i>Renewable Energie Sources</i>)
ROM	Mémoire morte (<i>Read-Only Memory</i>)
RS232	Norme du lien de communication de type série
RTU	Unités terminales distantes (<i>Remote Terminal Units</i>)
SCADA	Systèmes de télésurveillance et acquisition de données (<i>Supervisory Control And Data Acquisition</i>)
SGEC	Critère d'évaluation des réseaux électriques intelligents (<i>Smart Grid Evaluation Criteria</i>)
SGIRM	Modèle de référence sur l'interopérabilité des réseaux électriques (<i>Smart Grid Interoperability Reference Model</i>)

SIM	Modules d'intégration intelligents (<i>Smart Integration Modules</i>)
SMB	Connecteur sous-miniature version B (<i>Sub-Miniature version B Connector</i>)
SR	Station réinitialisée
TCP	Protocole de contrôle de transmissions (<i>Transmission Control Protocol</i>)
TE	Transmission échouée
TEMAC	Contrôleur d'accès au support pour la norme Ethernet à trois vitesses (<i>Tri-speed Ethernet Media Access Controller</i>)
TH	En-tête de transport (<i>Transport Header</i>)
TL	Couche de transport (<i>Transport Layer</i>)
TPDU	Unité de données du protocole de transport (<i>Transport Protocol Data Unit</i>)
TSDU	Unité de données du service de transport (<i>Transport Service Data Unit</i>)
UDP	Protocole de datagramme utilisateur (<i>User Datagram Protocol</i>)
UL	Couche d'utilisateur (<i>User Layer</i>)
UMTS	Système universel de télécommunication avec les mobiles (<i>Universal Mobile Telecommunication System</i>)
UNS	Message de réponse non-demandé (<i>Unsolicited response message</i>)
UTP	Fils à paire torsadée (<i>Unshielded Twisted Pair</i>)
VDHL	Langage de description matérielle pour les VHSIC (<i>VHSIC Hardware Description Language</i>)

VHSIC	Circuits électroniques intégrés à très haute vitesse (<i>Very High Speed Integrated Circuits</i>)
VLSI	Intégration à très grande échelle (<i>Very-Large-Scale Integration</i>)
VSI	Onduleurs de tension (<i>Voltage Source Inverters</i>)
WAN	Réseau étendu (<i>Wide Area Network</i>)
Wi-Fi	Ensemble de protocoles de communication sans fil
WiMAX	Interopérabilité internationale pour l'accès micro-ondes (<i>Worldwide Interoperability for Microwave Access</i>)
WPAN	Réseau personnel sans fil (<i>Wireless Personal Area Network</i>)
XGI	Interface générique de Xilinx (<i>Xilinx Generic Interface</i>)
XOR	Opération logique OU exclusive

Chapitre 1 - Introduction

Au cours des dernières années, les systèmes reliés à la production, la distribution et l'utilisation de l'énergie électrique ont subi des changements significatifs dans leur architecture et dans leur infrastructure à cause de plusieurs facteurs, essentiellement : l'utilisation de composants obsolètes (pendant plusieurs années), l'accroissement de la demande d'énergie, la complexité des réseaux de distribution existants, l'absence des systèmes autonomes et automatisés, le temps de réaction aux défaillances et la méconnaissance de telles défaillances.

Conformément au département d'énergie (*Department of Energy – DOE*) des États-Unis pendant les derniers trente ans, la demande et la consommation de l'énergie électrique au monde ont augmenté avec un taux annuel de 25 % [1]. En 2012, plus de 96 % de l'énergie électrique générée au Québec provient des centrales où les turbines génératrices sont actionnées par l'écoulement de l'eau. Seulement 0,3% provient des turbines éoliennes ou des technologies photovoltaïques [2]. La Figure 1-1 présente les dernières statistiques concernant la génération totale d'électricité au Canada, en identifiant la contribution des sources d'énergie non-hydroélectriques et des sources d'énergies renouvelables (*Renewable Energie Sources - RES*). Cette situation a eu pour conséquence le démarrage de programmes et politiques énergétiques, la recherche et le développement des nouvelles technologies et la conception des systèmes de production d'énergie au niveau local, notamment pour les régions éloignées.

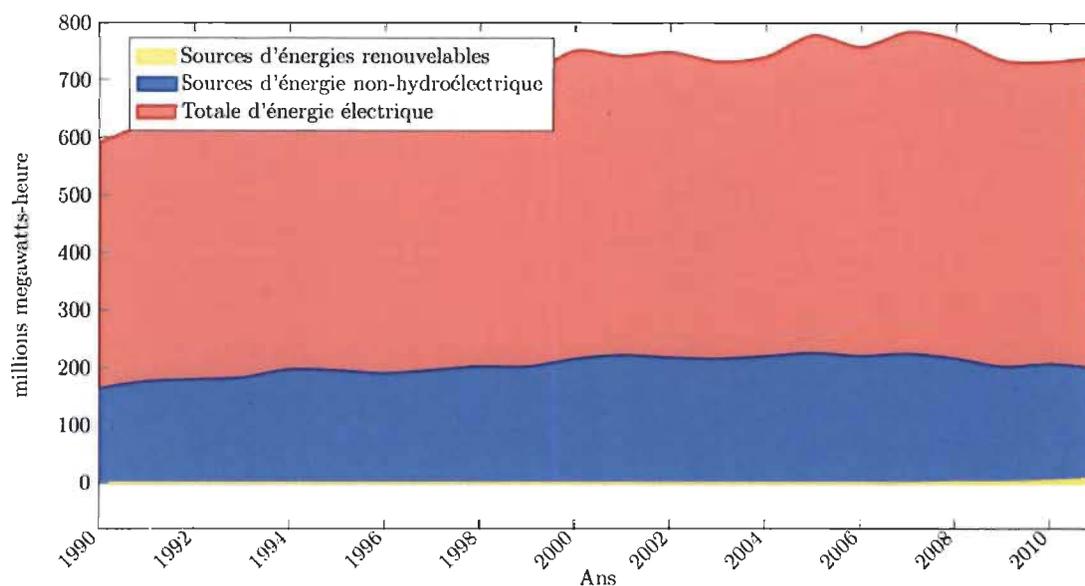


Figure 1-1 Statistiques pour la génération d'électricité à partir de sources d'énergie non hydroélectriques au Canada [3].

Une nouvelle vision commence à prendre forme dans l'industrie électrique, où la jonction de l'intelligence énergétique et numérique encourage l'implantation de nouvelles architectures pour les réseaux électriques. Il s'agit du concept des réseaux électriques intelligents (*Smart Grids*), lequel prétend convertir le système actuel, centralisé et unidirectionnel des réseaux électriques vers un système bidirectionnel, de gestion à plusieurs niveaux et de production décentralisée (PD). Cette vision n'a commencé qu'à partir de 1998 [4] et à l'heure actuelle il n'existe pas un consensus sur son interprétation appropriée. Toutefois, nous trouvons dans la littérature des interprétations qui visent au développement et l'intégration des systèmes de production d'énergies, aussi bien des conventionnelles que des renouvelables; l'utilisation des systèmes de stockage d'énergie, tels que les batteries ou la production de l'hydrogène; la gestion intelligente entre l'offre et la demande d'énergie électrique et la connexion des véhicules électriques et de charges au niveau local.

Les réseaux électriques intelligents envisagent l'intégration des réseaux de distribution électriques comportant des systèmes des ressources d'énergie décentralisées (*Distributed Energy Resources – DER*) à l'infrastructure électrique déjà existante sans provoquer de grandes modifications, comme l'illustre la Figure 1-2. Il s'agit des microréseaux (*microgrids*) qui comportent des RES, de systèmes de contrôle, de la gestion locale et de systèmes de stockage d'énergie.

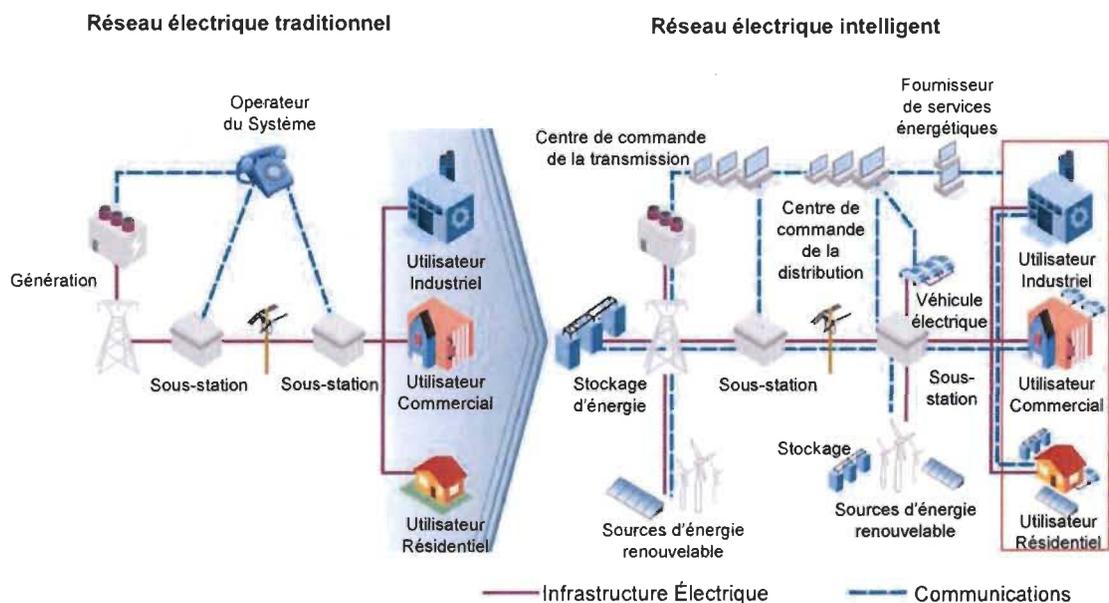


Figure 1-2 Évolution de l'architecture de réseau électrique traditionnel vers le réseau électrique intelligent [5].

Les microréseaux contribuent aux fonctions de base des réseaux électriques traditionnels, en opérant indépendamment sous conditions régulières et de façon autonome. Quelles que soient les conditions d'opération, les microréseaux permettent à l'utilisateur local (résidentiel, commercial ou industriel) d'établir les objectifs d'exploitation et d'utiliser les sources distribuées en fonction des buts de la gestion locale de l'énergie [6].

Ce sont les objectifs d'exploitation des microréseaux qui ont mené plusieurs travaux au sein de l'Institut de recherche sur l'hydrogène (IRH), dans le cadre des énergies renouvelables et réseaux électriques intelligents. Ces travaux-ci concernent principalement les systèmes éoliens et photovoltaïques avec l'utilisation de l'électrolyseur pour le stockage d'énergie sous forme d'hydrogène et le fonctionnement autonome de ces systèmes dans les régions éloignées [7]–[9].

Dans le même sens, pour l'intégration de différents algorithmes reliés aux systèmes de contrôle, la technologie d'intégration à très grande échelle (*Very-Large-Scale Integration – VLSI*) a été utilisée comme cible prometteuse. Cette technologie est spécialement utilisée pour l'implantation matérielle de multiples algorithmes afin de réduire le temps d'exécution [10]–[13].

Tel est le cas des derniers travaux de l'équipe d'énergies renouvelables à l'IRH, dans lesquels l'implantation matérielle dans un circuit intégré prédiffusé programmable (*Field Programmable Gate Arrays – FPGA*) a montré des résultats pertinents en ce qui concerne les algorithmes de mesure et de contrôle [14], [15], l'analyse de la qualité de l'onde en temps-réel [16], la détection d'îlotage pour les systèmes multisources [17] et la synchronisation des systèmes de puissance au réseau électrique traditionnel [18].

L'architecture des réseaux électriques intelligents et celle des microréseaux exigent l'intégration des technologies, des applications de gestion et des systèmes DER pour accomplir leurs objectifs d'exploitation. Comme illustré à la Figure 1-3, l'acquisition, le traitement et l'échange d'une grande quantité d'information sont donc nécessaires pour les processus de surveillance, le contrôle local et la gestion en temps-réel des systèmes physiques et de puissance dans ce type de réseaux.



Figure 1-3 Groupe des technologies liées aux réseaux électriques intelligents [19].

Pour les raisons mentionnées précédemment, nous nous approchons à la conception des architectures et des interfaces au niveau de données et de puissance pour un microréseau à courant alternatif.

L'utilisation des technologies déjà utilisées dans d'autres projets nous permet d'avancer dans le même sens, en alignant le résultat matériel de ce travail de recherche avec l'architecture développée dans les travaux précédents. L'architecture de communication permet dans ce cas la conception de nouvelles stratégies pour l'intégration des systèmes qui produisent de l'énergie électrique et aussi de l'hydrogène comme moyen de stockage.

Finalement, la gestion d'énergie pourra être considérée puisque l'évaluation des nouveaux algorithmes liés à la gestion des sources, des charges, des données ainsi que la prévision de la production d'énergie entre autres est maintenant possible en utilisant l'interface et les architectures de données et de puissance proposées.

1.1 Problématique

La gestion et la surveillance de sources de PD comportent de défis techniques et de défis matériels afin de permettre l'intégration et l'utilisation optimales des RES. Les modules d'intégration intelligents (*Smart Integration Modules – SIM*), les infrastructures de mesure et de communication avancées définissent les piliers structurels pour l'intégration optimale ou intelligente des sources d'énergie renouvelables et la production de vecteurs énergétiques comme l'hydrogène [19].

Actuellement, la plupart des systèmes de puissance installés aux microréseaux ne disposent pas des interfaces pour l'échange d'information et quelques autres comportent de systèmes de communication unidirectionnelle. L'infrastructure au niveau des microréseaux exige donc des systèmes complets de mesure, de communication bidirectionnelle à haute vitesse et des capacités de calcul en temps-réel afin d'accomplir les fonctions liées aux buts de la gestion locale de l'énergie [19].

Tant les SIM que les infrastructures de mesure et de communication entraînent des problématiques qui doivent être résolues avant leur implémentation. Parmi ces problématiques, il est possible d'identifier les suivantes :

- L'intégration de différents algorithmes (mesure, gestion, contrôle, communication, etc.) dans une même technologie ou un système complet.
- La communication bidirectionnelle, sous un protocole soutenu par des normes internationales (dont IEEE), entre les dispositifs de contrôle des systèmes électriques.
- L'accomplissement de la performance du temps au niveau de l'acquisition et l'échange de données établies par les normes actuelles.

Dans ce contexte, un intérêt spécial est consacré au niveau du réseau de communication, en ce qui concerne le protocole de communication et les régimes d'opération afin de garantir un fonctionnement en temps-réel de l'interface de communication. D'autre part, le système de contrôle local accomplira les processus d'intégration de sources d'énergies renouvelables.

1.2 Objectifs

1.2.1 Objectif général

L'objectif principal de ce mémoire est la conception des systèmes de mesure, d'acquisition et d'une interface de contrôle ainsi qu'une architecture de communication pour les SIM dans les microréseaux à courant alternatif, en utilisant la technologie VLSI.

1.2.2 Objectifs spécifiques

Les objectifs spécifiques sont décrits à partir de problématiques particulières, telles qui suivent :

- Proposer une architecture pour la topologie de réseau local de données afin de connecter les SIM dans un microréseau à courant alternatif.
- Proposer une structure d'implantation matérielle sous la technologie VLSI pour les algorithmes reliés à l'acquisition de données et au protocole de communication ainsi qu'une interface de contrôle pour effectuer l'échange de données et de consignes pour la gestion locale.
- Valider expérimentalement les systèmes implantés pour les SIM en utilisant les interfaces d'acquisition de données, de contrôle et de communication pour le système à énergie renouvelable de l'IRH.

1.3 Méthodologie

La réalisation du projet de recherche comporte une méthodologie de recherche basée sur quatre étapes :

1.3.1 *Étape 1 : Revue bibliographique*

Cette première étape définit l'état d'avancement de la recherche dans les réseaux électriques intelligents en ce qui concerne les microréseaux et les SIM. Une étude est consacrée à la technologie de l'information (*Information Technology – IT*), ainsi qu'aux normes pour la surveillance, l'échange d'information et le contrôle des systèmes reliés aux sources de production décentralisée.

D'autre part, un approfondissement théorique a été nécessaire sur la technologie VLSI (FPGA) et sur le langage de description matérielle des circuits électroniques intégrés à très haute vitesse (*VHSIC Hardware Description Language – VHDL*) afin d'implanter les algorithmes reliés aux SIM et accomplir la validation expérimentale à la fin du projet.

L'intérêt dans ce langage réside dans la propriété d'exécution qui permet qu'un système décrit dans ce langage puisse être vérifié par simulation avant la conception détaillée pour son implantation. Les outils de conception assistée par ordinateur (CAO) permettent de passer directement de la description fonctionnelle en VHDL à la programmation du mémoire des FPGA pour exécuter les fonctions logiques désirées.

1.3.2 *Étape 2 : Proposition logique et matérielle*

Cette étape comporte un plan théorique sur le traitement de données et la gestion de l'interface intelligente en incluant aussi la disposition matérielle pour la surveillance à distance des SIM.

La proposition doit permettre une utilisation minimale de ressources du FPGA afin de rendre possible l'intégration d'autres algorithmes reliés à la stabilité, la synchronisation et le contrôle de puissance du système multisource dans le même dispositif (même puce du circuit intégré).

1.3.3 Étape 3 : Définition et implantation de l'interface intelligente

Les résultats de la dernière étape conduisent au choix des bases et des définitions reliées à l'interface intelligente, particulièrement en ce qui concerne le protocole de communication le mieux adapté selon la quantité de flux des données, la vitesse de transfert de données exigée et le délai à la communication. Des algorithmes d'adressage, de vérification d'erreur à la transmission, l'encapsulation des paquets de données, entre autres, sont implantés et débogués dans cette étape afin de garantir la fiabilité, l'interopérabilité, l'orientation à la communication, l'intégration de la plupart des dispositifs, la surveillance à distance, etc.

1.3.4 Étape 4 : Validation expérimentale de la proposition

Une validation expérimentale a été accomplie pour évaluer la pertinence et la faisabilité de l'interface proposée. Cette validation consiste en la mise en œuvre des SIM pour accomplir certaines fonctions en commune, par exemple, la surveillance et la protection à distance. L'expérimentation est accomplie en utilisant le banc d'essai développé à l'institut de recherche sur l'hydrogène. Les résultats de cette validation permettent de déterminer la performance de temps pour l'acquisition et l'échange de données ainsi que la comparaison avec d'autres propositions qui se trouvent dans la littérature.

1.4 Organisation du mémoire

La suite de ce mémoire est organisée de la manière suivante : le deuxième chapitre décrit les résultats de la recherche bibliographique concernant les réseaux électriques intelligents. Un intérêt particulier est consacré aux fonctions essentielles des SIM ainsi qu'aux technologies d'information établies pour ces genres de réseaux électriques. Le troisième chapitre décrit la proposition et la conception des interfaces de mesure et de contrôle nécessaires pour l'intégration des SER. De même, le quatrième chapitre décrit la conception du protocole de réseau distribué (*Distributed Network Protocol – DNP3*) sur Ethernet (E-DNP3) pour la technologie FPGA. Nous prenons une partie de ce chapitre pour décrire le fonctionnement du protocole DNP3. Le cinquième chapitre montre les résultats expérimentaux des propositions décrites dans les chapitres précédents et leur validation. Le dernier chapitre est dédié à la conclusion générale, les discussions sur les résultats obtenus, les perspectives et les travaux futurs.

Chapitre 2 - Réseaux électriques intelligents

Les réseaux électriques intelligents sont composés essentiellement d'une combinaison de plusieurs éléments qui transforment, d'une certaine manière, le système traditionnel des réseaux électriques vers une infrastructure électrique moderne, en permettant une gestion systématique intégrée ainsi qu'une activation de l'intelligence reliée aux sources de PD et à la consommation de l'énergie électrique. Cette nouvelle infrastructure vise à intégrer quatre technologies : l'électronique, l'information, la communication et les ressources. Le but principal est d'améliorer l'efficacité et la fiabilité des réseaux électriques à travers du contrôle automatisé, des systèmes électriques de puissance, des interfaces de communication, des réseaux de capteurs, des systèmes de mesure et des techniques de gestion. Le modèle de référence sur l'interopérabilité des réseaux électriques intelligents (*Smart Grid Interoperability Reference Model – SGIRM*) publié par l'« Institut des ingénieurs électriciens et électroniciens » sous la norme IEEE 2030-2011 [20] propose trois technologies principales sous le point de vue architectural des réseaux électriques intelligents :

- La technologie de la gestion de puissance regroupe les systèmes reliés à la qualité, la prédiction, la production et la demande de puissance. Cette technologie définit les domaines de l'architecture des réseaux électriques intelligents, tels que la production à énergies renouvelables, le transport, la distribution, le stockage d'énergie, la charge, les véhicules électriques, etc.

- La technologie de l'information définit les paramètres et méthodologies pour la surveillance, l'échange d'information et le contrôle (*Monitoring, Information exchange and Control – MIC*). Cette technologie définit aussi les procédures concernant l'acquisition, l'enregistrement, le traitement, la gestion et le contrôle du flux d'information dans les réseaux électriques intelligents.
- La technologie de la communication correspond à la connectivité liée à la communication entre les capteurs, les dispositifs et les systèmes de contrôle des réseaux électriques intelligents. Cette technologie traite aussi des réseaux physiques de communication et des protocoles de communication.

La Figure 2-1 illustre les systèmes électriques intelligents, les systèmes de protection, d'automatisation et de conduite, les systèmes de gestion et de pilotage, ainsi que les systèmes de stockage d'énergie du réseau électrique intelligent.

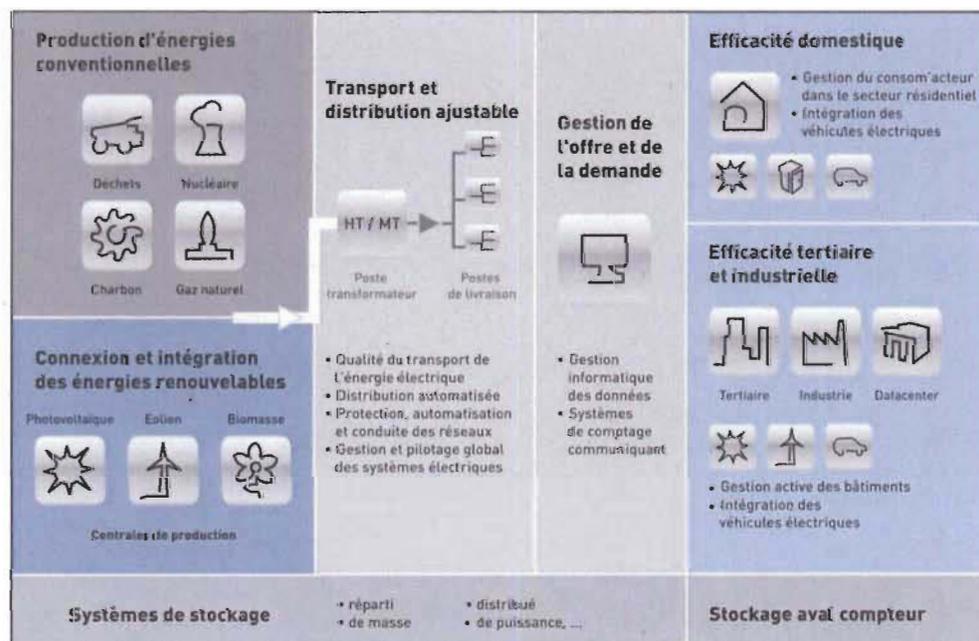


Figure 2-1 Systèmes intelligents et stockage de l'énergie [21].

2.1 Module d'intégration intelligent

Dans le domaine locale, tertiaire ou domestique, il existe certaines différences entre l'architecture traditionnelle du réseau électrique et la nouvelle architecture des réseaux électriques intelligents, par exemple : l'intégration d'énergie décentralisée, la sécurité énergétique, la gestion de l'énergie et la capacité de communication. Ces différences imposent l'introduction des modules d'intégration intelligents (*Smart Integration Modules – SIM*). Le Tableau 2-1 montre des nouvelles fonctions des nouveaux systèmes de PD avec SIM par rapport aux réseaux électriques traditionnels.

Tableau 2-1 Fonctions des modules d'intégration intelligents par rapport aux réseaux électriques traditionnels.

Réseaux électriques traditionnels	Modules pour l'intégration intelligente
<ul style="list-style-type: none"> ▪ Les composants produisent, transforment et distribuent l'énergie avec un contrôle limité. ▪ Si leurs composants sont contrôlables, la plupart d'entre eux ne sont pas assez rapides pour réagir aux changements électriques ou des charges. ▪ Il n'existe pas des moyens pour le stockage local d'énergie. L'interruption de la source principale d'énergie implique l'interruption du service. ▪ Ils font la compensation de tension pour la maintenir dans un rang acceptable pour les charges. ▪ Ils comportent des bancs de condensateurs proches aux charges afin de réduire la puissance réactive. 	<ul style="list-style-type: none"> ▪ Ils permettent le processus d'îlotage du réseau électrique principal. ▪ Ils font la connexion nécessaire des sources d'énergie renouvelable avec les charges dans le réseau. ▪ Ils fournissent le lien CA pour charges CA, ainsi que le lien CC pour les charges CC. ▪ Ils font la connexion nécessaire pour le stockage d'énergie si celle-ci se produit en excès. ▪ Ils permettent la régulation de tension dans les régimes transitoires et permanent. ▪ Ils contribuent à la compensation de la puissance active et réactive. ▪ Ils détectent les défaillances du réseau, ainsi que les limites de courant.

Dans les systèmes de distribution d'énergie, comme celui des microréseaux, le contrôle autonome est réalisé entièrement par les SIM. Dans cette architecture, l'information principale à échanger entre deux SIM concerne principalement : l'état du système, les besoins d'énergie et la disponibilité des SER qui sont à proximité de chaque SIM. D'un autre côté, chaque SIM est aussi capable de décider s'il fonctionne en îlotage ou connecté au réseau électrique principal. La Figure 2-2 et la Figure 2-3 présentent les différentes architectures pour les systèmes traditionnels de distribution et pour le nouveau système de distribution à l'aide des SIM.

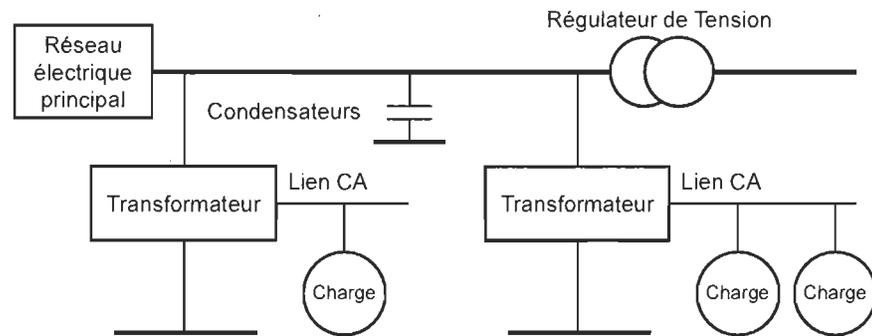


Figure 2-2 Architecture des systèmes de distribution traditionnels [19].

L'électronique de puissance des SIM permet la régulation en temps-réel de la dynamique électrique des liens CA et CC, de telle sorte que la qualité de la puissance sera considérablement augmentée. Par ailleurs, la détection des défaillances du système dans les liens CC ou CA permettent de réduire les besoins d'interruption d'énergie électrique ainsi que de stocker l'énergie que les charges n'utilisent pas.

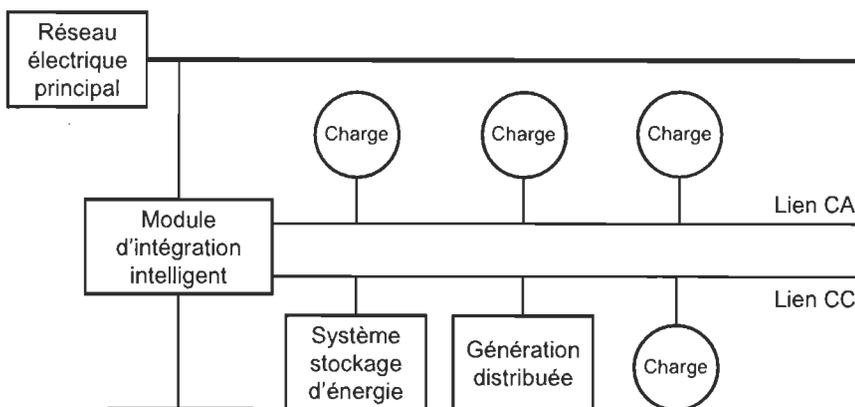


Figure 2-3 Architecture des nouveaux systèmes de distribution avec SIM [19].

La Figure 2-4 illustre l'architecture proposée pour l'intégration des sources d'énergies renouvelables dans un microréseau à courant alternatif sur la base des fonctions des SIM. Chaque SIM comporte les systèmes de contrôle local, de mesure et d'interface de communication qui sont implantés conjointement dans le même dispositif électronique. Ces systèmes sont mis en œuvre à partir des algorithmes décrits dans le langage VHDL et des dispositifs conçus sous la technologie VLSI.

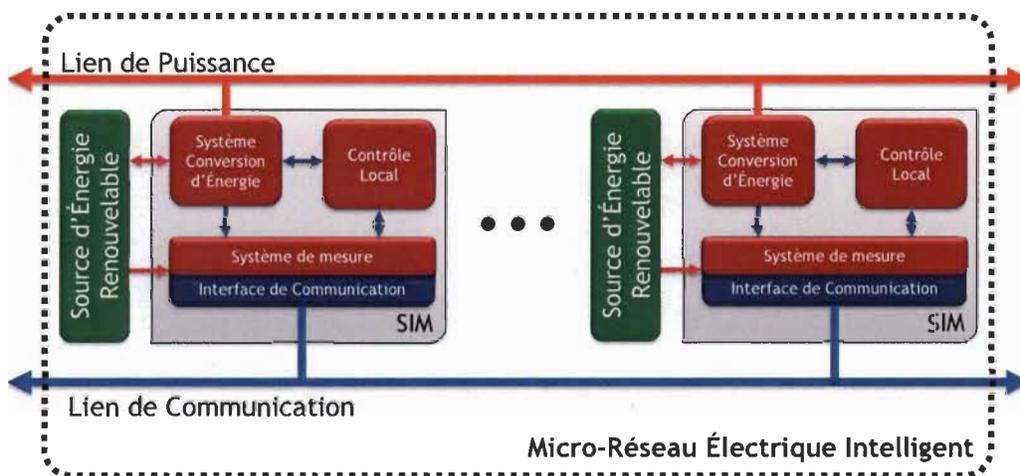


Figure 2-4 Interface intelligente proposée pour l'intégration des sources d'énergie renouvelables.

2.2 Technologie de l'information

Les fonctions des réseaux électriques intelligents sont étroitement reliées à la technologie de l'information (*Information Technology – IT*). Cette technologie contribue à l'amélioration des processus de surveillance, d'analyse, d'optimisation et de contrôle des systèmes qui font partie du réseau électrique. En plus, cette technologie définit les instructions de gestion et de contrôle et les processus de décisions qui deviennent évidents dans les systèmes physiques du réseau électrique. La Figure 2-5 présente le modèle de référence en matière des différentes IT. Ce modèle montre l'intégration respective des différentes entités dans les grands domaines de la production, du transport, de la distribution et du consommateur qui se joignent à travers des IT définies et numérotées.

Dans le domaine de l'utilisateur, où se trouve la cible de ce travail, certains processus sont accomplis à l'aide du lien de communication [19]. Ces processus sont reliés principalement aux fonctions suivantes :

- Contrôle et gestion de l'énergie dans les microréseaux (production et demande d'énergie et d'efficacité).
- Surveillance, protection et contrôle local.
- Surveillance et amortissement des oscillations de puissance (stabilité).
- Optimisation de la tension et de la puissance réactive (efficacité énergétique).
- Équilibrage efficient des charges (efficacité énergétique).
- Compensation dynamique de la puissance, en utilisant le stockage d'énergie et les onduleurs de tension (*Voltage Source Inverters – VSI*).
- Gestion locale d'énergie par l'utilisateur (participation du consommateur et efficacité énergétique).

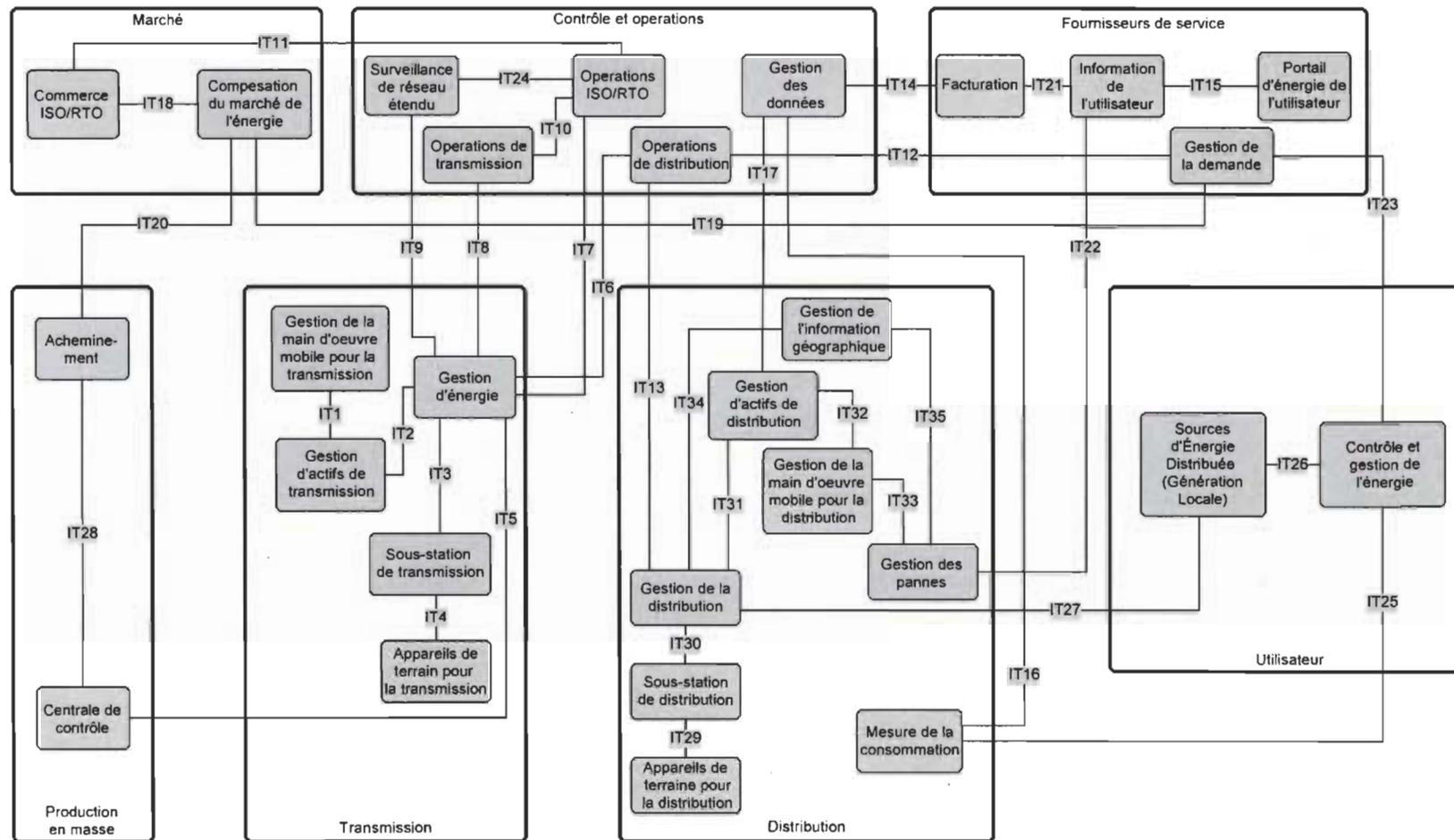


Figure 2-5 Modèle de référence sur l'interopérabilité des réseaux électriques intelligents selon la norme IEEE 2030-2011 [20].

L'exécution de la plupart de ces fonctions est liée à la disponibilité des données de chaque dispositif du domaine de l'utilisateur, afin de traiter l'information et transmettre les consignes de contrôle. Par conséquent, l'interface proposée définit la représentation de l'information pour les dispositifs pour l'intégration des SER. Avec cela, le microréseau comportant des SER tel que celui installé à l'IRH devient plus dynamique dans sa configuration et supportera plusieurs conditions opérationnelles en temps-réel.

2.2.1 Modèle standard IEEE pour l'échange d'information

Les entités comportent des caractéristiques qui permettent l'échange d'information pour l'opération d'un réseau électrique intelligent. Par exemple, quand deux entités doivent interagir pour participer dans une application commune; ces entités utilisent les IT énoncées ci-dessus pour mener à bien les flux d'information nécessaires entre elles.

La norme IEEE 1547.3-2007 propose la méthode pour l'échange d'informations. Celle-ci définit les concepts généraux pour la mise en œuvre d'une architecture de réseau qui comporte les unités de PD, les structures des données, les protocoles de communication et les canaux de communication.

La Figure 2-6 présente les caractéristiques nécessaires des entités connectées au réseau de communication. Ces caractéristiques permettent à chaque entité d'envoyer et de recevoir les messages avec l'information nécessaire pour exécuter les applications reliées aux processus du domaine de l'utilisateur.

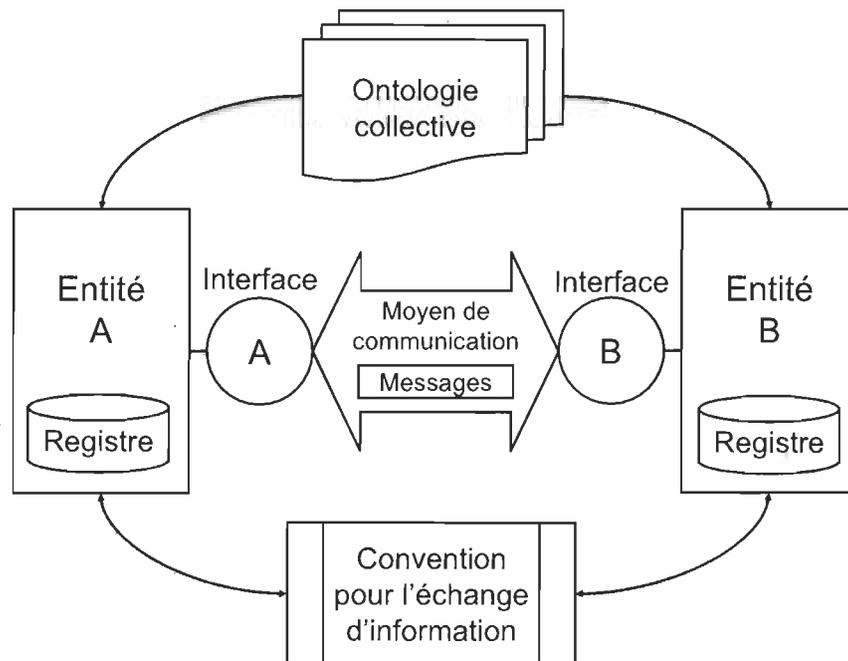


Figure 2-6 Caractéristiques du modèle d'échange d'information [22].

- L'accord pour l'échange d'information : Cet accord spécifie la définition des interfaces, le contenu des messages, les moyens de communication, etc.
- Interface : C'est l'élément d'interconnexion nécessaire des entités pour interagir avec les autres. Il décrit les services de communication qu'une entité peut effectuer.
- Message : C'est l'ensemble de données qui est envoyé à travers le moyen de communication entre les entités du réseau. Les protocoles de communication spécifient les formats du message en suivant un modèle de couches de communication.
- Ontologie collective : L'ontologie définit tous les concepts et les données réelles associées aux entités, lesquelles sont finalement les plus importantes dans l'échange d'information.

Généralement, l'ontologie est définie à partir d'une base de données, laquelle enregistre les concepts et les objets sous la forme de structures des données. La Tableau 2-2 montre un exemple de l'ontologie définie pour une unité de PD dans un microréseau.

Tableau 2-2 Exemple des attributs qui définissent l'ontologie pour une unité de PD.

Nom	Unité	Description
watt_sort	Watts	Puissance active de sortie
var_sort	VAR	Puissance réactive de sortie
volt_sort	Volts	Tension de sortie au point de connexion
amp_sort	Ampères	Courant de sortie au point de connexion
freq_sort	Hertz	Fréquence de sortie au point de connexion
sys_état	Énumération	État d'opération du système (en marche, inactive, erreur)
watt_nom	Watts	Puissance active maximale de sortie
freq_nom	Hertz	Fréquence nominale de sortie
oper_time	secondes	Temps d'opération depuis la dernière mise en marche

2.3 Technologie de la communication

L'ensemble des réseaux de communication et leur portée définissent la technologie de la communication. Cet ensemble est composé de plusieurs catégories selon le domaine du réseau électrique intelligent, en commençant par le réseau domestique, local ou tertiaire jusqu'au réseau étendu ou le réseau Internet. La Figure 2-7 illustre les réseaux qui composent la technologie de communication et sa portée, ainsi que la relation entre ceux-ci dans les plusieurs domaines du réseau électrique intelligent.

À l'intérieur et à l'extérieur des domaines du réseau électrique intelligent, les entités sont connectées entre elles à travers d'une ou plusieurs interfaces. Ces interfaces représentent les alternatives d'interconnexion des dispositifs. La norme IEEE 1547.3-2007 décrit aussi les interfaces en tenant compte des exigences de performance, de niveaux de sécurité et de protocoles de communication.

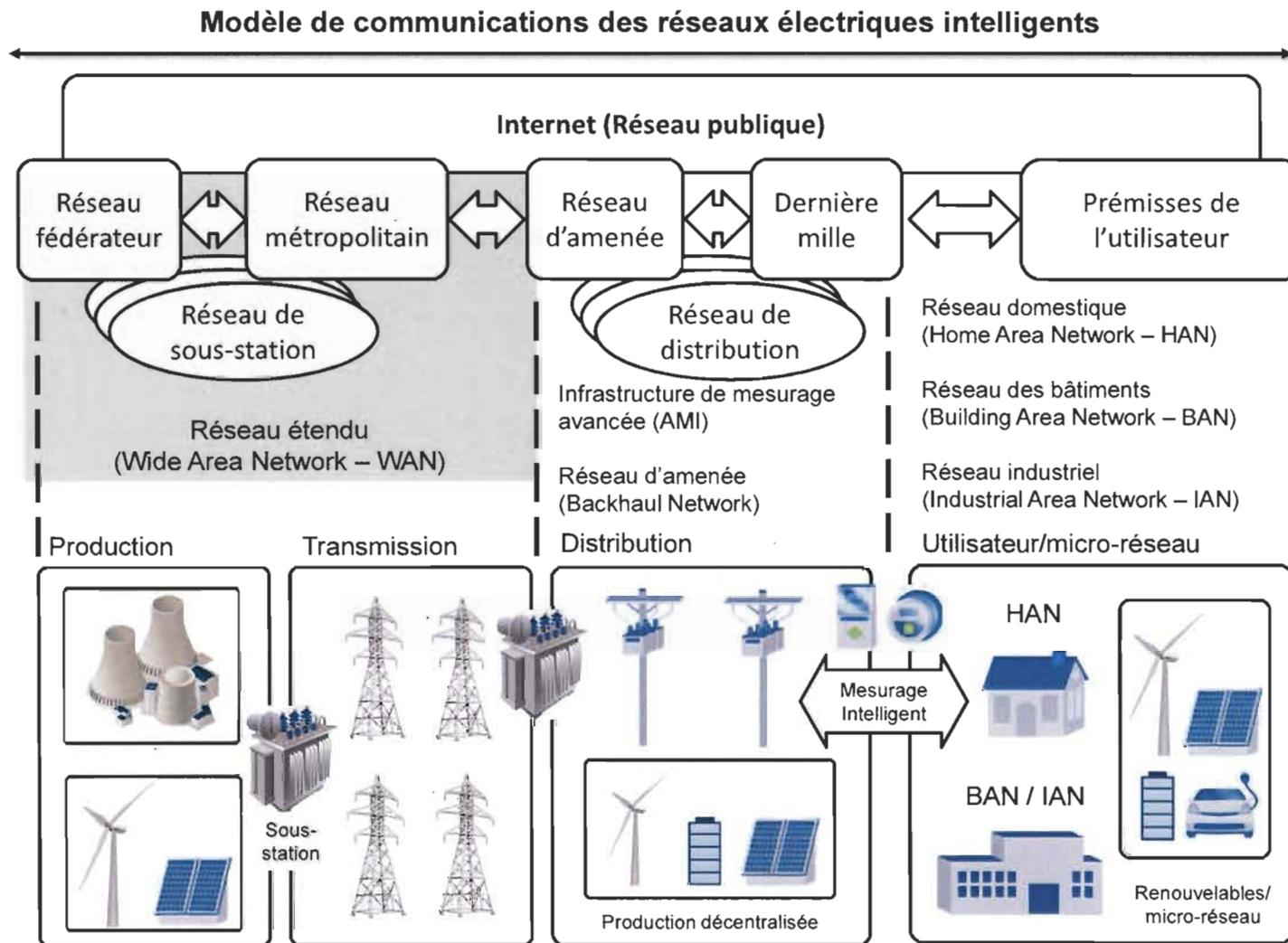


Figure 2-7 Modèle de communication des réseaux électriques intelligents selon la norme IEEE 2030-2011 [20].

Les dispositifs au niveau de l'utilisateur ou du microréseau utilisent, selon les besoins, des interfaces de communication connectées par fil, sans fil ou mixtes dans plusieurs topologies de réseau. Le choix du moyen physique ainsi que la topologie du réseau comporte un impact de l'architecture physique et les modes de propagation de l'information. Les interfaces sont définies sous le critère d'évaluation des réseaux électriques intelligents (*Smart Grid Evaluation Criteria – SGEC*) de la norme IEEE 1547.3-2007. Celle-ci prend en considération l'utilisation des réseaux de communication, les exigences de l'architecture physique et la performance des interfaces de communication.

2.3.1 Technologie de communication pour l'intégration des DER au microréseau

Essentiellement, les différentes technologies comportent deux moyens de transmission physique : les systèmes de communication par fil ou sans fil. Dans certains cas, les systèmes sans fil ont des avantages en matière de la portée, de la facilité d'installation et des coûts relatifs à la mise en œuvre. Cependant, les systèmes de communication par fil ne présentent pas des inconvénients en ce qui concerne les interférences électromagnétiques, les obstacles à la ligne de visée et l'alimentation externe comme la plupart des systèmes sans fil [23].

Le choix du système de communication est conditionné principalement par le temps dédié à la conception, les coûts d'implantation et d'opération, la disponibilité de la technologie et l'environnement de fonctionnement. Le Tableau 2-3 résume quelques technologies de communication en précisant quelques caractéristiques, leur coût et leur fiabilité.

Tableau 2-3 Comparaison des technologies de communication pour les réseaux électriques intelligents [23]–[25].

Technologie	Spectre	Débit	Portée	Coût	Fiabilité
Système de communication sans fil					
GSM/GPRS	900 – 1800 MHz	Jusqu'à 270 kb/s	10 km	Haut	Basse
UMTS/LTE	700 – 2600 MHz	384 kb/s – 7.2 Mb/s	10 km	Haut	Moyenne
Z-Wave	868 – 921 MHz	100 kb/s	30 m	Moyen	Haute
IEEE 802.15.4 (ZigBee®, 6LoWPAN, WirelessHART)	868 – 915 MHz 2.4 GHz	250 kb/s	100 m	Moyen	Haute
WiMAX	2 – 66 GHz	Jusqu'à 70 Mb/s	50 km	Haut	Moyenne
Wi-Fi	2.4 et 5 GHz	Jusqu'à 72 Mb/s	250 m	Moyen	Haute
Système de communication par fil					
RS232/422/485	100 – 2000 kHz	Jusqu'à 10 Mb/s	1.5 km	Moyen	Haute
CPL	1,6 – 30 MHz	Jusqu'à 2,7 Mb/s	3 km	Moyen	Basse
DSL	26 – 2200 kHz	Jusqu'à 40 Mb/s	4 km	Bas	Moyenne
Ethernet	25 – 125 MHz	Jusqu'à 10 Gb/s	10 km	Moyen	Haute

Dans les technologies de communication par fil, les moyens physiques de transmission les plus populaires sont : le lien de communication de type série (RS232/422/485), la communication par courants porteurs en ligne (CPL), la ligne numérique d'abonné (*Digital Subscriber Line – DSL*) et les fils à paire torsadée non blindés (*Unshielded Twisted Pair – UTP*) avec la norme 10BASE-T.

La communication de type série est amplement utilisée pour l'échange d'information des systèmes de télésurveillance et d'acquisition de données (*Supervisory Control And Data Acquisition – SCADA*). Même les systèmes de passerelle sont aussi utilisés pour adapter la communication de type série avec les technologies les plus récentes [26]. Cependant, la définition des SIM implique, autant que possible, l'échange d'information en temps-réel et « *la communication de type série n'est pas conçue pour satisfaire cette exigence* »[19].

D'autre part, Ethernet est la technologie de réseau décrit dans la norme IEEE 802.3 et c'est actuellement la solution dominante pour la communication entre les systèmes informatiques et la base du réseau Internet qui s'étend aux quatre coins du monde. C'est la raison pour laquelle, au cours des dernières années, l'industrie électrique commençait l'utiliser dans les processus de contrôle et de surveillance.

Plusieurs protocoles et techniques de communication ont été déjà présentés comme résultats de la recherche et de l'expérience américaine ainsi qu'européenne. En effet, il y a quelques protocoles qui sont très performants par rapport aux exigences de communication. Selon J.J. Jamian et autres dans « *Smart Grid Communication Concept for Frequency Control in Distribution System* » c'est « *une perte de temps et de ressources, reconstituer un nouveau jeu de protocoles pour un nouveau système* » [27]. C'est pourquoi la recherche et la conception des systèmes de communication pour ce travail visent à l'intégration des protocoles existants et les technologies actuelles.

2.3.2 Protocoles de communication

La réalisation du modèle d'échange d'information ainsi que de l'interface de communication pour les réseaux électriques intelligents dépend largement du protocole de communication choisi [22]. Usuellement, ce sont les compagnies en technologie qui développent les protocoles de communication, mais spécifiquement pour leurs produits. Cependant, plusieurs organisations internationales travaillent dans la normalisation des protocoles visant la conception des systèmes de communication plus ouverts et plus efficaces.

Un protocole de communication est une description formelle des règles d'échange, des structures et des formats pour les messages que deux ou plusieurs entités doivent échanger. Celui-ci décrit aussi la synchronisation, l'authentification, la sémantique, la détection et la correction d'erreurs lors de la transmission de données. Il existe plusieurs catégories des protocoles de communication. Pour la catégorisation d'un protocole, le modèle de référence de sept couches pour l'interconnexion de systèmes ouverts (*Open Systems Interconnection - OSI*) est utilisé. Dans le modèle illustré dans la Figure 2-8, lors du processus de communication, chaque couche échange les données respectives à travers de l'unité de données de protocole (*Protocol Data Unit - PDU*) vers la couche de son même niveau.

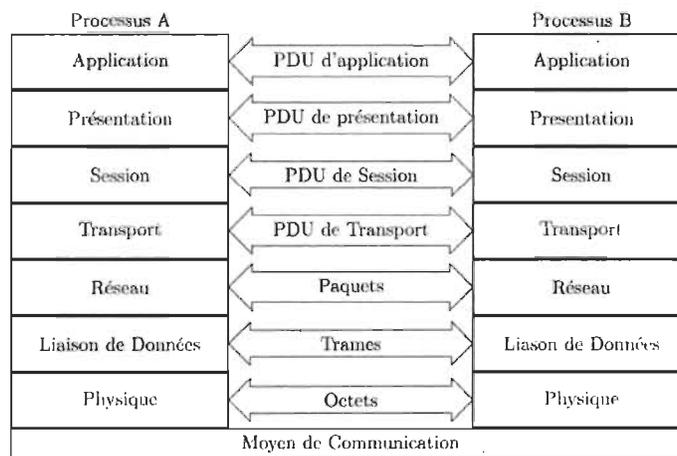


Figure 2-8 Architecture du modèle de référence OSI [22].

Les protocoles de profil d'application (*Profil A*) comportent les trois couches supérieures (application, présentation et session), les protocoles de profil de transport (*Profil T*) comportent les deux couches du milieu (transport et réseau) et les protocoles de profil de liaison de données (*Profil L*) comportent les deux couches inférieures (liaison des données et physique) [22].

Un résumé des fonctions de ces couches est décrit comme suit :

- Application : Fournit les services du réseau aux applications de l'utilisateur.
- Présentation : Classe la représentation des données de l'utilisateur.
- Session : Contrôle les sessions de communication entre les utilisateurs.
- Transport : Gère l'information entre les interfaces de communication.
- Réseau : Achemine les messages de données dans le réseau.
- Liaison de données : Assemble et expédie les données entre systèmes.
- Physique : Définit les signaux électriques et les connexions au niveau physique.

Le choix du protocole dépend des caractéristiques principales du microréseau et du système de gestion en ce qui concerne la quantité de flux des données, la vitesse de transfert de données exigée et les délais à la communication. D'autre part, il faut tenir compte l'accessibilité à la description du protocole et de la facilité à l'implantation dans la technologie cible.

Un consensus entre plusieurs auteurs dans la littérature propose l'utilisation de la suite des protocoles Internet (*Internet Protocol – IP*) ainsi que le protocole de contrôle de transmissions (*Transmission Control Protocol – TCP*) ou le protocole de datagramme d'utilisateur (*User Datagram Protocol – UDP*). Cette suite des protocoles est mise en œuvre conformément au modèle OSI afin de réaliser une communication fluide entre les composants du réseau électrique intelligent [28]–[30].

2.3.3 Performance du temps de livraison de la communication

La norme IEEE 1646-2004 définit la performance de temps pour l'échange d'information. Les délais maximaux à la communication sont établis pour les systèmes de

protection, de contrôle et d'acquisition des données à l'intérieur et à l'extérieure d'une sous-station électrique [31] et par extension d'un microréseau. Les délais tolérés pour la protection, la surveillance, le contrôle et la gestion d'un microréseau sont résumés dans le Tableau 2-4.

Tableau 2-4 Délais maximaux à l'échange d'information [31].

Type d'information	Intérieur sous-station	Extérieur sous-station
Protection	4 ms	12 ms
Surveillance et contrôle	16 ms	1s
Autres opérations	1s	10s

L'application de plusieurs techniques peut améliorer les délais à l'échange d'information. Par exemple, chaque dispositif peut délivrer des messages cycliques ou des messages d'évènements. D'autre part, la priorisation des messages peut aider à l'expédition de ceux les plus importants pour la protection, la surveillance et le contrôle. Cependant, ces techniques requièrent plus de processus et plus d'utilisation de mémoire, ce qui peut augmenter aussi les délais du traitement numérique dans les dispositifs. Une bonne conception de l'interface de communication requiert alors une combinaison entre les technologies et les techniques de communication pour réduire les délais des applications reliés aux microréseaux.

2.4 Conclusion

Les généralités sur les réseaux électriques intelligents en ce qui concerne les technologies de l'information et de la communication ont été exposées de façon résumée. Ces technologies fournissent un cadre et une orientation pour le modèle de communication dans tous les domaines des réseaux électriques intelligents.

Un approfondissement concernant les technologies de communication utilisées au niveau local a été aussi réalisé. Les réseaux de communication par fil offrent de meilleurs résultats par rapport au débit de données et l'adéquation à l'environnement électromagnétique et l'architecture des réseaux électriques. Dans ce sens, la norme Ethernet montre de bonnes caractéristiques au niveau du débit de transfert de données, de la fiabilité et de la portée.

D'autre part, les différents profils des protocoles de communication ont été décrits en regardant le modèle OSI. La performance du temps de livraison représente une exigence pour la communication des entités des réseaux électriques intelligents. Même si la technologie et le protocole de communication sont choisis en regardant leur performance en temps et d'autres exigences, il faudra aussi définir le système qui façonnera les données utiles qui seront envoyées. Il s'agit du système d'interface pour l'intégration des SER lequel est expliqué de façon détaillée dans le chapitre suivant.

Chapitre 3 - Interface pour l'intégration des sources d'énergie renouvelables

Dans ce chapitre, nous présentons les concepts nécessaires pour la conception des interfaces reliés à l'intégration des SER dans un microréseau à courant alternatif. En plus, une proposition est exposée dans le cadre des réseaux électriques intelligents et la conception des microréseaux qui comportent des SER .

3.1 Unité de traitement et contrôle

La technologie FPGA propose une performance de calcul supérieure par rapport aux autres technologies semblables (processeurs de signaux numériques (*Digital Signal Processor – DSP*), microprocesseurs, microcontrôleurs, etc.), puisqu'elle présente un modèle d'exécution spatial répartissant le traitement sur un assemblage d'unités fonctionnelles. Par contre, dans la technologie de microprocesseurs par exemple dans chaque cycle d'horloge, le dispositif définit les unités fonctionnelles actives, les types d'opérations à exécuter ou la transition de données de la mémoire vers les unités fonctionnelles. Les microprocesseurs modernes, issus du modèle Von Neuman, sont plus enclins à l'exécution séquentielle d'un traitement, même s'ils intègrent un ensemble d'unités fonctionnelles et de longs pipelines pour extraire au mieux le parallélisme présent au niveau des instructions [32].

D'autre part, les FPGA n'ont pas besoin d'un système d'exploitation pour fonctionner. Ceux-ci minimisent les problèmes de fiabilité, puisqu'ils assurent une exécution véritablement parallèle et offrent une architecture reconfigurable au traitement de données. Pour ces raisons, ils sont capables de s'adapter aux modifications éventuellement nécessaires. Tel est le cas des spécifications des protocoles de communication qui changent rapidement.

Au niveau des systèmes de contrôle, l'implantation matérielle des algorithmes sur les FPGA est considérée pour la validation expérimentale dans le but d'exploiter le parallélisme lors de l'implantation. Une même puce de circuit intégré peut être utilisée pour la mise en œuvre des algorithmes de contrôle, de détection d'îlotage, d'analyse de la qualité de l'onde ainsi que des interfaces de communication. L'idée principale pour l'implantation est la conception d'un système multifonctionnel dans un seul dispositif numérique [33].

La Figure 3-1 montre la plateforme d'évaluation XUPV5-LX110T qui comporte : le dispositif FPGA Virtex®-5 XC5VLX110T, le dispositif Marvel Alaska® 88E1111 pour la liaison physique de la norme Ethernet et les connecteurs d'extension vers les interfaces du SIM.

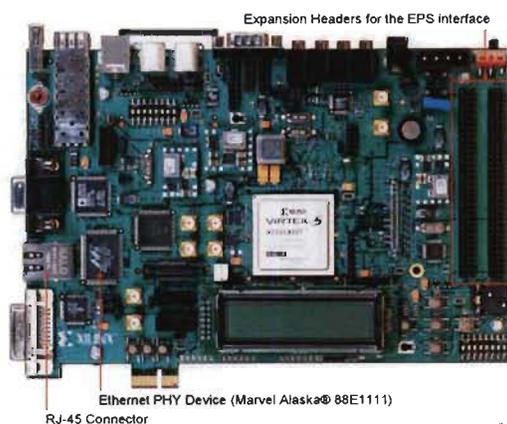


Figure 3-1 Plateforme d'évaluation XUPV5-LX110T pour le FPGA Virtex®-5 XC5VLX110T.

La plateforme d'évaluation XUPV5-LX110T a été choisie pour la validation expérimentale des algorithmes et des systèmes requis pour les SIM par suite de la grande quantité de blocs de logique configurable (*Configurable Logic Blocks – CLB*) et la quantité de mémoire qu'elle possède afin d'implanter non seulement les algorithmes reliés à la communication, mais aussi les algorithmes de gestion, de contrôle, de détection d'ilotage, d'analyse de la qualité de l'onde, etc. Les CLB contiennent des éléments fonctionnels pour la construction de la logique numérique. Le CLB dans le dispositif Virtex-5 contient deux slices, chaque slice contient quatre tables de correspondance (*Look-Up Table – LUT*) à 6 entrées et quatre bascules synchrones (en anglais *flip-flops*), pour un total de huit 6-LUTs et huit flip-flops. D'une autre part, la logique utilisée dans le dispositif Virtex-5 pour implanter Ethernet possède quelques améliorations par rapport aux modèles précédents en ce qui concerne la gestion d'horloge, la flexibilité aux interfaces et les algorithmes de contrôle. Le Tableau 3-1 montre une comparaison de certaines caractéristiques entre plusieurs modèles pour le dispositif FPGA qui susciterent le choix dans ce travail.

Tableau 3-1 Comparaison de plusieurs modèles du dispositif FPGA Xilinx disponibles sur le marché.

Caractéristiques	Spartan-3E XC3S1600E	Spartan-6 XC6SLX100T	Virtex-4 XC4VLX100	Virtex-5 XC5VLX110T
Blocs de logique configurable	33192	101261 Spartan-6 CLB	110592	110592 Virtex-5 CLB
Blocs RAM	648 kbit	4824 kbit	4320 kbit	4608 kbit
DSP Slices	14752	15822	49152	69120
Vitesse transfert de données	622 Mb/s	1080 Mb/s	622 Mb/s	1.25 Gb/s
Performance DSP	45 GMAC/s	140 GMAC/s	256 GMAC/s	500 GMAC/s
Pins E/S	376	540	960	800

3.2 Système de mesure

Le système de mesure est composé de plusieurs circuits qui exécutent le processus de transformation des grandeurs physiques à un format numérique compréhensible, pour ensuite les traiter, les analyser et les enregistrer. L'acquisition des données est basée sur le processus de contrôle pour le circuit décrit ci-dessous.

Dans le cas de l'interface intelligente, l'acquisition des données est nécessaire afin d'enregistrer les signaux électriques des systèmes de puissance et les traiter en temps-réel. Il est donc nécessaire d'implanter des systèmes physiques de mesure, de conditionnement des signaux et de conversion analogique-numérique (CAN) tels qu'illustrés dans la Figure 3-2. Les grandeurs de tension et de courant sont requises pour les algorithmes de contrôle, de surveillance et de gestion de chaque SIM relié aux RES.

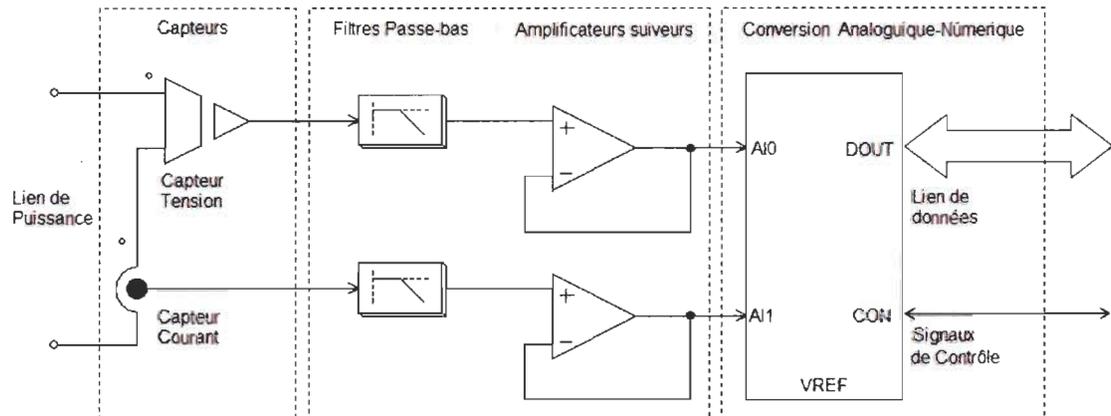


Figure 3-2 Schéma général pour le système de mesure de l'interface intelligente.

3.3 Capteurs pour le mesurage des grandeurs physiques

Le circuit de mesurage des grandeurs physiques utilise des capteurs à effet Hall, ce qui permet d'avoir une isolation galvanique entre le système de mesure et celui de puissance.

Les capteurs choisis sont le capteur LV25-P pour la grandeur de tension, et les capteurs LAH50-P et HAS 100-S pour la grandeur de courant. Chaque capteur de courant est choisi selon les niveaux du courant de la ligne de puissance. L'isolation galvanique entre le circuit de mesure et le circuit CAN est un élément appréciable de sécurité puisqu'elle permet de rejeter l'influence du mode commun sur la mesure et la protection du circuit numérique des transitoires de tension présentes dans le circuit de puissance.

Pour la mise en œuvre du capteur de tension, une résistance R_l sur la ligne de puissance est utilisée afin d'obtenir un courant proportionnel dans la plage de mesure du capteur dans les spécifications techniques. Dans le cas du capteur de courant, nous avons considéré le courant de sortie I_s proportionnel au courant mesuré sur la ligne de puissance.

La résistance externe R_m est calculée à partir des spécifications techniques du circuit CAN. La Figure 3-3 présente les schémas des capteurs de tension et de courant utilisés dans l'interface de mesure.

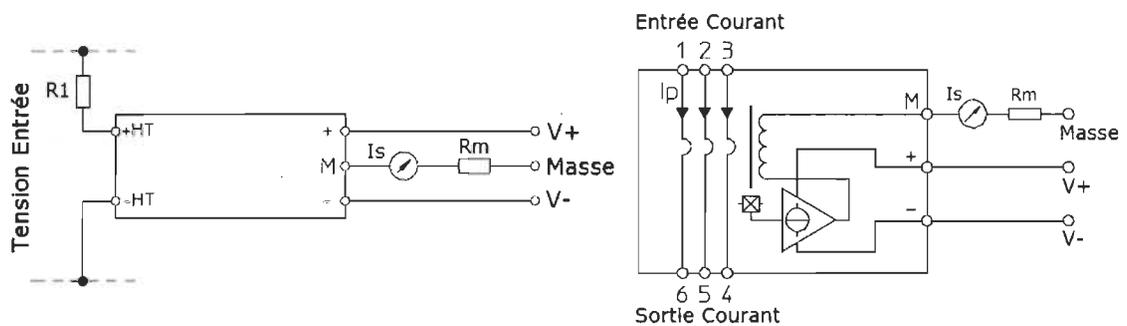


Figure 3-3 Les capteurs de tension et de courant pour l'interface de mesure.

Le Tableau 3-2 décrit les paramètres généraux pour les capteurs choisis pour la mise en œuvre du système d'acquisition de données. Pour le capteur de tension LV25-P, afin de garantir la plage de mesure du primaire, la résistance R_l est déterminée par l'équation 3-1.

$$R_1 = \frac{V_{PN}}{I_{PN}} = \frac{500 \text{ V}}{10 \text{ mA}} = 50 \text{ k}\Omega \quad 3-1$$

Tableau 3-2 Paramètres généraux des capteurs de tension et courant.

Paramètre électrique	LV25-P	LAH50-P	HAS 100-S
Range de mesure du primaire (I_{PN})	10 mA	50 A	100 A
Rapport de conversion (K_N)	25 : 10	1 : 1000	1 : 1000
Alimentation (V_C)	±15 V		
Consommation (I_C)	10 + I_S mA		

La résistance R_m est déterminée à partir de la plage de mesure des capteurs, le rapport de conversion des capteurs et les niveaux de tension à l'entrée du circuit de conditionnement du signal. Le niveau de tension du circuit de conditionnement est établi à ±5V pour garantir le couplage avec la plupart de circuits CAN. Les valeurs de la résistance R_m sont calculées dans l'équation 3-2 pour le capteur de tension et dans l'équation 3-3 pour le capteur du courant.

$$R_{m \text{ Tension}} = \frac{V_S}{I_S} = \frac{V_S}{I_{PN} \cdot K_N} = \frac{5V}{10mA \cdot 2,5} = 200\Omega \quad 3-2$$

$$R_{m \text{ Courant}} = \frac{V_S}{I_S} = \frac{V_S}{I_{PN} \cdot K_N} = \frac{5V}{50A \cdot 0,001} = 100\Omega \quad 3-3$$

Afin d'obtenir les grandeurs du lien de puissance, les capteurs de tension et courant sont placés sur différents points du système de conversion d'énergie. Le nombre et les endroits d'emplacement des capteurs sont établis à partir des besoins du système de contrôle du SIM. La Figure 3-4 et le Tableau 3-3 décrivent l'emplacement et le type de grandeur de chaque capteur dans le système de conversion d'énergie. Onze capteurs de courant (LAH50-P et HAS100-S) identifiés par la lettre « A » et sept capteurs de tension (LV25-P) identifiés par la lettre « V » sont placés dans les différentes lignes de puissance.

Finalement, dix-huit grandeurs physiques sont requises par le système de contrôle du SIM. Il convient de noter que cette disposition des capteurs peut changer si une autre conception du système le requiert. Il suffit de tenir compte de la plage de mesure, décrite dans le Tableau 3-2, dans laquelle le capteur sera placé.

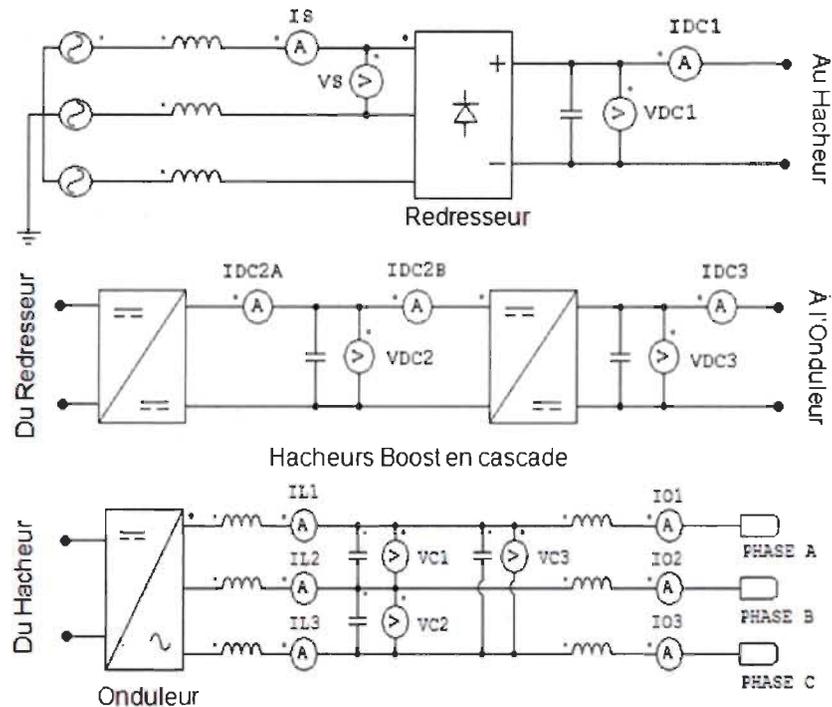


Figure 3-4 Emplacements des capteurs de tension et de courant dans le système de conversion d'énergie.

3.4 Conditionnement des signaux

Une caractéristique très importante des circuits de conversion est qu'ils exigent des signaux continus et des fréquences stables. La plupart de ces circuits-ci offrent une plage de mesure dans un niveau limité qui ne dépasse pas 10V. Ces exigences imposent la conception d'un système de conditionnement de signaux qui permet d'ajuster la plage de mesure des signaux pour ensuite les traiter.

Tableau 3-3 Définition des noms et fonctions des capteurs de l'interface de mesure.

Canal	Nom	Description
CH1	VS	Tension du lien CA ou CC du RES
CH2	IS	Courant du lien CA ou CC du RES
CH3	VDC1	Tension de sortie du redresseur ou du filtre
CH4	IDC1	Courant de sortie du redresseur ou du filtre
CH5	VDC2	Tension du lien CC du hacheur
CH6	IDC2A	Courant de sortie du premier hacheur
CH7	VDC3	Tension de sortie du deuxième hacheur
CH8	IDC2B	Courant d'entrée du deuxième hacheur
CH9	IDC3	Courant de sortie du deuxième hacheur
CH10	IL1	Courant de sortie sur la phase U de l'onduleur
CH11	IL2	Courant de sortie sur la phase V de l'onduleur
CH12	IL3	Courant de sortie sur la phase W de l'onduleur
CH13	VC1	Tension de sortie entre les phases U-V
CH14	IO1	Courant de sortie sur la phase U (après filtrage)
CH15	VC2	Tension de sortie entre les phases V-W
CH16	IO2	Courant de sortie sur la phase V (après filtrage)
CH17	VC3	Tension de sortie entre les phases U-W
CH18	IO3	Courant de sortie sur la phase W (après filtrage)

L'étape de conditionnement des signaux comporte des circuits actifs et passifs pour filtrer les signaux ainsi que pour isoler les capteurs du circuit CAN. Ces circuits sont implantés dans la carte d'évaluation EVAL-AD7656CBZ de l'entreprise *Analog Devices*. L'intégration à très grande échelle de ces circuits permet le montage de plusieurs composants avec une haute précision dans le couplage analogique.

Le filtre passe-bas de primaire ordre est composé par une résistance et une capacitance (filtre RC). Celui-ci permet le passage des signaux avec des fréquences inférieures de la fréquence de coupure et atténue les signaux de fréquences supérieures avec un rapport de -20 dB par décade de fréquence. Le dispositif AD797 de l'entreprise *Analog Devices* [34] est utilisé pour le suiveur de tension. Celui-ci est un amplificateur opérationnel de basse distorsion idéale pour l'utiliser comme un préamplificateur.

Cet amplificateur opérationnel compte avec une vitesse de balayage $SR = 20 \text{ V}/\mu\text{s}$ et il possède une bande passante de 110 MHz. Ces dernières caractéristiques sont appropriées pour les applications de basse et de moyenne fréquence. La Figure 3-5 présente le schéma du circuit de conditionnement de signaux mis en œuvre pour chaque canal du circuit CAN.

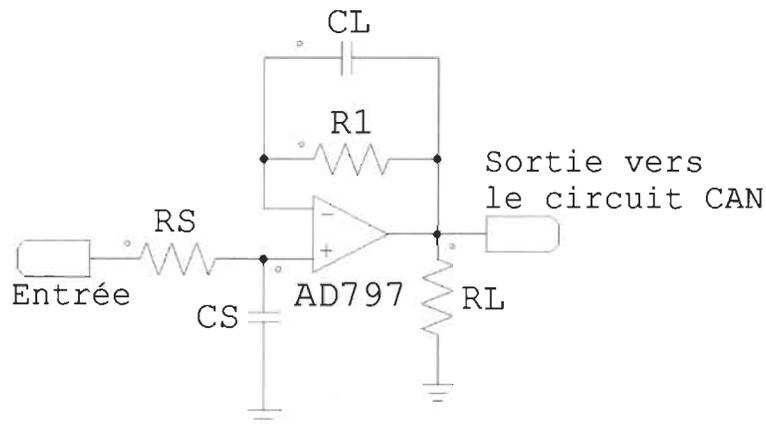


Figure 3-5 Circuit pour le conditionnement des signaux [34].

La fréquence de coupure est celle où l'amplitude du signal d'entrée est atténuée 70,7 % de sa valeur maximale. La fréquence de coupure du filtre passe-bas avec $R_s = 1\text{k}\Omega$ et $C_s = 470\text{pF}$ est calculée par l'équation 3-4.

$$f_c = \frac{1}{2\pi R_s C_s} = \frac{1}{2\pi(1\text{k}\Omega)(470\text{pF})} \approx 340\text{kHz} \quad 3-4$$

L'isolement est accompli à l'aide de l'amplificateur opérationnel AD797 dont la tension de sortie est égale à celle d'entrée. Une résistance en série est requise pour la stabilité de la sortie directe à l'entrée du bouclage, donc $R_1 = 1\text{k}\Omega$. Pour obtenir une meilleure forme de réponse, un condensateur $C_L = 18\text{pF}$ est mis en parallèle avec la résistance R_1 .

3.5 Conversion analogique-numérique (CAN)

Le circuit CAN est choisi selon la fréquence d'échantillonnage et la résolution (nombre de bits) désirées. À cet effet, le dispositif AD7656 de l'entreprise *Analog Devices* a été choisi. Ce dispositif comporte six convertisseurs analogique-numérique par approximations successives à 16 bits de réponse rapide. La puce est conçue sous la technologie métal-oxyde-semiconducteur complémentaire de type industriel (*Industrial Complementary Metal Oxide Semiconductor – iCMOS*). Cette technologie est un processus qui combine le silicium à haute tension avec la technologie *CMOS* et les technologies bipolaires complémentaires. Elle permet le développement d'un large ensemble de circuits intégrés pour l'application dans les systèmes analogiques à haute performance. Ces circuits sont capables de fonctionner jusqu'aux tensions de 33V, contrairement aux circuits intégrés de processus *CMOS* traditionnels, les composants *iCMOS* peuvent accepter des signaux d'entrée bipolaires¹. Cette caractéristique augmente la performance et réduit la consommation ainsi que la taille du composant.

Le débit de conversion de l'AD7656 peut atteindre 250000 échantillons par seconde, c'est-à-dire la période d'échantillonnage minimale est 4 μ s. Le processus de conversion et d'acquisition de données est contrôlé utilisant des signaux logiques et un oscillateur interne. L'AD7656 possède des interfaces en parallèle et en série de haut débit pour permettre la connexion avec des microprocesseurs ou des dispositifs numériques pour le traitement des signaux.

¹ Le terme « bipolaire » indique que le signal varie au-dessus ou au-dessous d'un certain point de référence.

La fonction de transfert pour le circuit CAN est une trace de tension à l'entrée par rapport à la sortie numérique codifiée. Celle-ci peut être décrite comme une fonction complément à deux de 65536 représentations numériques. Cette représentation à la sortie correspond au niveau de l'entrée analogique. Le plus bas niveau, connu comme *quanta*, équivaut au bit de poids le plus faible (*Least Significant Bit – Lsb*). Donc, à pleine échelle, le *Lsb* équivaut $10V/65536 = 0,152\text{ mV}$. D'autre part, les transitions du code arrivent à mi-chemin de chaque *Lsb*, c'est-à-dire $0.5Lsb$, $1.5Lsb$, $2.5Lsb$ et ainsi de suite. Il prend la moitié des codes, c'est-à-dire 32 767, pour représenter les grandeurs négatives et l'autre moitié pour représenter les grandeurs positives. La Figure 3-6 illustre la sortie numérique codée du circuit CAN pour l'entrée analogique dans une plage de mesure de $\pm 5V$.

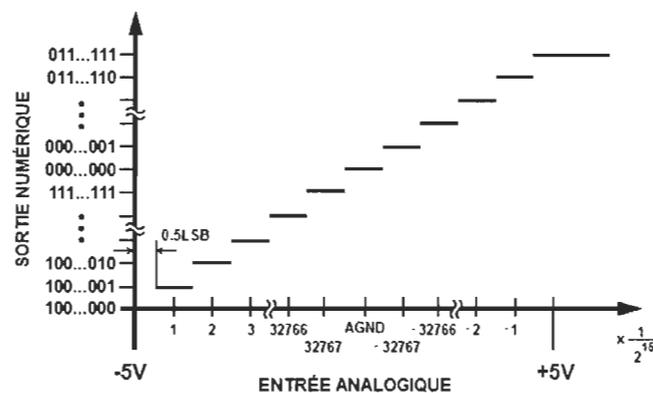


Figure 3-6 Fonction de transfert pour le circuit CAN.

3.6 Interface de contrôle et de mesure

L'interface générique de Xilinx (*Xilinx Generic Interface – XGI*) utilise des connecteurs à multiples pins au pas de 0.1 pouce (2.54 mm). Ceux-ci s'ajustent parfaitement au connecteur DIN 41612 de l'institut allemand de normalisation (*Deutsches Institut für Normung – DIN*) ou au connecteur IEC 60603-2 de la commission électrotechnique internationale – CÉI.

Pour l'interface de mesure, nous avons choisi la carte d'évaluation EVAL-AD7656CBZ de l'entreprise *Analog Devices*. Celle-ci comporte les circuits décrits précédemment pour le conditionnement des signaux ainsi que pour la mise en œuvre du dispositif AD7656. Cette carte possède plusieurs connecteurs externes SMB (*subminiature version B*) pour le couplage des capteurs et des signaux de contrôle reliés au processus de conversion. Cependant, un connecteur d'isolement pour déplacement (*Insulation-Displacement Connector – IDC*) à 40 pins avec un câble plat est utilisé pour coupler les capteurs et la source d'alimentation. Le connecteur DIN 41612 unit chaque carte d'évaluation EVAL-AD7656CBZ à une carte d'extension et celle-ci à la XGI de la carte de développement. La Figure 3-7 présente le diagramme de blocs de la carte d'évaluation EVAL-AD7656CBZ, en identifiant les dispositifs reliés au système de mesure, les interfaces pour les capteurs du système de conversion d'énergie et la plateforme d'évaluation XUPV5-LX110T.

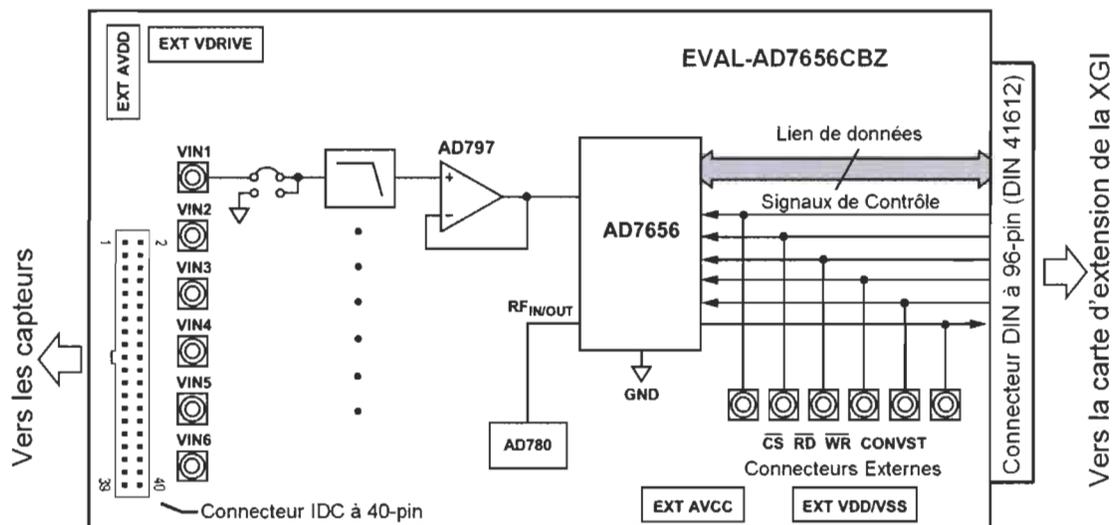


Figure 3-7 Diagramme de blocs de la carte d'évaluation EVAL-AD7656CBZ.

Une description complète du connecteur IDC à 40 pins utilisé dans la carte d'évaluation EVAL-AD7656CBZ est présentée dans l'annexe A. Le système de mesure compte avec neuf connecteurs DE9M (D-subminiature à 9-pins mâle) pour l'interconnexion avec les capteurs. Ces connecteurs sont accouplés à la carte EVAL-AD7656CBZ, à travers du connecteur IDC. Les cartes d'extension de la XGI sont conçues pour connecter jusqu'à trois cartes d'évaluation EVAL-AD7656CBZ ainsi que 18 entrées/sorties du FPGA. Le connecteur DIN 41612 de la carte EVAL-AD7656CBZ est utilisé pour envoyer les signaux reliés au processus de conversion analogique-numérique.

Xilinx® offre l'outil *System Generator for DSP* qui permet de modéliser les algorithmes et de générer le code VHDL à l'aide d'une bibliothèque optimisée pour la mise en œuvre dans les FPGA en utilisant des composants de haut niveau dans l'environnement Matlab®/Simulink®. L'algorithme de contrôle pour l'acquisition des données en parallèle des 18 canaux analogiques pour le système de mesure a été développé et intégré sous *System Generator for DSP*.

Un algorithme pour la génération des signaux de modulation par largeur d'impulsion (MLI) avec fréquence de porteuse et l'indice de modulation variables a été aussi intégré afin de tester un onduleur dans le système de conversion d'énergie. L'objectif de ce dernier était de valider expérimentalement l'interface de contrôle pour le système de conversion. L'annexe B montre le montage pour les deux versions des cartes d'extension mises en place. Les connecteurs DB25F (D-subminiature 25-pin femelle) sont utilisés pour les interfaces de contrôle du hacheur et de l'onduleur du système de conversion d'énergie. Cette annexe décrit aussi les connexions entre les connecteurs externes DB25F et les connecteurs des cartes d'extension.

L'algorithme pour l'acquisition de données est basé sur le chronogramme pour l'acquisition de données en parallèle, comme illustré à la Figure 3-8. L'algorithme prend un échantillon simultané des six canaux de chaque circuit CAN. La conversion commence avec le signal de démarrage de conversion (CONVST). Pendant la conversion, l'indicateur de dispositif occupé est actif (BUSY) environ de 3 μ s. Quand cet indicateur devient inactif, les données peuvent être lues à travers du bus de données (DB0 à DB15) en utilisant les signaux de sélection du dispositif (\overline{CS}) et de lecture (\overline{RD}). L'annexe C décrit le connecteur DIN utilisé pour connecter le circuit CAN du dispositif AD7656.

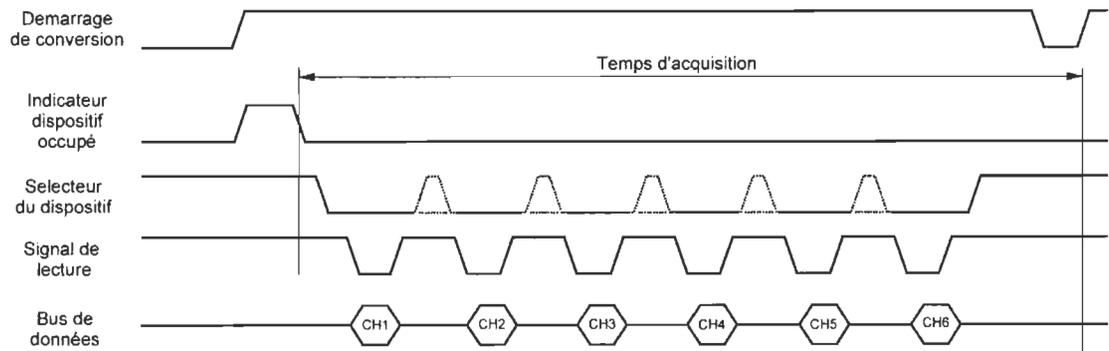


Figure 3-8 Chronogramme pour le processus de conversion et d'acquisition de données.

Afin de réaliser l'acquisition de données, l'algorithme non seulement envoie les signaux de contrôle de l'AD7656, mais aussi retient et interprète les données acquises. La Figure 3-9 illustre le diagramme d'états-transitions et le Tableau 3-4 décrit les actions et les événements pour le contrôle de l'automate fini relié à l'acquisition de données. Les symboles ▲ et — réfèrent respectivement à une augmentation ou à un redémarrage du compteur spécifié. La lettre X dans les colonnes des compteurs indique qu'il ne faut pas tenir en compte sa valeur pour déclencher une transition.

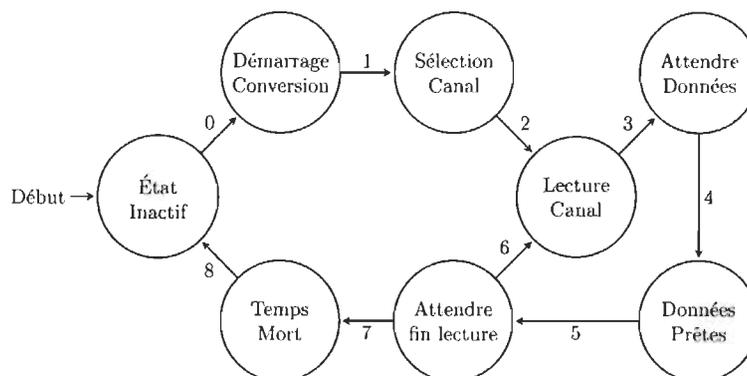


Figure 3-9 Diagramme d'états-transitions pour l'acquisition de données.

Tableau 3-4 Actions et évènements pour l'automate fini à l'acquisition de données.

État actuel	Action	Compteur qui déclenche une transition		Transition à l'état	
		Cycles d'horloge	Canal		
État Inactif	Désactiver tous les signaux. — Cycles d'horloge, — Canal	X		Démarrer conversion	0
Démarrer conversion	Activer CONVST ▲ Cycles d'horloge	400		Sélection Canal	1
Sélection Dispositif	Activer \overline{CS} ▲ Cycles d'horloge	405		Lecture Canal	2
Lecture Canal	Activer \overline{RS} — Cycles d'horloge, ▲ Canal	X	X	Attendre Données	3
Attendre Données	▲ Cycles d'horloge	3		Données Prêtes	4
Données Prêtes	Activer DATA_READY	X		Attendre fin lecture	5
Attendre fin lecture	Désactiver le \overline{RS} et DATA_READY ▲ Cycles d'horloge	8		Lecture Canal	6
			5	Temps Mort	7
Temps Mort	Désactiver \overline{CS} ▲ Cycles d'horloge, — Canal	29	X	État Inactif	8

Tous les processus d'acquisition et de conversion des données prennent 500 cycles d'horloge de 100 MHz établis par l'oscillateur implanté dans la plateforme d'évaluation XUPV5-LX110T.

C'est-à-dire que la fréquence d'échantillonnage des 18 canaux est 200 kHz (5 μ s) en garantissant une approche à l'acquisition en temps-réel. L'algorithme du démultiplexeur 3-18 décode, retient et interprète les valeurs obtenues dans le bus de données à partir de la lecture du canal actuel.

La proposition finale pour les modules électriques intelligents du microréseau électrique est illustrée à la Figure 3-10. L'utilisation de la technologie FPGA permettra la reconfiguration matérielle des algorithmes et de l'architecture s'il y a lieu. Cette technologie offre une certaine puissance de calcul, facilité au débogage et portabilité au niveau des algorithmes que d'autres technologies n'offrent pas.

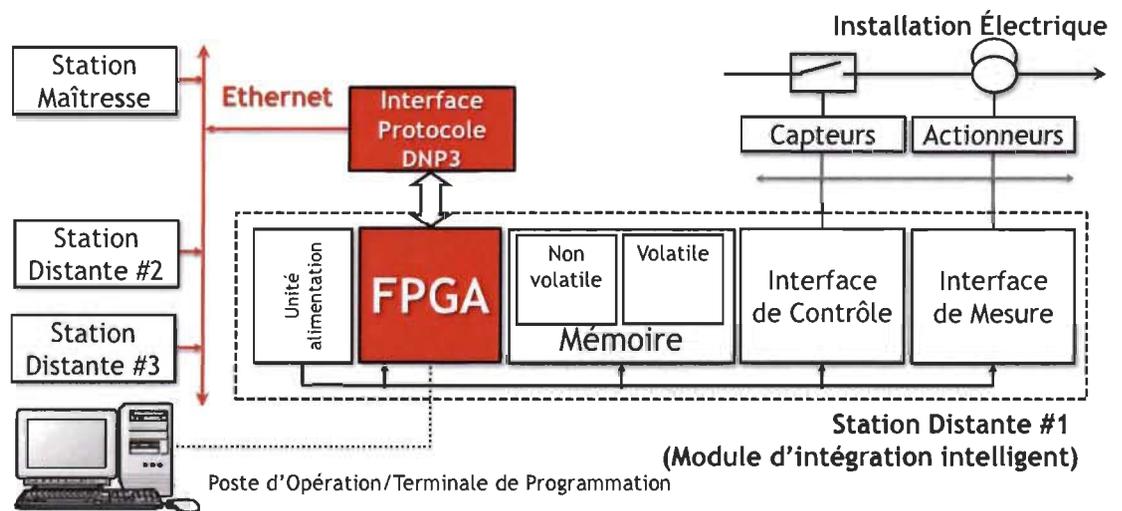


Figure 3-10 Proposition des interfaces implantées pour le module d'intégration intelligente.

3.7 Conclusion

Une proposition matérielle des interfaces de contrôle et de mesure pour les systèmes de conversion d'énergie a été présentée. La plateforme d'évaluation XUPV5-LX110T pour le FPGA Virtex®-5 XC5VLX110T a été choisie comme la technologie cible pour

l'implémentation des algorithmes par suite des caractéristiques et la quantité de mémoire qu'elle possède afin d'accomplir le traitement et l'acquisition de données ainsi que le contrôle des systèmes de conversion d'énergie reliés aux SER.

Le système de mesure est basé sur des capteurs de tension et de courant à effet Hall de l'entreprise *LEM*® et la carte d'évaluation EVAL-AD7656CBZ de l'entreprise *Analog Devices*®. Ce système comporte onze canaux pour la mesure de courant et sept canaux pour la mesure de tension du système. Cependant, c'est une configuration ouverte qui pourra être changée selon les besoins de contrôle du système de conversion d'énergie.

L'algorithme proposé pour l'acquisition de données de tous les canaux du système de mesure possède un débit de 200000 échantillons par seconde, ce qui permet une approche en temps-réel du système de mesure.

Le système proposé génère une grande quantité de données qui doivent être compréhensibles pour tous les modules d'intégration des SER. Un protocole de communication non seulement arrange les données pour les transmettre, mais aussi il doit accorder un sens pour les données acquises (*ontologie*). Dans le chapitre suivant, nous abordons les algorithmes nécessaires pour accomplir les fonctions reliées à l'ontologie, la transmission et la réception du protocole de communication.

Chapitre 4 - Protocole de réseau distribué (DNP3) sur Ethernet

Ce chapitre présente une introduction du protocole de réseau distribué (*Distributed Network Protocol version 3.3 – DNP3*) ainsi que l'infrastructure de communication pour le processus relié à l'acquisition d'information et les consignes de contrôle entre les SIM.

À cause de son caractère ouvert, le DNP3 offre certains avantages et caractéristiques pour la mise en œuvre que d'autres protocoles n'offrent pas. Le protocole est supporté par le *Groupe d'utilisateurs DNP3* qui travaille pour l'amélioration de celui-ci, pour l'adoption par l'industrie et pour la réduction des coûts de la mise en œuvre. Le Tableau 4-1 montre quelques avantages et caractéristiques fournis par la documentation du groupe d'utilisateurs DNP3 [35].

Le DNP3 est un protocole qui définit la communication dans les systèmes SCADA, par exemple : les unités terminales maîtresses (*Master Terminal Units – MTU*) connues comme *Stations Maîtresses*, les unités terminales distantes (*Remote Terminal Units – RTU*) et les dispositifs électroniques intelligents (*Intelligent Electronic Device – IED*) connus comme *Stations Distantes*. Le but du protocole est la communication fiable entre les stations maîtresses et les stations distantes ainsi que l'acquisition d'information et la transmission des consignes de contrôle, par le biais de paquets de données relativement petits dans un ordre déterminé.

Tableau 4-1 Avantages et caractéristiques du protocole de réseau distribué.

Avantages	Caractéristiques
Le DNP3 est un protocole ouvert	Le DNP3 décompose les messages en plusieurs blocs pour une vérification optimale d'erreur
Le DNP3 est soutenu par un grand nombre des fabricants	Le DNP3 permet différentes topologies de réseau (poste à poste, maître-esclave et multiples maîtres)
Le DNP3 est optimisé pour les communications fiables et efficaces	Le DNP3 permet la définition des objets de données par l'utilisateur
Le DNP3 utilise des objets de données compréhensibles à l'implantation	Le DNP3 est capable d'adresser plus de 65 000 dispositifs par réseau
Le DNP3 permet la mise en œuvre de sous-ensembles du protocole pour des applications particulières	Le DNP3 permet la synchronisation de données et les événements horodatés

Depuis sa création par *General Electric-Harris Control Division* en 1993, ce protocole est assez utilisé par les industries d'électricité, de l'eau, du pétrole et du gaz. Ce protocole est amplement connu en Amérique du Nord, en Amérique du Sud, en Afrique du Sud, en Asie et en Australie. D'autre part, la société d'ingénierie électrique (comité de distribution et transmission (PE/T&D), le comité technique pour les sous-stations) et le conseil des normes (coordination des normes 21 pour les piles à combustible, systèmes photovoltaïques, production décentralisée et stockage d'énergie) de l'institut des ingénieurs électriques et électroniciens – IEEE, ont adopté le DNP3 comme la norme de communication pour les systèmes d'énergie électrique, sous la nom IEEE 1815-2012.

4.1 Modèle de fonctionnement par couches

Le modèle OSI, décrit au chapitre 2, définit un cadre de référence pour la mise en œuvre des protocoles de communication en tenant compte la définition et la différenciation

des fonctions effectuées par chaque couche. Les systèmes SCADA exigent un modèle plus simplifié, qui omet certaines couches du modèle OSI. Un modèle qui ne possède que trois couches a été proposé par la CÉI. Ce modèle est connu comme architecture de performance améliorée (*Enhanced Performance Architecture – EPA*). Le protocole DNP3 utilise ce modèle pour la définition de ses fonctions. Cependant, le DNP3 ajoute certaines fonctions de transport. Ces fonctions sont reliées aux fonctions des couches de réseau et de transport du modèle OSI. La Figure 4-1 illustre les différences entre le modèle OSI et le modèle EPA.

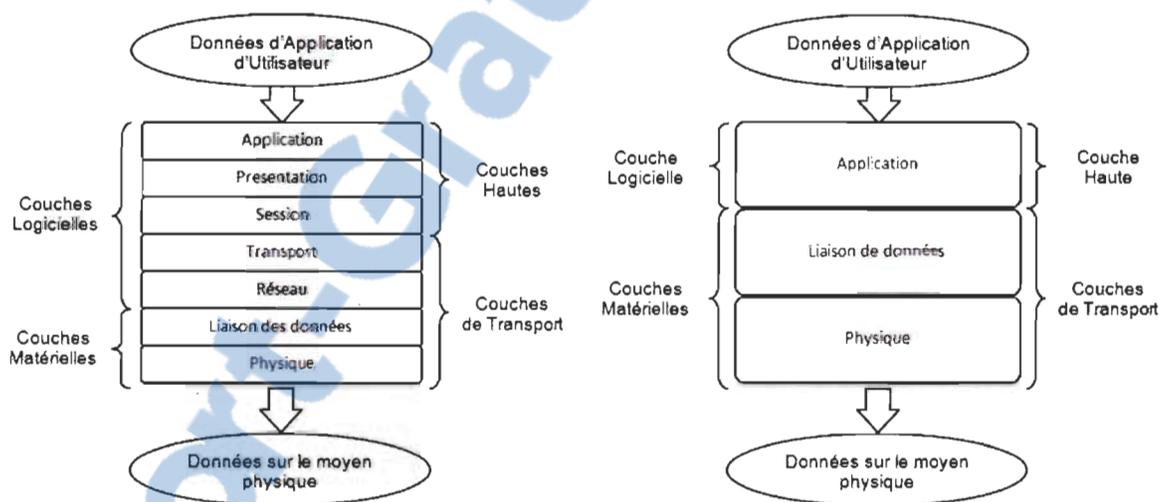


Figure 4-1 Différences et relation entre le modèle OSI et le modèle EPA.

4.2 Fonctionnement du protocole de réseau distribué

Le DNP3 utilise le terme « *point* » pour évoquer des entrées, des sorties ou des compteurs reliés au système. Les points comportent des attributs tels qu'un nom, un facteur d'échelle, une valeur de seuil, entre autres. Les points sont catégorisés à partir de leurs caractéristiques, leurs fonctionnalités et leur relation avec le système physique. Le DNP3 définit une complète ontologie de points en termes d'*indices*, de *groupes* et de *variations*.

La Figure 4-2 présente un exemple d'une station distante avec cinq catégories de points différents. Chaque point est identifié par son indice d'une collection de points de la même catégorie.

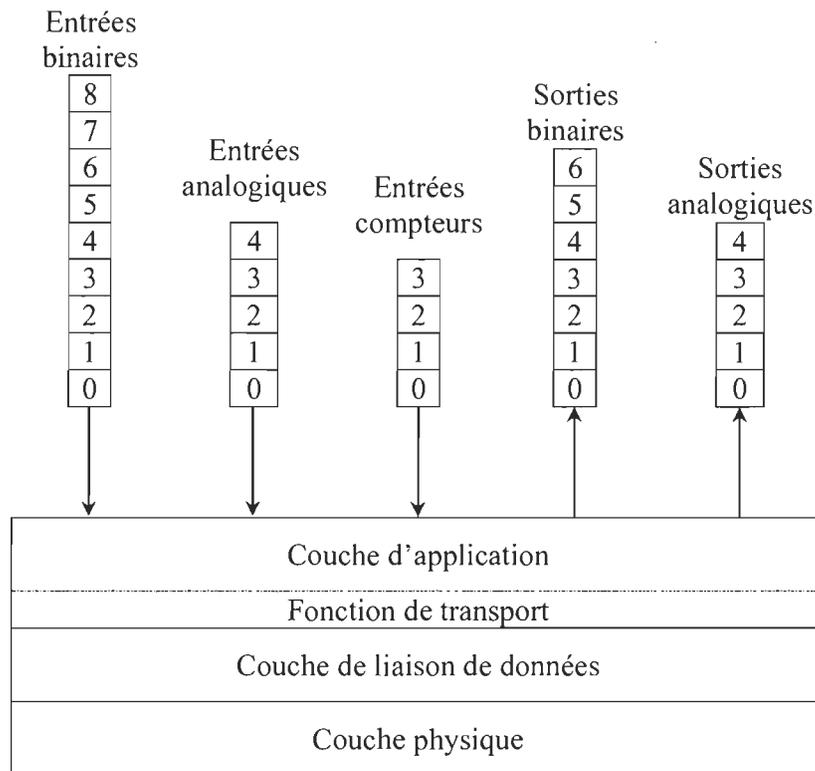
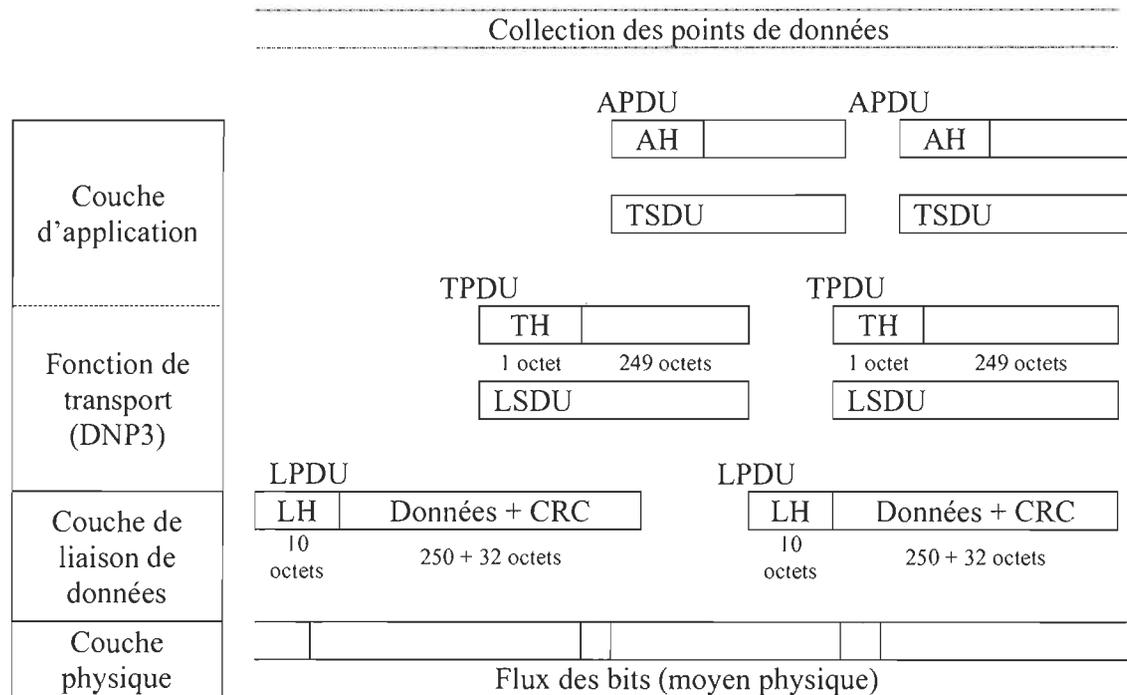


Figure 4-2 · Groupe de cinq catégories de points pour une station distante [36].

Les indices identifient les points d'une collection de ceux ordonnés. Les groupes spécifient le type de données de chaque collection de points. Les variations définissent les différents formats pour chaque type de données.

Un objet DNP3 est donc une représentation encodée des données d'un point. Le format du codage est fait à partir des définitions du groupe et de la variation assignés au point [36]. La collection de données est transmise à travers de la hiérarchie des couches du modèle EPA lors d'une transaction de données.

Chaque couche du modèle EPA ajoute les données qui changent d'une certaine manière le message d'origine dans la couche d'application. La Figure 4-3 montre la modification des données lorsqu'ils passent par chaque couche. Le résultat est un flux de bits sur le moyen physique qui définit la représentation électrique de ces bits.



APDU : Application Protocol Data Unit (Unité de données du protocole d'application)
 AH : Application Header (En-tête d'application)
 TSDU : Transport Service Data Unit (Unité de données du service de transport)
 TPDU : Transport Protocol Data Unit (Unité de données du protocole de transport)
 TH : Transport Header (En-tête de transport)
 LSDU : Link Service Data Unit (Unité de données du service de liaison)
 LPDU : Link Protocol Data Unit (Unité de données du protocole de liaison)
 LH : Link Header (En-tête de liaison)
 CRC : Cyclic Redundancy Check (Contrôle de redondance cyclique)

Figure 4-3 Interaction entre couches pour la construction du message DNP3.

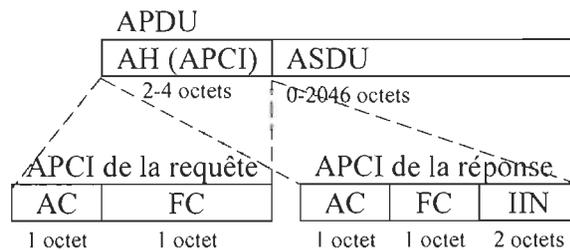
4.2.1 Couche d'application

La couche d'application est celle de plus haut niveau. Celle-ci fournit l'interface nécessaire pour la collection de points de données reliées à l'application. Les stations maîtresses génèrent les messages de requête de certains points au niveau de l'application

pour les transmettre aux stations distantes. Les stations distantes génèrent les messages de réponses avec les points demandés pour les transmettre aux stations maîtresses lors d'une transaction de données. Ces données peuvent être reliées aux alarmes, aux événements, ainsi qu'aux variables d'état, de configuration, d'entrées ou de sorties du système.

La couche d'application regroupe les données de la collection de points en blocs de données de taille fixe. Ces blocs sont appelés unités des données du service d'application (*Application Service Data Unit – ASDU*). En y ajoutant des en-têtes d'application (*Application Header – AH*), qui contiennent l'information de contrôle du protocole d'application (*Application Protocol Control Information – APCI*), s'obtient l'unité de données du protocole d'application (*Application Protocol Data Unit – APDU*).

La Figure 4-4 présente le format du message de l'APDU et les différences de l'APCI selon le type de message (requête ou réponse).

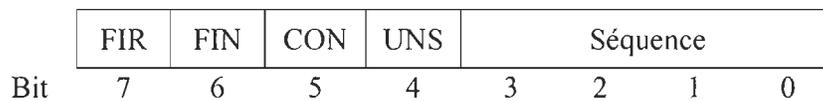


- APDU : Application Protocol Data Unit (Unité de données du protocole d'application)
- ASDU : Application Service Data Unit (Unité de données du service d'application)
- APCI : Application Protocol Control Information (Information de contrôle du protocole d'application)
- AH : Application Header (En-tête d'application)
- AC : Application Control (Contrôle d'application)
- FC : Function Code (Code de fonction)
- IIN : Internal Indicators (Indicateurs internes)

Figure 4-4 Format de l'unité de données du protocole d'application.

L'APCI contient les octets de contrôle d'application (*Application Control – AC*) et le code de fonction (*Function Code – FC*) de la couche d'application. S'il s'agit d'un message de réponse, l'APCI ajoute 2 octets pour les indications internes (*Internal Indicators – IIN*).

L'ASDU a une taille maximale de 2046 octets qui représentent les objets DNP3. Chaque ASDU contient aussi un en-tête d'objet. Au niveau de l'AH, l'octet AC est utilisé pour le contrôle de flux de données entre les couches d'application de deux stations différentes. Il utilise un séquenceur à quatre bits et deux bits pour indiquer le premier ou le dernier fragment du message. La Figure 4-5 décrit l'octet de contrôle pour la couche d'application.



- FIR : First fragment of a message (Premier fragment d'un message)
- FIN : Final fragment of a message (Dernier fragment d'un message)
- CON : Confirmation message requested (Message de confirmation requis)
- UNS : Unsolicited response message (Message de réponse non-demandé)

Figure 4-5 Octet de contrôle de la couche d'application.

Les bits FIR et FIN indiquent le premier fragment ou le dernier fragment d'un message respectivement. Le bit CON demande à la couche d'application un message de confirmation de réception à la fin de la transmission. Le bit UNS indique s'il s'agit d'un message de réponse inattendu. Les bits de séquence est utilisé pour détecter la duplication de fragments et pour vérifier que les fragments sont reçus dans l'ordre correct.

L'octet FC indique la fonction d'application demandée. Dans un message de requête, la couche d'application transfère les données de contrôle, de configuration, de synchronisation, entre autres.

Les messages de requête utilisent les codes de fonction à partir de 1 jusqu'à 128 et les messages de réponse utilisent les codes de fonction à partir de 129 jusqu'à 255. Le Tableau 4-2 décrit les codes de fonction de la couche d'application.

Tableau 4-2 Description des codes de fonction pour la couche d'application [37].

Code de fonction	Type de fonction	Description
0	Confirmation	Message de confirmation de la couche d'application.
1	Lecture	Requête de lecture d'un ou plusieurs points d'une station distante.
2	Écriture	Requête d'écriture d'un ou plusieurs points d'une station distante.
De 3 à 6	Contrôle	Sélection, établissement ou opération d'un ou plusieurs points d'une station distante.
De 7 à 12	Enregistrement	Enregistrement de données d'état ou des valeurs spécifiques d'un ou plusieurs points d'une station distante.
De 13 à 18	Contrôle d'application	Initialisation ou réinitialisation des certaines fonctions matérielles, ainsi que le démarrage ou l'arrêt des certaines applications qui fonctionnent dans une station distante.
De 19 à 22	Configuration	Configuration des paramètres qui déterminent le fonctionnement ou le comportement d'une station distante.
De 23 à 24	Synchronisation de temps	Synchronisation du temps pour le mesurage du délai à la confirmation du message.
De 25 à 30	Opération de fichiers	Opérations de fichiers dans la station distante.
De 31 à 128	Réservés (non utilisées)	
129	Réponse	Réponse sollicitée vers une station maîtresse.
130	Réponse non sollicitée	Réponse non sollicitée vers une station maîtresse.
De 131 à 255	Réservés (non utilisées)	

Les octets IIN sont utilisés seulement dans les messages de réponse pour indiquer certains états de fonctionnement et des conditions d'erreur dans la station distante. La station distante définit ces bits à partir d'une mémoire dynamique en correspondant à la description des octets IIN.

Le Tableau 4-3 montre la description de chaque bit de ces deux octets en commençant par le bit de poids le plus fort (*Most Significant Bit – MSb*) (15) et en finissant par le *LSb* (0).

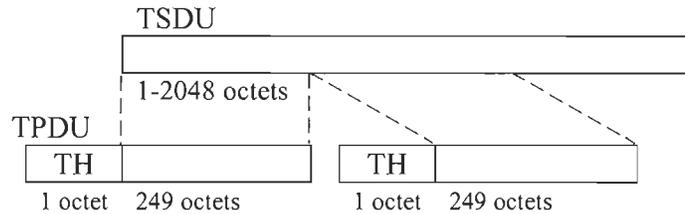
Tableau 4-3 Description des bits pour les deux octets des indicateurs internes [35].

Bit	Description quand le bit est établi
15	Station distante redémarrée.
14	Problème dans la station distante.
13	Points en mode de contrôle local.
12	Synchronisation de temps requise.
11	Évènements de priorité 3 supportés.
10	Évènements de priorité 2 supportés.
9	Évènements de priorité 1 supportés.
8	Message pour toutes les stations reçu.
7	Réservés. Ils sont toujours établis à 0.
6	
5	Configuration erronée.
4	Fonction en train de s'accomplir.
3	Registre d'application plein.
2	Erreur des paramètres.
1	Requête demandée non supportée.
0	Fonction demandée non supportée.

4.2.2 Fonction de transport

La fonction de transport n'est pas définie dans le modèle EPA mais par la norme DNP3 afin de permettre la transmission d'une grande quantité de données. Dans la littérature, cette fonction est décrite en termes de la couche de réseau et de la couche de transport du modèle OSI. La fonction de transport est reliée à la livraison des messages; le déballage et l'assemblage des segments de données. L'APDU de la couche d'application est interprétée purement comme un paquet de données connu comme unité de données du service de transport (*Transport Service Data Unit – TSDU*). Cette unité est divisée en plusieurs segments, en ajoutant l'octet d'en-tête de transport (*Transport Header – TH*).

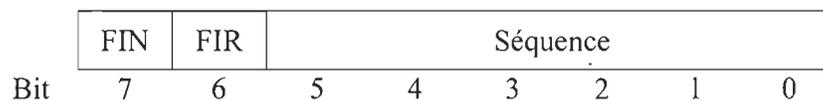
Avec ce dernier s'obtiennent les unités de données du protocole de transport (*Transport Protocol Data Unit – TPDU*). Ces segments possèdent toujours une taille de 250 octets qui sont envoyés vers la couche de liaison de données. La Figure 4-6 illustre le format du message de la fonction de transport.



TSDU : Transport Service Data Unit (Unité de données du service de transport)
 TPDU : Transport Protocol Data Unit (Unité de données du protocole de transport)
 TH : Transport Header (En-tête de transport)

Figure 4-6 Format de l'unité de données du protocole de transport.

De la même façon que la couche d'application, la fonction de transport utilise aussi un séquenceur à six bits et deux bits pour indiquer le premier ou le dernier segment d'un message. Dans ce cas, la fonction de transport fragmente le TSDU en plusieurs TPDU qui transportent chacun 249 octets de données d'utilisateur.



FIN : Final fragment of a message (Dernier fragment d'un message)
 FIR : First fragment of a message (Premier fragment d'un message)

Figure 4-7 En-tête de la fonction de transport.

Le bit FIN indique le dernier segment de transport et le bit FIR indique le premier segment de transport d'une succession de segments. Les bits de séquence sont utilisés pour détecter les duplications de fragments et pour vérifier l'ordre correct des fragments reçus.

4.2.3 Couche de liaison de données

Cette couche permet la transmission des messages à travers la couche physique. Les fonctions reliées à la couche de liaison de données sont généralement le contrôle de flux de données et la détection des erreurs lors de la transmission. D'autres fonctions coordonnent les messages entre les stations en définissant les actions à prendre lors d'une transaction des données. Cette couche reçoit les unités de données du service de liaison (*Link Service Data Unit – LSDU*) de 250 octets chacune qui proviennent de la fonction de transport.

Une des fonctions de la couche est d'ajouter l'en-tête pour le traitement de l'information reliée à la trame. En plus, celle-ci ajoute une valeur du contrôle de redondance cyclique (*Cyclic Redondance Control – CRC*) à 16-bits pour la vérification des erreurs. Chaque TPDU est donc transformée dans une unité de données du protocole de liaison (*Link Protocol Data Unit – LPDU*), avec une taille maximale de 292 octets. Le format de la LPDU est basé dans le format des trames FT3 de la norme pour les systèmes et les équipements de télécontrôle IEC 60870-5 [38]. Ce format ajoute un en-tête de dix octets suivi de seize blocs de données. Chaque bloc de données comprend seize octets de données de charge utile et deux octets pour la valeur du CRC. La Figure 4-8 montre la construction de la trame sous le format FT3 de la couche de liaison de données en identifiant l'en-tête et les blocs de données.

Les octets de début indiquent le commencement de la trame, l'octet de longueur indique la taille de la trame, en excluant les octets de début et des valeurs CRC. Les octets pour les adresses de destination et de source indiquent tel que son nom l'indique les adresses d'identification de chaque station du réseau.

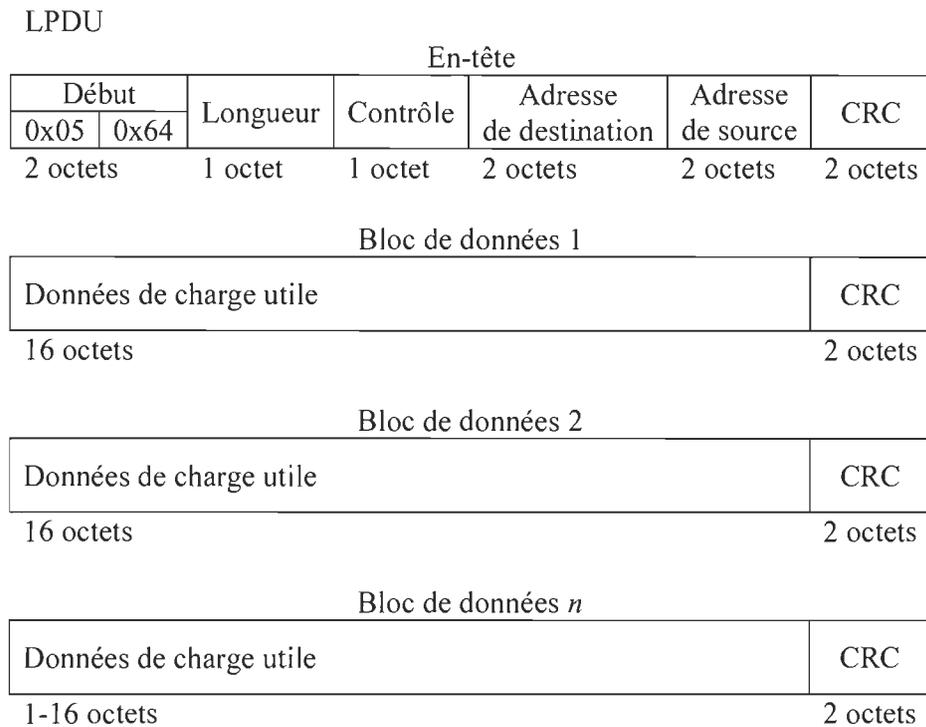
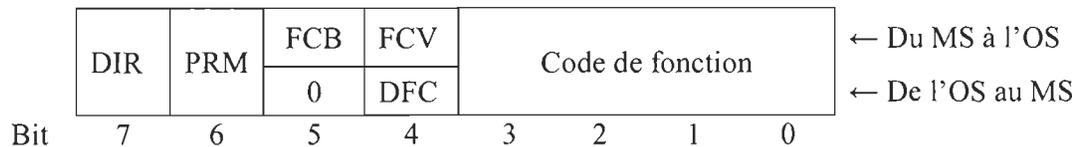


Figure 4-8 Format de la trame FT3 de l'unité de données du protocole de liaison de données.

L'octet de contrôle a un traitement spécial puisqu'il fournit l'information nécessaire pour le contrôle du flux de données sur la couche physique. Dans cet octet la direction de la trame ainsi que le code de fonction sont spécifiés. L'interprétation de cet octet varie selon le type de message. La Figure 4-9 et le Tableau 4-4 décrivent les spécifications de chaque bit de l'octet de contrôle.

Octet de contrôle



DIR : Direction du message

PRM : Primary message (Premier message)

DFC : Data Flow Control (Contrôle du flux de données)

MS : Master Station (Station maîtresse)

FCB : Frame Count Bit (Bit compteur des trames)

FCV : Frame Count Valid (Bit compteur valide)

OS : Outstation (Station distante)

Figure 4-9 Octet de contrôle du format de la trame FT3 pour DNP3.

Tableau 4-4 Description des bits de l'octet de contrôle.

Bit	Nom	Description
DIR	Direction	1 → Du MS à l'OS 0 → De l'OS au SM
PRM	Premier message	1 → Message de requête 0 → Message de réponse
FCB	Bit compteur des trames	Bit basculant à chaque trame
FCV	Bit compteur valide	1 → Le FCB est valide 0 → Le FCB n'est pas valide
DFC	Contrôle du flux de données	1 → Le registre de données est plein 0 → Le registre de données est disponible

Le bit DIR indique la direction du message entre les stations maîtresses et les stations distantes. Dans un message provenant d'une station maîtresse, le bit est établi à 1, sinon il est établi à 0. Le bit PRM indique que la trame correspond au message de requête ou de réponse. Il est aussi utilisé pour interpréter le code de fonction. Les bits reliés au séquenceur des trames le FCB et le FCV sont utilisés pour détecter des pertes ou des duplications des trames quand elles sont envoyées à une station distante. Si le FCV est établi, alors le FCB doit correspondre au bit attendu pour la station distante. Si ce n'est pas le cas, la station distante indiquera ce problème dans sa réponse. Le DFC indique quand le registre de stockage de données de la station distante est plein. Si le DFC est établi à 1, la station maîtresse, après un message de confirmation, cessera l'envoi de messages et demandera l'état de la liaison. Le code de fonction identifie le service associé à la couche de liaison de données. Les valeurs du code dépendent du type de message, soit un message de requête (PRM = 1) ou un message de réponse (PRM = 0). Les codes de fonction, leurs descriptions et dans quelle fonction le FCV est requis sont résumés dans le Tableau 4-5.

L'algorithme CRC est une technique très utilisée pour la vérification d'erreurs dans les réseaux de communication et dans les dispositifs de stockage de données. Cette technique permet une transmission fiable de données, en détectant les changements dans le moyen physique lors de la transmission. La Figure 4-10 montre le processus de détection d'erreur à partir du CRC.

Généralement, à partir des messages (M) s'obtient la valeur de vérification d'erreur (R'). Cette valeur est calculée à partir du reste de la division de la valeur du message par la valeur du polynôme (P) défini. À la réception, ce calcul est répété à l'inverse et une action peut être prise si les valeurs de vérification ne coïncident pas. Le protocole DNP3 définit le contrôle de redondance cyclique à 16 bits connu comme CRC-DNP, en ajoutant une valeur de vérification par segment de données de huit octets de l'en-tête et pour chaque seize octets des blocs de données. Le CRC-DNP est basé sur le polynôme de l'équation 4-1 [39].

$$P = x^{16} + x^{13} + x^{12} + x^{11} + x^{10} + x^8 + x^6 + x^5 + x^2 + 1 \quad 4-1$$

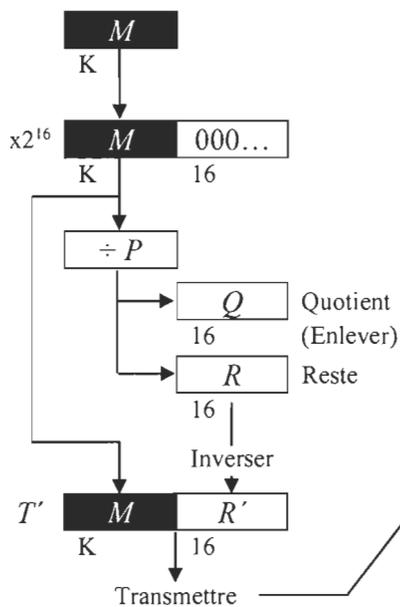
L'algorithme CRC-DNP est conçu en suivant le processus montré à la Figure 4-10 et en tenant compte la logique suivante. À la génération du message, l'algorithme doit :

- Préparer le paquet de données d'utilisateur M avec une taille de n -bits.
($n = 64$ pour l'en-tête et de 8 à 128 pour les données de charge utile)
- Ajouter 16 zéros à la fin du message pour obtenir un nombre de $n + 16$.
- Diviser par le polynôme P pour obtenir le quotient Q et le reste R . (modulo 2)
- Enlever Q et inverser R afin d'obtenir le reste inversé R' .
- Attacher R' pour obtenir finalement la trame T' qui sera transmise.

Tableau 4-5 Description des codes de fonction de la couche de liaison de données.

Code de fonction	Description du code de fonction			
	PRM = 1	FCV	PRM = 0	
0	Rétablir la liaison	0	Accusé de réception affirmative	
1	Obsolète (non utilisé)	—	Accusé de réception négative	
2	Test pour l'état de liaison	1	Réservé (non utilisé)	
3	Délivrer les données d'application, accusée de réception requise	1		
4	Délivrer les données d'application, accusée de réception non requise	0		
5	Réservé (non utilisé)	—		
6				
7				
8				
9	Demande de l'état de liaison	0		
10	Réservé (non utilisé)	—		État de liaison
11				
12				
13				
14				
15				
			Fonction non supportée	

Transmission



Réception

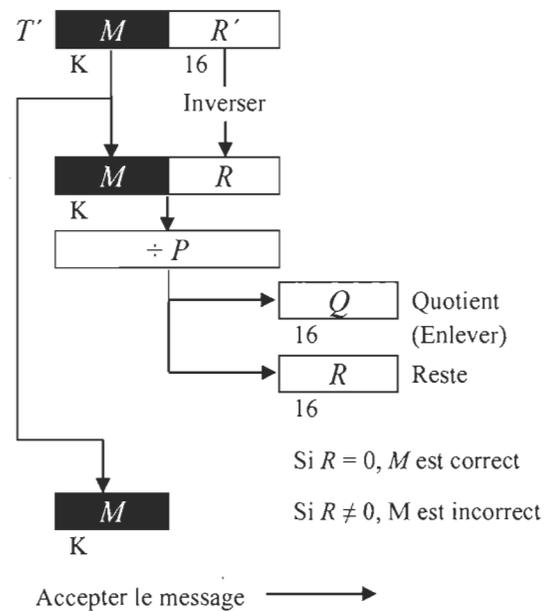


Figure 4-10 Processus pour la détection d'erreur à partir du CRC-DNP [37].

À la réception du message, l'algorithme doit :

- Recevoir la trame T' .
- Inverser R' afin d'obtenir la trame T composée par le message M et le reste R .
- Diviser T par P (en utilisant la division modulo 2)
- Enlever le quotient Q et enregistrer le reste R .
- Si $R = 0$, le résultat est CORRECT et le message M est accepté.
- Si $R \neq 0$, le résultat est INCORRECT et le message M est refusé.

Cet algorithme possède une *Distance de Hamming* égale à 6. Cela veut dire qu'au moins 6 bits doivent être reçus pour avoir une confirmation d'erreur.

4.2.4 Couche physique

La couche physique définit le moyen physique dans lequel les données sont transmises, ainsi que les spécifications électriques, le chronogramme, le nombre de broches et ses fonctions, etc. Cette définition est reliée aussi aux fonctions pour le contrôle du moyen, telles que l'établissement de la liaison physique et le contrôle d'accès au moyen physique. Pour le protocole DNP3, la couche physique est définie par la norme RS-232C recommandée pour l'alliance des industries en électronique, laquelle spécifie les niveaux de tension et les signaux de contrôle.

D'autres moyens de communication sont définis par le comité technique du groupe d'utilisateurs du DNP3, étant la norme IEEE 802.3 [40] (Ethernet) la solution préférée pour accomplir la communication par fil entre plusieurs dispositifs et c'est la raison pour laquelle, ces dernières années, elle a été généralement utilisée dans l'industrie pour les processus de contrôle et surveillance.

4.3 Mise en œuvre du protocole DNP3 sur Ethernet (E-DNP3)

La conception de l'architecture de communication pour les microréseaux consiste essentiellement à l'infrastructure physique du réseau et le protocole de communication pour le MIC. Plusieurs travaux expérimentaux ont démontré que les réseaux basés sur Ethernet présentent une bonne performance par rapport aux applications qui échangent de petits paquets d'information dans un réseau local [41]. Une solution fiable réside dans une combinaison adéquate des normes IEEE afin de réduire les contraintes du temps de livraison et d'éviter l'utilisation des normes et des protocoles incompatibles [42].

La Figure 4-11 décrit l'architecture de communication à deux niveaux ainsi que la pile du protocole adoptée pour interconnecter les SIM. Ceux-ci fournissent la puissance depuis les sources d'énergie renouvelable jusqu'aux charges de l'utilisateur. Un réseau Ethernet privé est implanté pour accomplir les capacités du MIC et les exigences pour le contrôle fiable du microréseau. Le réseau marche à très haute vitesse et sur une infrastructure fiable, telle qu'offre la norme 100Base-TX. L'architecture proposée prévoit la connexion d'un autre réseau de haut niveau. Ce réseau accomplit les services tiers qui ne requièrent pas d'échange de données en temps-réel, telles que : la surveillance, le calcul de production et consommation d'énergie et les consignes de gestion. Par contre, le réseau local permet au système local de prendre des décisions de contrôle et prévenir les défaillances en implémentant des processus de temps critique tels que : la détection d'îlotage, la surveillance en temps-réel, entre autres. Le lien entre les deux niveaux de réseau est accompli par le point d'accès. D'autre part, celui-ci fournit un certain niveau de sécurité en isolant les réseaux par des critères d'accès aux données.

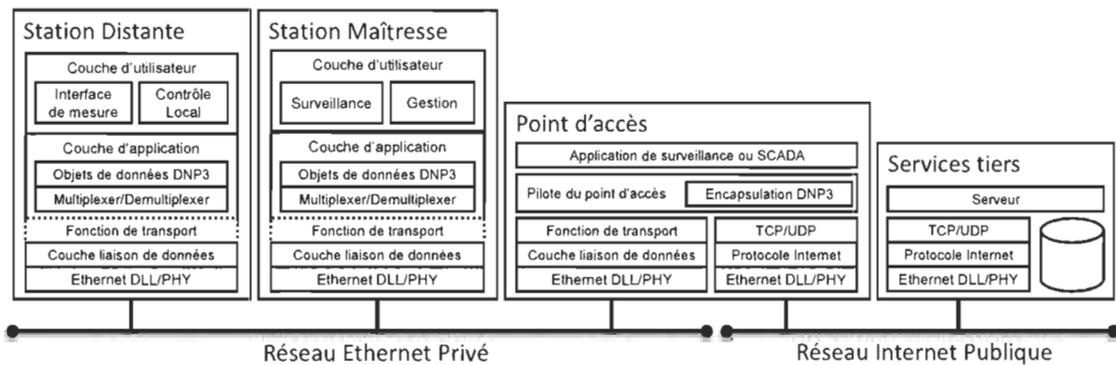


Figure 4-11 Architecture et pile de protocole du réseau à deux niveaux pour l'interconnexion de stations et de services tiers.

Il s'agit donc du protocole de réseau distribué sur Ethernet (E-DNP3). Ce protocole est basé sur le modèle DNP3 et il consiste en cinq couches :

- Couche d'utilisateur (*User Layer – UL*).
- Couche d'application (*Application Layer – AL*).
- Couche de transport (*Transport Layer – TL*).
- Couche de liaison de données (*Data Link Layer – DLL*).
- Couches physique et de liaison de données pour Ethernet (*Ethernet Data Link and Physical Layers – Ethernet DLL/PHY*).

Chaque couche accomplit certaines fonctions exigées pour se communiquer avec la même couche dans une station déterminée. La structure proposée et implantée du protocole de communication pour les stations maîtresses ainsi que pour les stations distantes est illustrée dans la Figure 4-11. Cette figure illustre l'architecture de réseau, la pile de protocole de communication, le point d'accès et les dispositifs des services tiers.

4.3.1 Mise en œuvre des fonctions reliées à la couche Ethernet DLL/PHY

La couche Ethernet DLL/PHY comporte le contrôleur d'accès au support (*Media Access Controller – MAC*) pour la norme Ethernet afin d'établir la liaison physique et de contrôler le flux de données.

La Figure 4-12 illustre le schéma bloc du MAC à trois vitesses (*Tri-speed Ethernet Media Access Controller – TEMAC*) ainsi que l'émetteur-récepteur de la couche physique dans la plateforme d'évaluation XUPV5-LX110T de *Xilinx®*. La couche physique est connectée en utilisant l'interface indépendante du support (*Media Independent Interface – MII*) de l'émetteur-récepteur Ethernet (88E1111 GbE). Du côté de l'utilisateur, une mémoire FIFO (First In, First Out) avec une taille de 2048 octets est utilisée pour connecter la couche de liaison de données du protocole DNP3.

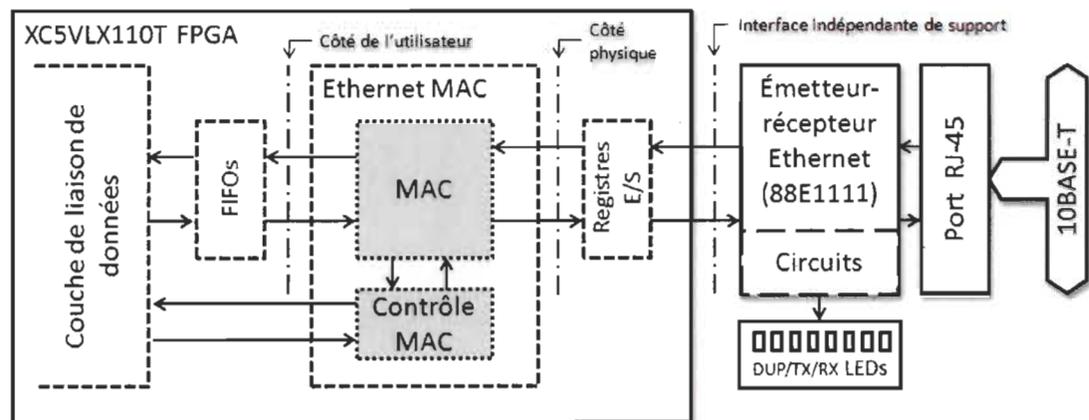


Figure 4-12 Schéma bloc du contrôleur d'accès au support de la plateforme d'évaluation XUPV5-LX110T de *Xilinx®* [43].

Le *Système CORE Generator* de *Xilinx®* permet la configuration de certaines architectures et de fonctions définies dans les noyaux de propriété intellectuelle (*Intellectual Properties – IP*) de la même entreprise [44]. À partir de l'IP TEMAC, nous obtenons les fichiers VHDL pour la synthèse et l'implantation des algorithmes reliés à la couche Ethernet DLL/PHY. Afin d'implanter l'architecture TEMAC au dispositif physique, tel qu'illustrée dans la Figure 4-12, les caractéristiques suivantes sont établies pour accomplir, de façon simplifiée, les fonctions nécessaires de la liaison de données.

L'interface du côté de l'utilisateur est choisie pour maximiser la flexibilité et la compatibilité avec toute application dans la couche au-dessus d'elle-même. Les interfaces de transmission et de réception fonctionnent avec un mémoire tampon à 8 bits et un schéma d'horloge à 2.5 MHz ou 25 MHz selon la vitesse d'opération du TEMAC. Ils transfèrent les trames Ethernet avec le format illustré à la Figure 4-13.

Pré-ambule	Début	Adresse destination	Adresse source	Longueur	Charge utile	FCS	IFG
7 octets	1 octet	6 octets	6 octets	2 octets	46-1500 octets	4 octets	12 octets

Figure 4-13 Format de la trame Ethernet.

Certaines valeurs de la trame Ethernet telles que l'adresse MAC de destination, l'adresse MAC de source et la longueur sont fournies avant le flux de données d'utilisateur lors d'une transaction de données. Les octets de préambule, l'octet de début, la séquence de contrôle de trame (*Frame Control Sequence – FCS*) et l'intervalle entre trames (*Interframe Gap – IFG*) sont automatiquement ajoutés par le TEMAC. La MII connecte le TEMAC au dispositif physique à travers de mémoires tampons d'entrée/sortie, de l'interface du TEMAC et de la logique d'horloge telle qu'illustre la Figure 4-14.

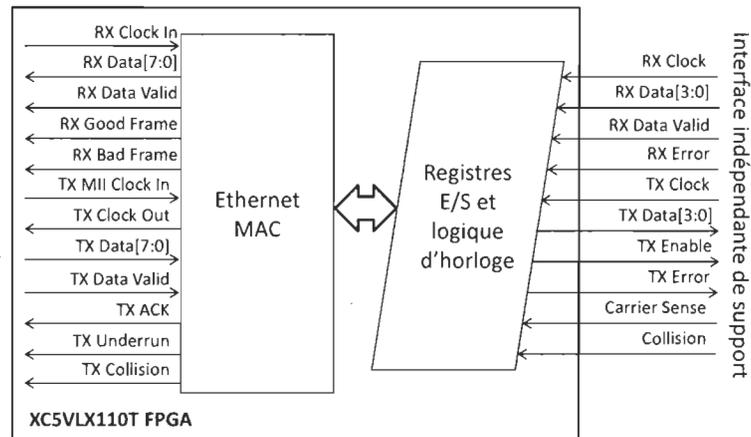


Figure 4-14 Schéma bloc de la configuration du TEMAC avec la MII [43].

4.3.2 Mise en œuvre de l'émetteur-récepteur des trames Ethernet et FT3

La conception générale du protocole DNP3 est basée essentiellement sur l'analyse des trames selon les unités de données du protocole ainsi que l'accomplissement du modèle transactionnel exigé pour les messages de requête et de réponse. À cette fin, nous avons défini et implémenté les algorithmes reliés à la transmission et à la réception de données en utilisant des automates finis déterministes sous le langage de description matérielle VHDL. Comme indiqué à la Figure 4-15, la couche de liaison DNP3 comporte deux modules essentiels : l'émetteur-récepteur des trames Ethernet et FT3 et le contrôleur de liaison de données DNP3.

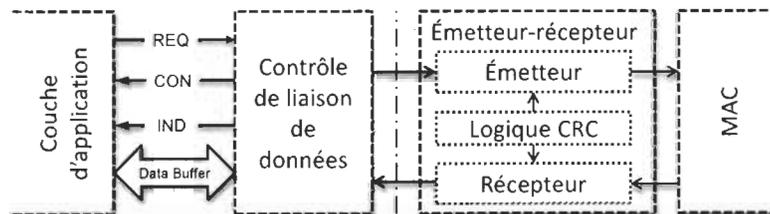


Figure 4-15 Schéma bloc de la couche de liaison de données DNP3.

- *Algorithme pour la vérification d'erreurs de communication*

La vérification d'erreur s'effectue à partir des valeurs obtenues de la logique CRC comme indiqué à la Figure 4-10. Cette logique utilise des registres de décalage, des opérations logiques et des comparateurs. La représentation hexadécimale du générateur polynomial P de l'équation 4-1 est $0x3D65$, en omettant le *MSb* (codage du bit de poids fort). Cependant, pour cette application la valeur du CRC est inversée lors de la transmission de données, en conservant le format *little-endian*² [36]. Dans ce cas, nous avons utilisé la représentation inverse du polynôme $\bar{P} = 0xA6BC$, laquelle génère directement la valeur inversée, pour l'attacher directement au message DNP3.

La Figure 4-16 montre le diagramme de l'algorithme implémenté dans le langage VHDL pour le calcul des valeurs CRC-DNP3. La fonction essentielle de l'algorithme pour la logique CRC consiste à mettre à jour le contenu du registre accumulateur *reg_CRC*, en utilisant le décalage à 1 bit et l'opération XOR (OU exclusif) pour accomplir les soustractions successives modulo 2. L'octet reçu ou transmis dans un moment donné est copié parallèlement dans le LSB du registre accumulateur *reg_données*. De même, la valeur CRC calculée préalablement est aussi copiée dans le registre *reg_CRC*. Ensuite, chaque registre est décalé un bit vers la droite avec la fonction *shift right logical* (indiquée $\gg=$) du VHDL. Après, si le LSb du résultat de l'opération XOR entre les deux registres est 1, donc la même opération est effectuée entre le registre *reg_CRC* et la valeur du polynôme inversé, c'est-à-dire $0xA6BC$. L'opération se répète jusqu'à ce que le registre temporel *reg_données* soit totalement décalé.

² Dans le format *little-endian* le *LSb* a le poids le plus faible placé dans l'adresse la plus basse.

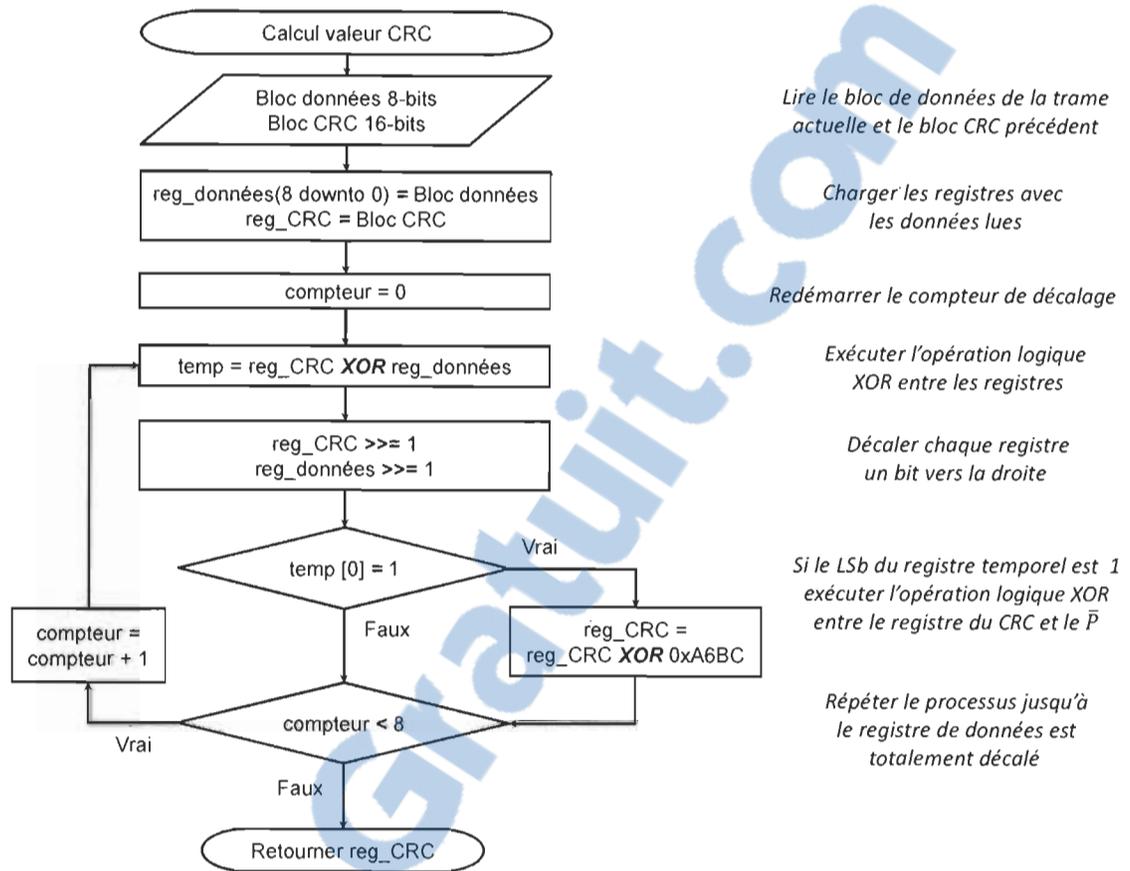


Figure 4-16 Diagramme de l'algorithme pour la logique CRC-DNP.

▪ *Algorithme pour le transmetteur des trames en format Ethernet et FT3*

Les formats des trames Ethernet et FT3 sont définis dans le même message lors de la transmission. Le but de l'algorithme est de générer le flux de données en suivant la description des formats Ethernet et FT3 et d'envoyer ce flux vers la couche Ethernet DLL/PHY.

Comme illustré dans la Figure 4-17, l'algorithme du transmetteur des trames Ethernet et FT3 est basé sur un automate fini déterministe à sept états, lequel contrôle la fonction de transmission de la couche Ethernet DLL/PHY.

Celui-ci reste à l'état inactif jusqu'à ce qu'une requête de transmission soit produite. Pour cette opération, le transmetteur demande aussi l'utilisation du moyen physique et attend l'accès au canal de transmission.

Si l'accès au canal n'est pas possible après un certain nombre de tentatives, le transmetteur notifie une erreur au contrôleur de liaison de données et retourne à l'état inactif. Sinon, il transmet l'en-tête de la trame Ethernet et l'en-tête de la trame FT3, en spécifiant tous les paramètres de celles-ci. L'état *Données LSDU* accepte les LSDU qui proviennent de la fonction de transport, les valeurs CRC sont générées parallèlement au flux de données des LSDU et elles sont ajoutées dans l'état *CRC* pour chaque bloc de données. D'autre part, si le code de fonction spécifié ne requiert pas la transmission des données LSDU, l'automate retourne à l'état inactif en attendant une nouvelle requête.

Finalement, lors de la transmission du dernier bloc de données, l'algorithme ajoute la valeur CRC finale dans l'état *CRC final* et il revient à l'état inactif. La Figure 4-17 montre le diagramme d'états-transitions de l'automate fini et le Tableau 4-6 décrit les actions et les événements pour le contrôle de l'automate fini relié à la transmission des trames Ethernet et FT3.

- *Algorithme pour le récepteur des trames en format Ethernet et FT3*

Le but principal de cet algorithme est d'analyser et d'extraire les LSDU des trames en format Ethernet et FT3 qui arrivent de la couche Ethernet DLL/PHY. Le récepteur prend la décision de transmettre les LSDU vers la couche d'application à partir de vérifications et de comparaisons successives. Le récepteur compare aussi les valeurs du CRC attachées aux blocs de données avec celles obtenues de la logique CRC lors d'une réception de données.

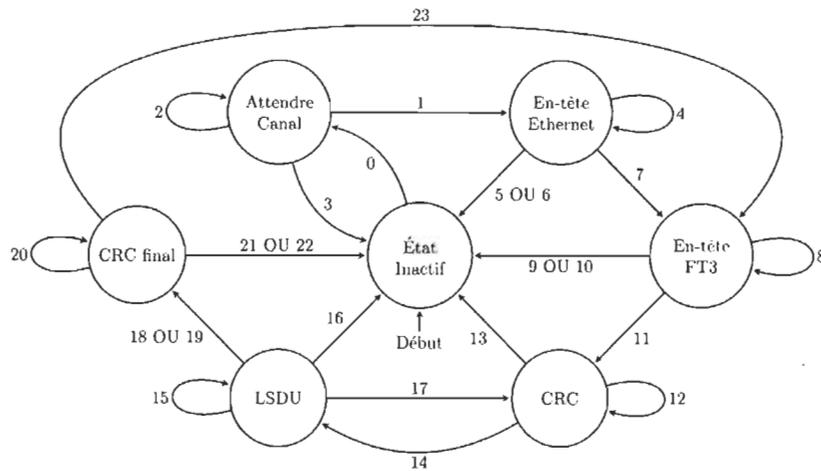


Figure 4-17 Diagramme d'états-transitions pour le transmetteur de trames en format Ethernet et FT3.

Tableau 4-6 Actions et évènements pour l'automate fini à la transmission de trames en format Ethernet et FT3.

État Actuel	Évènement	Action	Transition
État Inactif	Requête de transmission	Demander l'utilisation du canal de transmission physique	Attendre Canal 0
Attendre Canal	Requête acceptée par la couche Ethernet DLL/PHY	Analyser les paramètres de l'en-tête de la trame Ethernet	En-tête Ethernet 1
	Requête refusée par la couche Ethernet DLL/PHY	Réessayer la requête du canal de transmission physique	Attendre Canal 2
	Nombre de tentatives dépassé	Notifier l'erreur d'accès au canal de transmission physique	État Inactif 3
En-tête Ethernet	Le canal de transmission est encore disponible	Transmettre le prochain octet de l'en-tête Ethernet	En-tête Ethernet 4
	Le canal de transmission n'est pas disponible	Notifier l'erreur d'accès au canal de transmission physique	État Inactif 5
	Erreur de paramètres de la trame Ethernet	Notifier l'erreur de paramètres de la trame Ethernet	État Inactif 6
	Dernier octet de l'en-tête de la trame Ethernet transmis	Analyser les paramètres de l'en-tête de la trame FT3	En-tête FT3 7
En-tête FT3	Le canal de transmission est encore disponible	Transmettre prochain octet de l'en-tête FT3	En-tête FT3 8
	Le canal de transmission n'est pas disponible	Notifier l'erreur d'accès au canal de transmission physique	État Inactif 9
	Erreur de paramètres de la trame Ethernet	Notifier l'erreur des paramètres de la trame Ethernet	État Inactif 10
	Dernier octet de l'en-tête de la trame FT3 transmis	Ajouter le premier octet de la valeur du CRC pour l'en-tête de la trame FT3	CRC 11

CRC	Le canal de transmission est encore disponible	Transmettre le prochain octet de la valeur du CRC pour l'en-tête de la trame FT3	CRC	12
	Le canal de transmission n'est pas disponible	Notifier l'erreur d'accès au canal de transmission physique	État Inactif	13
	Dernier octet du CRC transmis	Transmettre le premier octet de la LSDU	LSDU	14
Le canal de transmission est encore disponible	Transmettre le prochain octet de la LSDU	15		
LSDU	Le canal de transmission n'est pas disponible	Notifier l'erreur d'accès au canal de transmission physique	État Inactif	16
	16 ^{ème} octet du bloc de données transmis	Ajouter le premier octet de la valeur du CRC pour le dernier bloc de données	CRC	17
	Dernier octet de la LSDU transmis		CRC final	18
	10 ^{ème} octet du 16 ^{ème} bloc de données transmis	Ajouter le premier octet de la valeur du CRC pour le dernier bloc de données (notifier trame additionnelle)	CRC final	19
	Le canal de transmission est encore disponible	Transmettre le prochain octet de la valeur du CRC pour le dernier bloc de données		20
CRC final	Le canal de transmission n'est pas disponible	Notifier l'erreur d'accès au canal de transmission physique	État Inactif	21
	Dernier octet de la valeur du CRC transmis (requête de transmission inactive)	Notifier la réussite de la transmission.		22
	Dernier octet de la valeur du CRC de la trame FT3 transmis (requête de transmission active)	Analyser les paramètres de l'en-tête de la trame FT3	En-tête FT3	23

Tel qu'illustré dans la Figure 4-18, l'algorithme pour le récepteur de trames Ethernet et FT3 est basé sur un automate fini déterministe à cinq états, lequel contrôle la fonction de réception et de vérification de données de la couche Ethernet DLL/PHY.

L'automate fini reste à l'état inactif jusqu'à ce qu'une notification de réception de données valides soit établie. Le récepteur compare l'adresse de destination de l'en-tête Ethernet avec l'adresse du MAC de la station distante.

Si la réception est interrompue ou les adresses ne sont pas identiques, celle-ci est annulée et l'automate retourne à l'état inactif, sinon le récepteur vérifie l'en-tête de la trame FT3.

Pour la vérification de l'en-tête de la trame en format FT3, le récepteur compare les octets *début*, *contrôle* et *adresse de destination* avec l'en-tête attendu pour la liaison de données. Si les valeurs ne coïncident pas avec celles attendues, la réception est annulée et l'automate retourne à l'état inactif.

Les valeurs du CRC de l'en-tête de chaque bloc de données sont comparées parallèlement avec celles obtenues de la logique CRC lors de la réception de données. Si la vérification de l'en-tête de la trame FT3 est correcte, mais la valeur CRC n'est pas celle attendue, la réception est annulée en notifiant une erreur au contrôleur de liaison de données. Dans le cas contraire, les LSDU sont reçues et transmises vers la couche d'application. Finalement, l'automate retourne à l'état inactif en attendant une nouvelle notification de réception de données valides de la couche Ethernet DLL/PHY.

La Figure 4-18 montre le diagramme d'états-transitions et le Tableau 4-7 décrit les actions et les évènements pour le contrôle de l'automate fini relié à la réception des trames Ethernet et FT3.

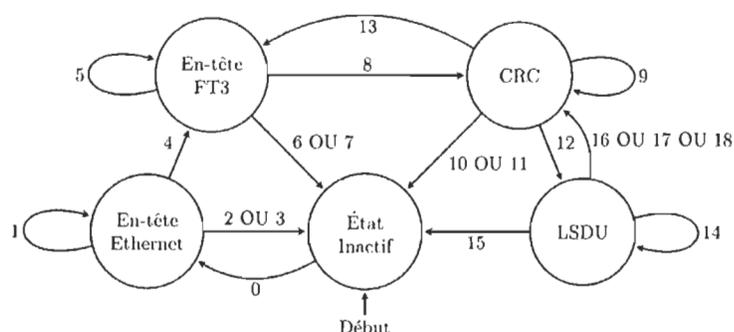


Figure 4-18 Diagramme d'états-transitions pour le récepteur des trames en format Ethernet et FT3.

Tableau 4-7 Actions et évènements pour l'automate fini à la réception des trames en format Ethernet et FT3.

État Actuel	Évènement	Action	Transition	
État Inactif	Notification de réception de données valides	Vérifier le premier octet de l'en-tête de la trame Ethernet	En-tête Ethernet	0
	Réception des données	Vérifier le prochain octet de l'en-tête de la trame Ethernet		1
En-tête Ethernet	La valeur de l'octet ne coïncide pas avec celle attendue	Annuler la réception	État Inactif	2
	Réception de données interrompue			3
En-tête FT3	Dernier octet de l'en-tête de la trame Ethernet	Vérifier le premier octet de l'en-tête de la trame FT3	En-tête FT3	4
	Réception des données	Vérifier le prochain octet de l'en-tête de la trame FT3		5
	La valeur de l'octet ne coïncide pas avec celle attendue	Annuler la réception	État Inactif	6
	Réception de données interrompue			7
CRC	Dernier octet de l'en-tête de la trame FT3	Désactiver la notification de nouvelle trame et vérifier la valeur du premier octet du CRC	CRC	8
	Réception des données	Vérifier la valeur du prochain octet du CRC		9
État Inactif	La valeur de l'octet ne coïncide pas avec celle attendue	Annuler la réception et notifier l'erreur de réception	État Inactif	10

CRC	Réception de données interrompue	Annuler la réception et notifier l'erreur de réception	État Inactif	11
	Dernier octet du CRC et notification de nouvelle trame active	Vérifier le premier octet de l'en-tête de la trame FT3	En-tête FT3	12
	Dernier octet du CRC et notification de nouvelle trame inactive	Recevoir le premier octet de la LSDU	LSDU	13
Réception des données	Recevoir le prochain octet de la LSDU	14		
LSDU	Réception de données interrompue	Annuler la réception et notifier l'erreur de réception	État Inactif	15
	16 ^{ème} octet du bloc de données reçu	Vérifier la valeur du premier octet du CRC	CRC	16
	Dernier octet de la LSDU reçu			17
LSDU	10 ^{ème} octet du 16 ^{ème} bloc de données reçu	Vérifier la valeur du premier octet du CRC et activer la notification de nouvelle trame	CRC	18

4.3.3 Mise en œuvre du contrôle de la couche de liaison de données DNP3

Le contrôle de la couche de liaison de données DNP3 est défini par rapport à la station qui accomplit une telle fonction, soit une station maîtresse ou une station distante. Afin d'accomplir la liaison de données DNP3 dans toute station, deux automates finis déterministes ont été définis et implantés. Ces automates contrôlent l'émetteur-récepteur des trames et accomplissent les fonctions reliées à la couche de liaison de données DNP3, en envoyant les LPDU vers la couche d'application ou vers la couche Ethernet DLL/PHY.

La définition de la couche de liaison DNP3 est orientée aux communications de liaison synchrone. Cependant, une interface de communication asynchrone est proposée pour accomplir aussi certaines fonctions de liaison. Pour cette raison, quelques fonctions de la couche de liaison de données DNP3 ne sont pas utilisées. Tel est le cas de la fonction 9 – *Demande l'état de liaison* laquelle est utilisée pour obtenir l'état de la couche de liaison de données.

D'autre part, la fonction 2 – *Test pour l'état de liaison* est utilisée pour vérifier l'état du FCB dans les stations distantes, elle est aussi utilisée pour vérifier la connexion avec ces stations.

Tel qu'illustré dans la Figure 4-19 l'algorithme de contrôle de liaison de données pour la station maîtresse est basé sur un automate fini déterministe à six états. Celui-ci accomplit le comportement de la couche de liaison de données pour la station maîtresse. Le Tableau 4-8 décrit les états, les actions et les événements accomplis. Le symbole ▲ réfère une augmentation du compteur spécifié.

L'automate reste dans un des états énumérés dans la colonne *État Actuel* en commençant par *l'état inactif #1*, jusqu'à ce qu'un événement déclenche une possible action. Quand un événement quelconque arrive, une des actions énumérées dans la colonne *Actions* est accomplie en indiquant le code de fonction de contrôle à transmettre pour la couche de liaison de données de la station distante.

Le *compteur de tentatives (CT)* limite le nombre de tentatives pour certaines actions. Le bit *station réinitialisée (SR)* s'active lorsque le code de fonction 0 – *Rétablir la liaison* a été envoyé et la station maîtresse attend une réponse avec le code de fonction 0 – *Confirmation de réception positive*. Ce bit indique qu'une station distante a été réinitialisée et reconnue par la station maîtresse, donc il n'est pas nécessaire de le reconnaître à nouveau.

Le bit *basculant (BB)* est celui qui se copie vers le FCB dans chaque trame transmise. Le bit *transmission échoué (TE)* indique à la couche d'application une erreur dans la couche de liaison de données afin de prendre une décision au niveau de l'application.

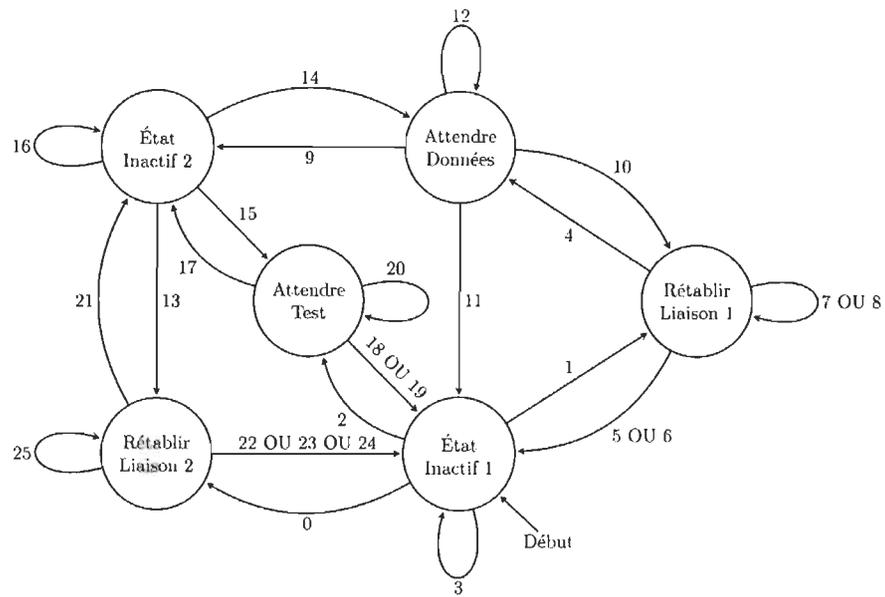


Figure 4-19 Diagramme d'états-transitions pour le contrôle de la couche de liaison de la station maîtresse.

Tableau 4-8 Actions et évènements pour l'automate fini au contrôle de la couche de liaison de la station maîtresse.

État Actuel	Évènement	Action	CF	Transition	
État Inactif 1	Réinitialisation de la couche de liaison de données	Transmettre CT=0	0	Rétablir liaison 2	0
	Délivrer les données, confirmation requise			Rétablir liaison 1	1
	Tester l'état de liaison		2	Attendre Test	2
	Délivrer les données, confirmation non requise		4	État Inactif 1	3
Rétablir liaison 1	Réponse, 0 – Conf. de réception positive	Transmettre RS=1 BB=1	3	Attendre Données	4
	Réponse, 15 – Fonction non supportée	SR=0 TE=1	—	État Inactif 1	5
	Limite du CT atteint				6
	Temps épuisé pour la réponse ou erreur de transmission	Transmettre ▲CT	0	Rétablir liaison 1	7
	Réponse 1 – Conf. de réception négative				8
Attendre Données	Réponse 0 – Conf. de réception positive	SR=1 BB=1	—	État Inactif 2	9

Attendre Données	Réponse <i>1 – Conf. de réception négative</i>	Transmettre RS=0 CT=0	0	Rétablir liaison 1	10
	Limite du CT atteint	SR=0 TE=1	—	État Inactif 1	11
	Temps épuisé pour la réponse ou erreur de transmission	Transmettre ▲CT	3	Attendre Données	12
État Inactif 2	Réinitialisation de la couche de liaison de données	Transmettre CT=0	0	Rétablir liaison 2	13
	Délivrer les données, confirmation requise			Attendre Données	14
	Tester l'état de liaison		2	Attendre Test	15
	Délivrer les données, confirmation non requise		4	État Inactif 2	16
Attendre Test	Réponse <i>0 – Conf. de réception positive</i>	SR=1 BB=1	—	État Inactif 2	17
	Réponse, <i>15 – Fonction non supportée</i>	SR=0		État Inactif 1	18
	Limite du CT atteint	SR=0 TE=1	—	État Inactif 1	19
	Temps épuisé pour la réponse ou erreur de transmission	Transmettre ▲CT	2	Attendre Test	20
Rétablir Liaison 2	Réponse, <i>0 – Conf. de réception positive</i>	Transmettre RS=1 BB=1	3	État Inactif 2	21
	Réponse, <i>15 – Fonction non supportée</i>	SR=0 TE=1	—	État Inactif 1	22
	Limite du CT atteint				23
	Temps épuisé pour la réponse ou erreur de transmission	Transmettre ▲CT	0	Rétablir Liaison 2	24
	Réponse <i>1 – Conf. de réception négative</i>	SR=0 TE=1	—	État Inactif 1	25

Au niveau de la station distante, l'algorithme basé sur un automate fini déterministe à deux états a été implémenté. Cet algorithme essentiellement vérifie l'octet de contrôle de la trame reçue et construit le message de réponse pour l'envoyer vers la station maîtresse. La Figure 4-20 montre le diagramme d'états-transitions et le Tableau 4-9 décrit les actions et les événements pour le contrôle de l'automate fini relié à la couche de liaison de données de la station distante. Le *bit basculant attendu (BBA)* indique l'état du FCB attendu dans la trame suivante quand le FCV est établi.

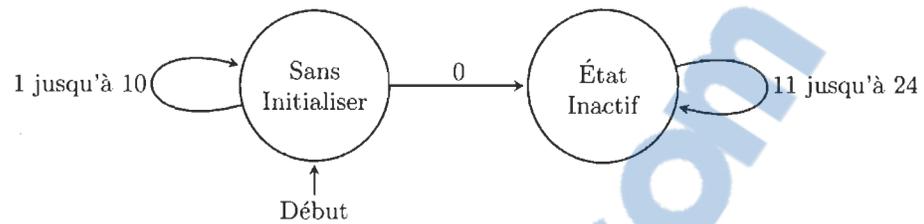


Figure 4-20 Diagramme d'états-transitions pour le contrôle de la couche de liaison de la station distante.

Tableau 4-9 Actions et événements pour l'automate fini au contrôle de la couche de liaison de la station distante.

État Actuel	Évènement			Action	CF	Transition															
	Réception avec l'octet de contrôle																				
	FCB	FCV	FC																		
Sans Initialiser	X	0	0	Transmettre BBA=1	0	État Inactif	0														
				1				2	Aucune	—	Sans Initialiser	1									
		0	2																		
		1	3																		
		0	4																		
		1	3	Aucune				—				Sans Initialiser	5								
		0											4								
		1	4										Aucune	—	Sans Initialiser	6					
		0														9	7				
		1															8				
0	9	Aucune	—		Sans Initialiser	9															
1						10															
X	Autre					Transmettre	15		10												
État Inactif	X					0	0		Transmettre BBA=1	0	État Inactif					11					
									1								2	Aucune	—	Sans Initialiser	12
				0				13													
	= BBA			1		Aucune	—	Sans Initialiser	14												
	≠ BBA								15												
	X			0					Aucune			—	Sans Initialiser	16							
	= BBA													1	Si DFC=0, Transmettre Basculer BBA		0				État Inactif
	≠ BBA	3	Si DFC=1, Transmettre Basculer BBA	1	18																
	≠ BBA				Aucune																

État Inactif	X	0	4	Aucune	—	État Inactif	20
		1					21
		0	9				22
		1					23
		X	Autre				24

4.3.4 Mise en œuvre du contrôle de la couche d'application DNP3

Le contrôle de la couche d'application est aussi défini par rapport à la station qui accomplit la communication DNP3. Deux automates finis déterministes sont définis et implantés dans chaque station. Essentiellement, ces automates engagent les TPDU et les APDU reliées à la couche d'application. La haute capacité de charge utile offerte par la norme Ethernet permet que la fonction de transport soit contournée de telle sorte que dans un seul segment de données (FIR=1 et FIN=1) l'ASDU puisse être transportée.

Comme illustré à la Figure 4-21, l'algorithme de contrôle de la couche d'application pour la station maîtresse est basé sur un automate fini déterministe à cinq états, lequel accomplit le comportement de la couche d'application pour la station maîtresse. Le Tableau 4-10 décrit les états, les actions et les événements accomplis par l'automate fini.

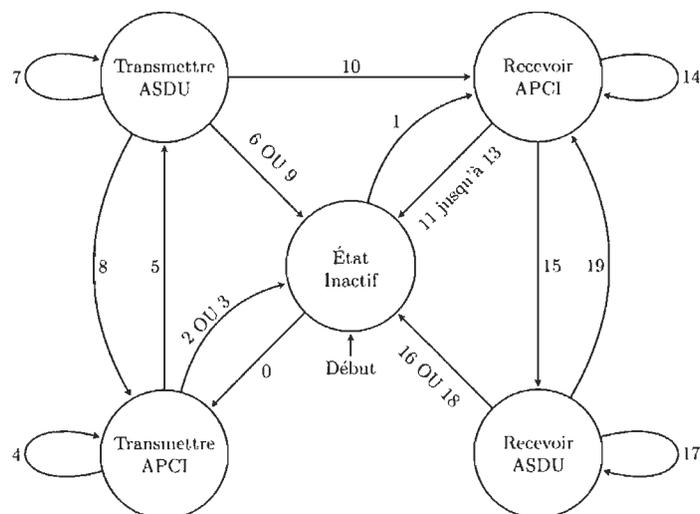


Figure 4-21 Diagramme d'états-transitions pour le contrôle de la couche d'application de la station maîtresse.

Tableau 4-10 Actions et événements pour l'automate fini au contrôle de la couche d'application de la station maîtresse.

État Actuel	Évènement	Action	Transition	
État Inactif	Demander l'objet indiqué	Transmettre premier octet de l'APCI	Transmettre APCI	0
	Notification de réception valide	Vérifier le premier octet de l'APCI	Recevoir APCI	1
Transmettre APCI	Temps d'attend épuisé pour la notification de transmission	Indiquer l'échec de communication	État Inactif	2
	Notification de transmission invalide			3
	Notification de transmission valide	Transmettre le prochain octet de l'APCI	Transmettre APCI	4
	Dernier octet de l'APCI transmis	Activer le multiplexeur de données	Transmettre ASDU	5
Transmettre ASDU	Notification de transmission invalide	Indiquer l'échec de communication	État Inactif	6
	Notification de transmission valide	Transmettre le prochain octet de l'ASDU	Transmettre ASDU	7
	Dernier octet de l'ASDU transmis (demande active)	Désactiver le multiplexeur de données	Transmettre APCI	8
	Dernier octet de l'ASDU transmis (demande inactive et CON=0)	Notifier la réussite de la transmission.	État Inactif	9
	Dernier octet de l'ASDU transmis (demande inactive et CON=1)	Aucune	Recevoir APCI	10
Recevoir APCI	Temps d'attend épuisé pour la confirmation	Indiquer l'échec de communication	État Inactif	11
	Notification de réception invalide			12
	Octet de l'APCI n'est pas attendu			13
	Notification de réception valide	Vérifier le prochain octet de l'APCI	Recevoir APCI	14
	Dernier octet de l'APCI reçu	Activer l'écriture en mémoire et le démultiplexeur de données	Recevoir ASDU	15
Recevoir ASDU	Notification de la réception invalide	Indiquer l'échec de communication	État Inactif	16

Recevoir ASDU	Notification de réception valide	Recevoir le prochain octet de l'ASDU	Recevoir ASDU	17
	Dernier octet de l'ASDU reçu (FIN=0)	Désactiver l'écriture en mémoire et le démultiplexeur de données	État Inactif	18
	Dernier octet de l'ASDU reçu (FIN=1)		Recevoir APCI	19

Dans la station distante l'algorithme accomplit le même comportement, mais de manière inverse, c'est-à-dire, la station distante reçoit et vérifie l'APCI et l'ASDU des messages de requête de la station maîtresse et ensuite transmet les mêmes unités définies pour le message de réponse.

L'encodage et la définition des données reliées aux points des stations distantes sont définis à partir de l'ontologie du protocole DNP3. Le Tableau 4-11 montre les objets de données définis en chaque station distante.

Les points d'entrée analogique (objet 30, variation 4) sont utilisés pour les grandeurs électriques instantanées obtenues du système de mesure. Les points de sortie analogique (objet 41, variation 2) sont utilisés pour les consignes analogiques du système contrôle local. Pour assurer la synchronisation de temps entre la station maîtresse et les stations distantes, le point de compteur (objet 20, variation 6) est utilisé. Pour le contrôle et le rapport des événements reliés à l'état des composants des systèmes multisources, les points de sortie binaire (objet 10, variation 1) sont utilisés. Pour le rapport des événements reliés aux défaillances en puissance des systèmes multisources, les points d'événements d'entrée (objet 32, variation 2) sont utilisés. Ces derniers sont les uniques points qui peuvent démarrer une opération de rapport-par-exception à partir d'une station distante.

Tableau 4-11 Définition des objets de données pour les stations distantes.

Classe	Objet	Variation	Description
0	10	1	Sortie binaire – Format de paquet
	20	6	Compteur – 16 bits sans signaler
	30	4	Entrée analogique – 16 bits sans signaler
	41	2	Sortie analogique – 16 bits sans signaler
1	2	1	Évènement d'entrée binaire – sans temps
	32	2	Évènement d'entrée analogique – 16 bits sans signaler

La couche d'application peut fonctionner dans deux modes d'opération différentes, soit l'opération de rapport-par-exception non sollicité ou l'opération de sondage régulier. Dans le premier mode, les stations distantes notifient des changements d'état ou des évènements reliés aux systèmes.

Dans le second mode, un sondage cyclique est accompli pour synchroniser les bases de données entre la station maîtresse et les stations distantes. Nous avons remarqué que l'opération de rapport-par-exception peut entraîner des problèmes au niveau de la couche physique et la couche d'application même [45].

Les transmissions sans une méthode de communication accordée peuvent fortement produire des collisions de données au niveau de la couche physique et avec cela, la perte d'informations et l'échec de la communication. De plus, si la liaison physique échoue, il n'existe pas une façon pour détecter cette défaillance parce que la station maîtresse ne peut pas essayer une transmission de données sur cette même liaison. Cette défaillance peut être détectée lors d'une action de contrôle accomplie par une station maîtresse sur une station distante.

Au niveau de la couche d'application, une station distante pourra demander une confirmation de la réception (en activant le bit CON) du rapport des événements. Seulement quand la station maîtresse confirme la réception du message, la station distante qui était dans un mode d'attente assume que le rapport des événements est bien reçu. Pour ces raisons, une station distante ne pourra pas transmettre un nouveau rapport des changements lorsqu'elle est dans le mode d'attente de la confirmation du dernier rapport. Ce dernier peut causer des pertes de données importantes ou critiques.

Dans l'opération du sondage cyclique la station maîtresse interroge, lorsqu'il est nécessaire toutes les stations distantes pour connaître l'état de tout le système de gestion. Après la réception de la requête, chaque station distante répondra de manière séquentielle aux requêtes reçues. La difficulté principale dans ce mode est de délivrer l'information, en respectant les délais définis par les normes de communication. Cependant, le sondage peut être utilisé pour le contrôle de certaines tâches de temps critique.

La Figure 4-22 montre le diagramme de blocs complet de la pile de protocole E-DNP3 implantée dans le FPGA Virtex®-5 XC5VLX110T. En tenant compte des conditions d'opération du sondage cyclique, une méthode séquentielle a été adoptée dans ce travail pour la synchronisation de données de chaque station. À cette fin, une séquence d'échange de messages est suivie dans l'opération du sondage cyclique dans chaque station comme illustré à la Figure 4-23.

L'UL démarre dans tout moment un sondage de toutes les stations. Ce processus déclenche une requête de lecture ou écriture d'un ou de plusieurs points d'une station distante sur l'AL en indiquant l'adresse, la classe et l'objet DNP3, ainsi que l'option de confirmation de l'ASDU.

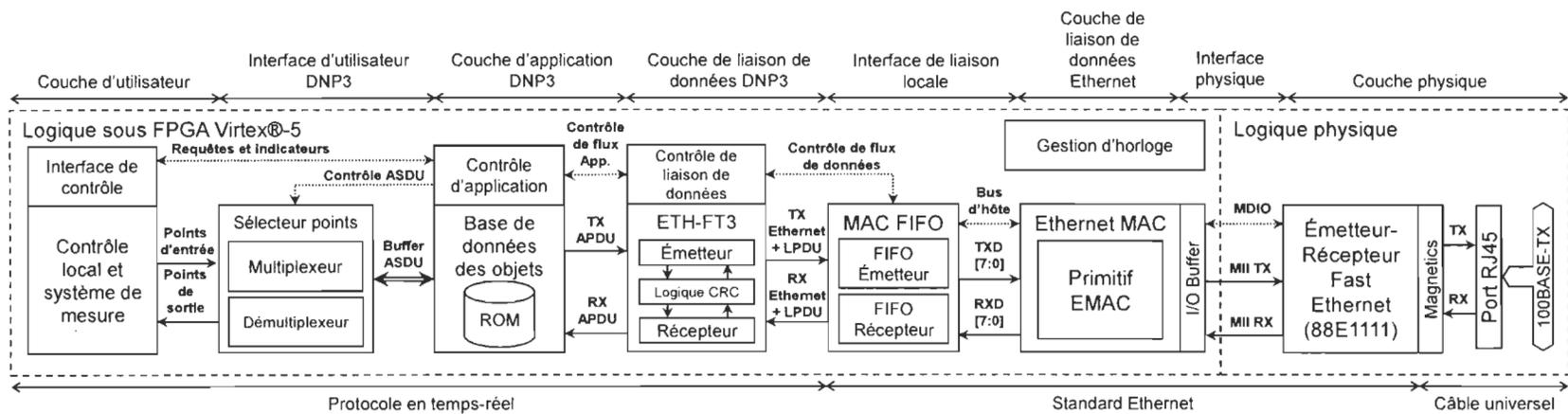


Figure 4-22 Diagramme de blocs de la pile de protocole E-DNP3 implémentée sur le FPGA Virtex®-5 XC5VLX110T.

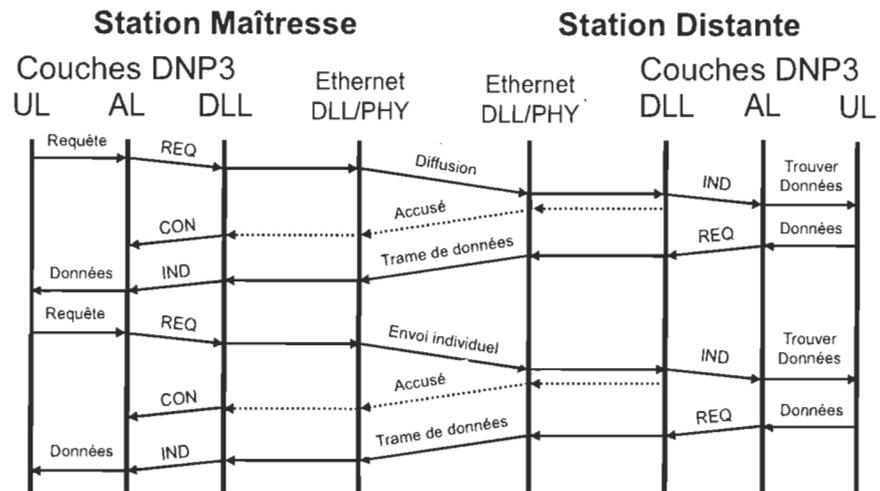


Figure 4-23 Séquence de messages pour la synchronisation de données dans l'opération de sondage cyclique.

Ensuite, la DLL démarre la transaction de données avec la fonction de livraison de données d'application avec un accusé de réception requis. Afin de compléter le message, l'algorithme de liaison de données détermine, à partir de l'adresse DNP3, l'adresse MAC du dispositif physique. La DLL utilise une mémoire cache pour chercher les adresses MAC existantes des stations distantes. Lorsque l'adresse MAC est trouvée, la DLL envoie la trame Ethernet suivie de la trame FT3 sur la couche Ethernet DLL/PHY avec l'adresse MAC correspondante. Dans le cas contraire, la DLL envoie un message de diffusion pour transporter les données DNP3 et attendre une réponse de la station définie avec l'adresse DNP3.

Toutes les stations distantes reçoivent donc le message de diffusion, mais seulement celle qui a l'adresse DNP3 correspondante analysera le message reçu. Ensuite, cette station distante répondra avec son adresse MAC, son adresse DNP3, la classe et l'objet DNP3 pour conclure la transaction de données

Finalement, lors de la réception du message de réponse, la station maîtresse insère l'adresse MAC de la station distante dans sa mémoire cache, pour l'utiliser dans une autre transaction de données.

4.4 Conclusion

Le protocole de réseau distribué DNP3 sur Ethernet a été implanté pour l'infrastructure de communication afin d'accomplir l'échange d'information. La description du fonctionnement du protocole DNP3 ainsi que la norme Ethernet ont été décrites de façon détaillée.

Les fonctions reliées à chaque couche du modèle EPA ont été mises en œuvre pour accomplir deux modes d'opération différentes, soit l'opération de rapport-par-exception non sollicité ou l'opération de sondage régulier. L'objectif principal est d'interconnecter les SIM du microréseau à énergies renouvelables pour échanger non seulement des données reliées à la surveillance, mais les consignes de contrôle.

Les fonctions de chaque couche en incluant celles de la couche Ethernet DLL/PHY ont été décrites dans le langage de description matérielle VHDL pour l'implantation sur le FPGA Virtex®-5 XC5VLX110T. La plupart des algorithmes sont basés dans des automates finis déterministe à plusieurs états et dans certaines fonctions les algorithmes sont basés dans les noyaux de propriété intellectuelle de *Xilinx*®.

Finalement et en accord à la méthodologie de ce travail, une validation expérimentale a été accomplie pour évaluer la pertinence et faisabilité des propositions. Les résultats de cette validation seront précisés et discutés en détail dans le chapitre suivant.

Chapitre 5 - Résultats expérimentaux

L'intégration des sources d'énergie renouvelable dans un microréseau à courant alternatif comporte essentiellement plusieurs SIM qui sont interconnectés à deux architectures différentes: l'architecture de communication et l'architecture de puissance, telles que l'illustre la Figure 5-1.

Ces architectures sont composées d'un poste d'opération pour la programmation des algorithmes de contrôle, gestion et surveillance dans chaque station, une station maîtresse pour la gestion globale du système, deux stations distantes pour le contrôle local et les systèmes de conversion de puissance reliés à chaque SER.

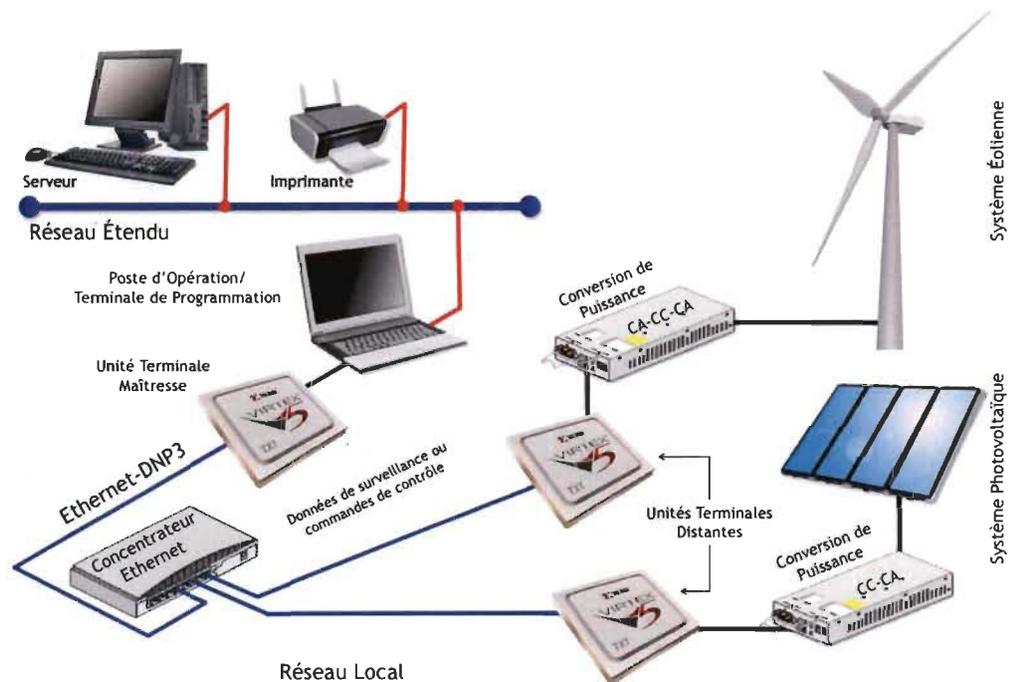


Figure 5-1 Système intelligent pour intégrer des sources d'énergie renouvelable dans un microréseau à courant alternatif.

Les interfaces de contrôle et les algorithmes de communication du système décrits précédemment ont été implantés et validés expérimentalement sur le banc d'essais des énergies renouvelables à l'IRH.

Bien avant l'étape de validation sous la plateforme d'évaluation XUPV5-LX110T pour le FPGA Virtex®-5 XC5VLX110T, un processus de débogage a été mené. Ce processus consiste en la simulation sous un logiciel pour cette fin, tel que *MATLAB/Simulink*® avec la boîte à outils *System Generator for DSP*® ou *ModelSim*®. Après une évaluation des résultats à la simulation, le fichier de programmation *Bitstream* est créé à l'aide du logiciel *Xilinx ISE (Integrated Software Environment) Foundation*®. Le processus de débogage pour la validation des algorithmes est présenté de manière résumée dans la Figure 5-2.

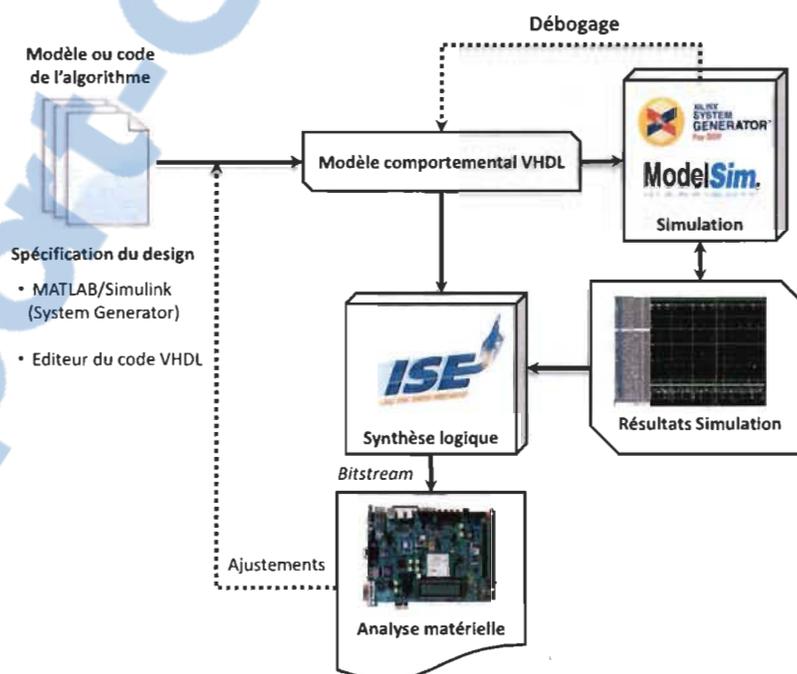


Figure 5-2 Processus de débogage pour la validation des algorithmes et la génération du fichier de programmation (*Bitstream*).

5.1 Validation de l'interface de contrôle et le système de mesure

Pour la validation de l'interface de contrôle et le système de mesure des SIM, il est nécessaire le développement au complet du système de conversion d'énergie (redresseurs, hacheurs, onduleurs, filtres, etc.) comme indiqué à la Figure 3-4. À cet effet, nous avons proposé l'architecture du circuit pour l'onduleur afin de délivrer la puissance à partir de l'énergie électrique fournie par les SER.

Nous avons donc utilisé le module de puissance intelligent *PS21A7A* lequel intègre des dispositifs de puissance triphasée, de pilotes et des circuits de protection dans une même puce. La Figure 5-3 montre le schéma du circuit interne de la puce utilisée et l'annexe C montre le circuit complet pour l'onduleur.

Ce module permet une tension de source d'entrée maximale de 600V et un courant de sortie maximal de 75A pour chaque branche de sortie. La puissance de dissipation est relativement faible en comparaison aux autres modules de puissance sur le marché. Celle-ci ne dépasse pas 180 W dans le fonctionnement à pleine charge. D'autres spécifications et caractéristiques électriques sont fournies dans la fiche technique du dispositif [46].

Pour le test du module, nous avons utilisé l'algorithme de contrôle de puissance pour l'onduleur proposé dans [14]. L'intégration de cet algorithme permet la génération de signaux MLI pour différentes valeurs de la fréquence de la porteuse et de l'indice de modulation. La Figure 5-4 montre le modèle intégré dans *System Generator for DSP*.

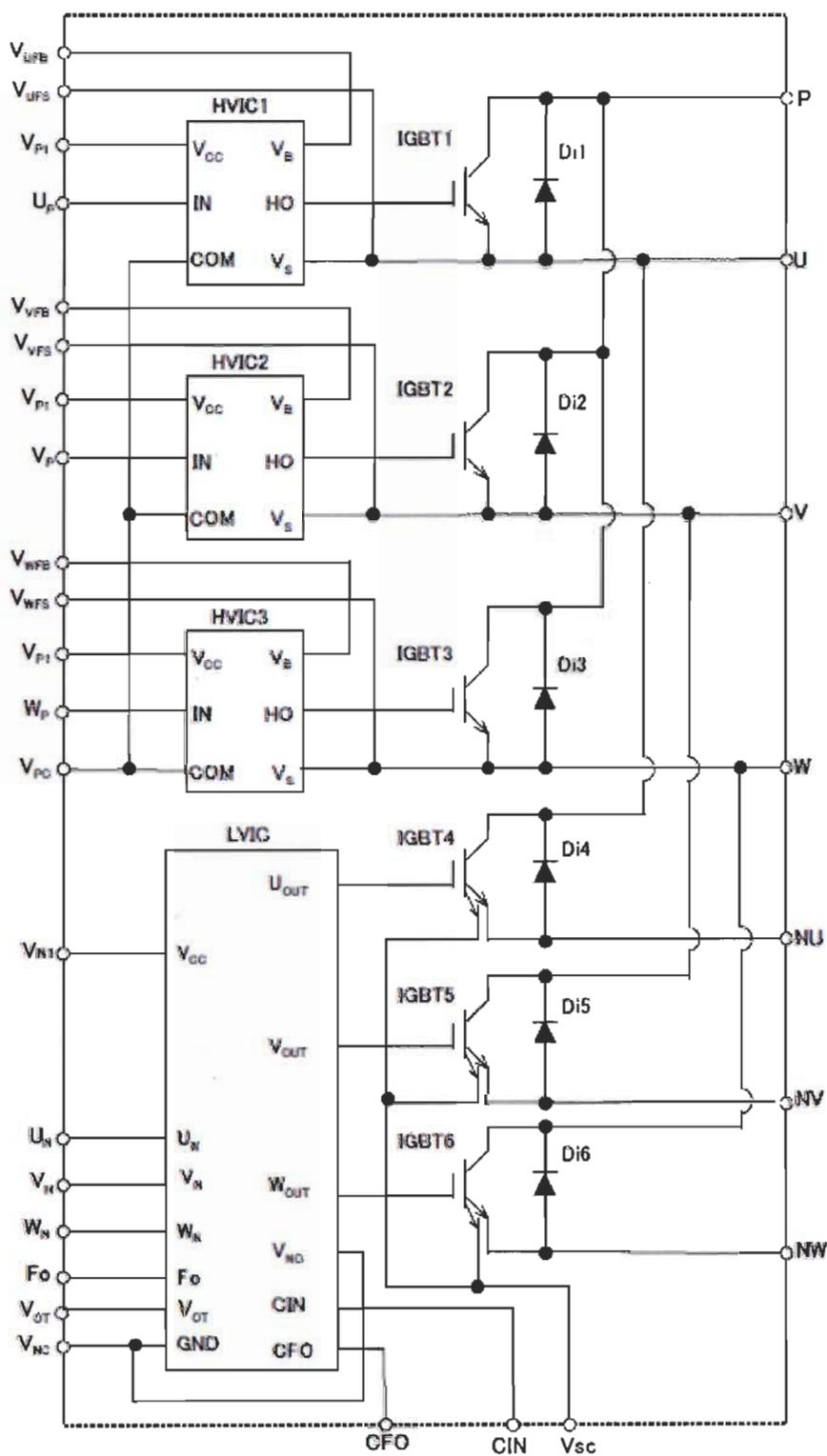


Figure 5-3 Schéma de circuit interne pour le module de puissance intelligent - PS21A7A [46].

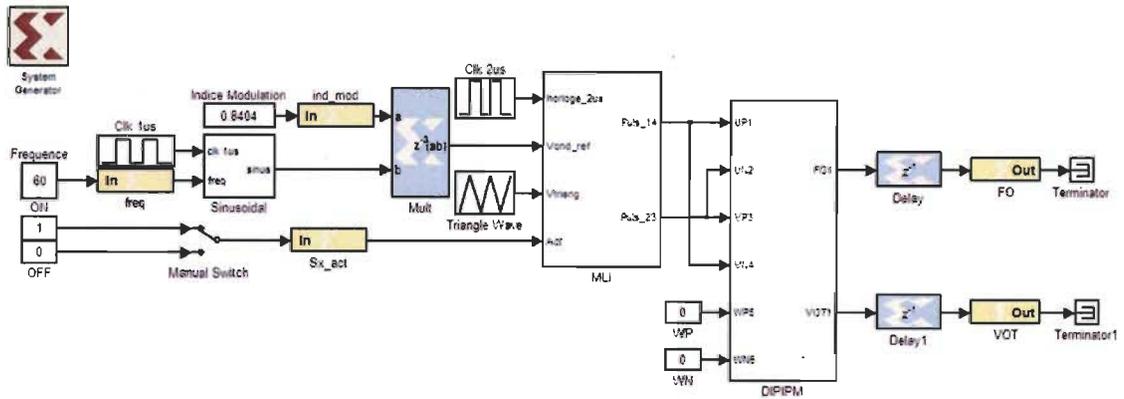


Figure 5-4 Modèle sous Simulink® pour le test du module de puissance intelligent.

La Figure 5-5 montre le modèle intégré dans l’environnement *Simulink*® pour le processus d’acquisition et conversion de données. De même, la Figure 5-6 et la Figure 5-17 décrivent les modèles utilisés pour l’algorithme de contrôle du circuit CAN et l’algorithme du démultiplexeur 3-18 et d’interprétation de données, respectivement.

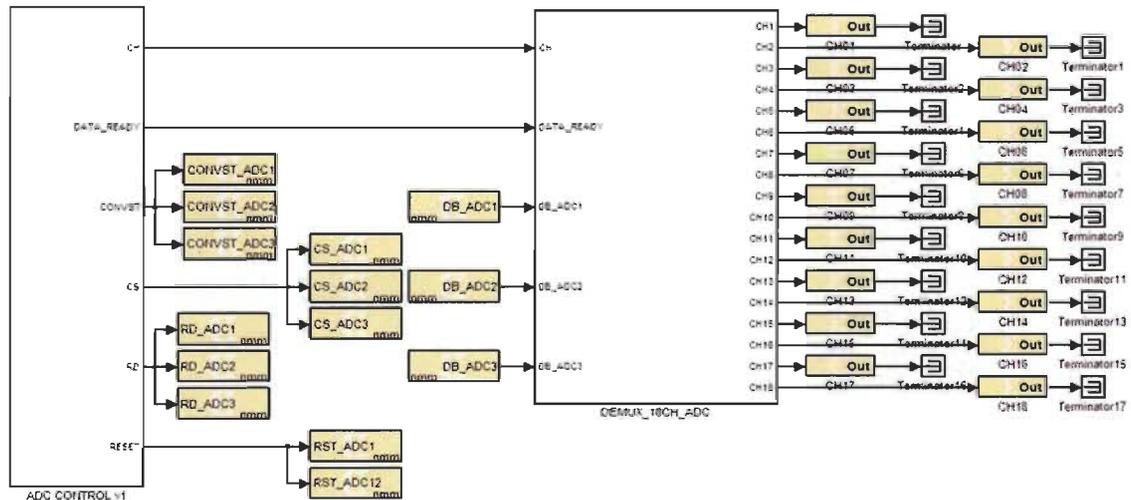


Figure 5-5 Modèle sous Simulink® pour le processus d’acquisition et conversion des données.

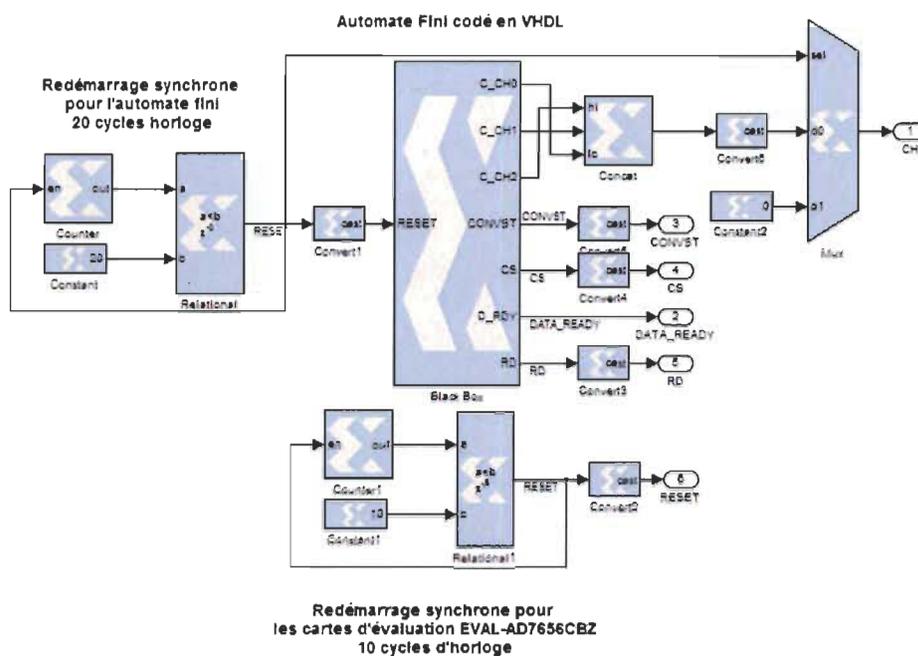


Figure 5-6 Modèle sous Simulink® pour l'algorithme de contrôle du circuit CAN.

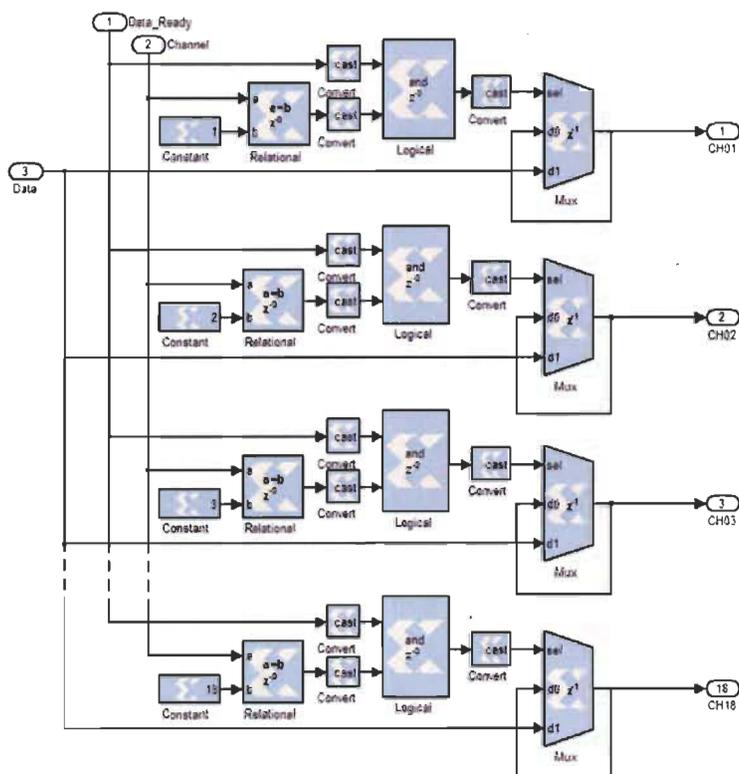


Figure 5-7 Modèle sous Simulink® pour l'algorithme du démultiplexeur 3-18.

Le module de puissance intelligent est composé donc par le dispositif *PSIA7A* avec le circuit d'isolation galvanique à partir de coupleurs optiques, quatre capteurs de courant, un banc de condensateurs et une source de tension indépendante, comme illustrée à la Figure 5-8. Chaque module possède les interfaces de mesure et contrôle et l'interconnexion au lien de puissance, comme illustré à la Figure 5-9.

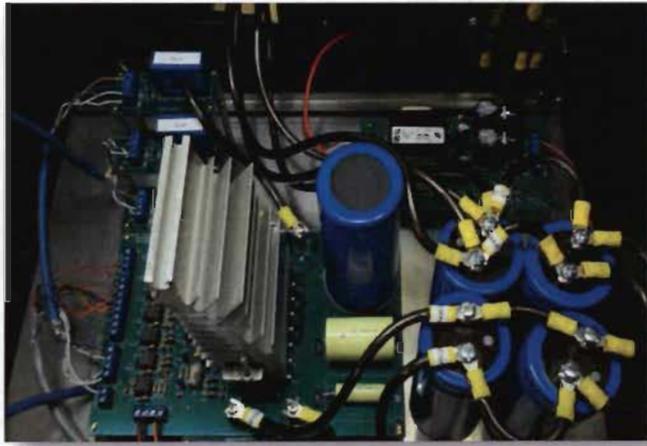


Figure 5-8 Module de puissance intelligent avec des accessoires installés.



Figure 5-9 Connecteurs reliés aux interfaces de mesure et contrôle.

5.1.1 Test de l'onduleur alimentant une charge résistive variable

Pour valider le fonctionnement de l'interface de contrôle et le module de puissance intelligent, nous avons accompli un test de fonctionnement avec une charge résistive variable afin de produire différents appels de puissance. La Figure 5-10 montre le signal de tension à la sortie du module de puissance. Avec ce test nous avons conclu que l'onduleur et son interface de contrôle fonctionnent correctement.

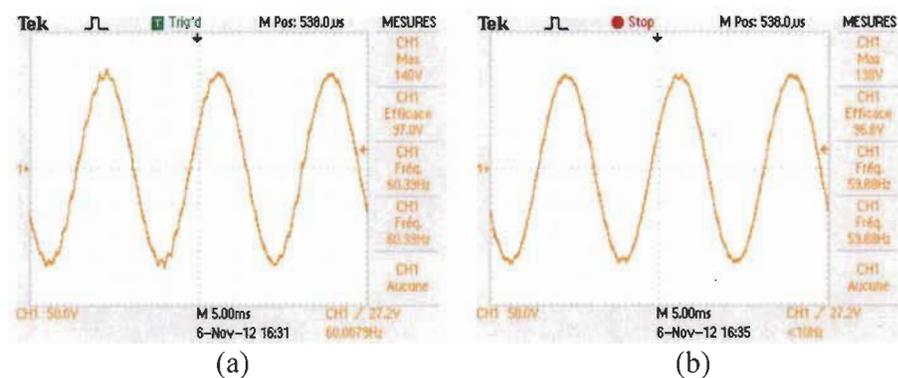


Figure 5-10 Signal de tension de sortie du module de puissance intelligent pour des appels de puissance de (a) 200W (b) 400W.

5.1.2 Utilisation de ressources pour l'interface d'acquisition de données

Les résultats de la synthèse et de la génération du fichier *bitstream* pour l'algorithme d'acquisition et conversion de données sont résumés dans le Tableau 5-1.

5.2 Validation de l'interface de communication

L'implémentation de l'architecture de communication permet de résoudre des questions relatives à la communication et de déterminer la faisabilité de la proposition dans une application réelle.

Tableau 5-1 Résumé d'utilisation de ressources du FPGA Virtex®-5 XC5VLX110T pour les fonctions d'acquisition et conversion de données.

Ressource	Utilisé	Disponible	Pourcentage d'utilisation
18 Kb RAM x2	2	148	1%
Slices (Registres)	690	69120	1%
Slices (LUTs)	936	69120	1%
Slices (Flip-flops)	1084	69120	1%

Un intérêt a été consacré à la performance du temps de livraison de la communication, en considérant différents cas concernant la quantité de données à transmettre et le nombre de stations distantes interconnectées au réseau de communication.

Plusieurs simulations ont été effectuées pour la vérification de chaque module logique conçu en VHDL en utilisant *ModelSim® SE 6.3*. La Figure 5-11 et la Figure 5-12 montrent les résultats de simulation et le temps de l'émetteur-récepteur pour traiter des trames Ethernet et FT3.

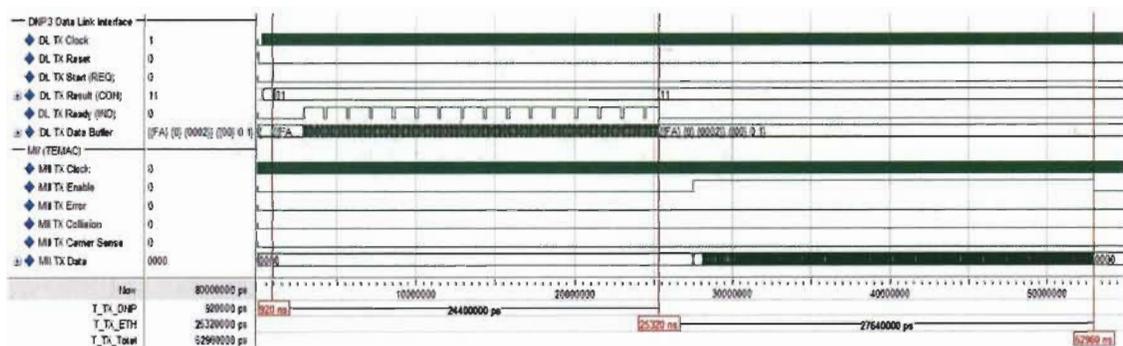


Figure 5-11 Résultats de simulation pour l'émetteur des trames Ethernet et FT3.

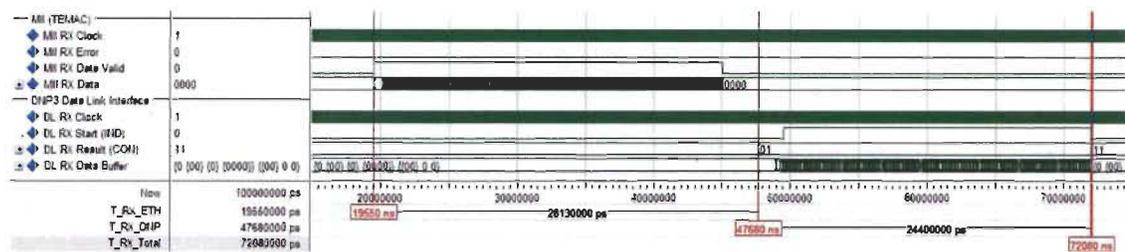


Figure 5-12 Résultats de simulation pour le récepteur des trames Ethernet et FT3.

Tel qu'illustré dans la Figure 5-1, l'architecture de communication comporte des stations distantes connectées au réseau local Ethernet avec un débit à 100 Mb/s. Chaque station distante possède un algorithme de contrôle local pour son système de conversion d'énergie afin d'intégrer les SER. L'opération du sondage cyclique est utilisée pour surveiller et pour contrôler chaque station distante.

5.2.1 Utilisation de ressources pour l'interface de communication

Les résultats de la synthèse et la génération du fichier *bitstream* pour l'interface de communication implantée sur le FPGA Virtex®-5 XC5VLX110T sont résumés dans le Tableau 5-2.

Tableau 5-2 Résumé d'utilisation de ressources du FPGA Virtex®-5 XC5VLX110T pour l'interface de communication.

Ressource	Utilisé	Disponible	Pourcentage d'utilisation
Ethernet MAC	1	2	50%
18 Kb RAM x2	2	148	1%
36 Kb RAM	2	148	1%
Slices (Registres)	2716	69120	3%
Slices (LUTs)	2333	69120	3%
Slices (Flip-flops)	3673	69120	5%

5.2.2 Temps de livraison versus quantité de données

Pour le réseau local Ethernet, le temps de réponse entre deux dispositifs est la somme des délais au niveau des émetteurs-récepteurs dans l'interface de communication et des éléments du lien de connexion. L'équation 5-1 définit le délai théorique d'un réseau Ethernet lors d'une transaction de données.

$$L_s(FS) = (FS/BR) + L_{SW} + L_{WL} \quad 5-1$$

Où FS est la taille de la trame en bits et BR est le débit de transmission en bits par seconde. Le délai du fonctionnement du concentrateur Ethernet (L_{SW}) est autour de $5\mu s$ indépendamment de la taille de la trame. Le délai de propagation au long de câble (L_{WL}) est négligeable en comparaison aux autres délais.

Pour estimer le temps de réponse lors les transactions de données, un compteur à 16 bits est incrémenté périodiquement par rapport au signal d'horloge de 40 ns. Le compteur démarre avec la requête de lecture d'un ou plusieurs points d'une station distante sur l'AL et il s'arrête lors du dernier octet du message de réponse de la station distante. Le chronogramme pour calculer le temps de réponse d'une transaction de données est montré dans la Figure 5-13.

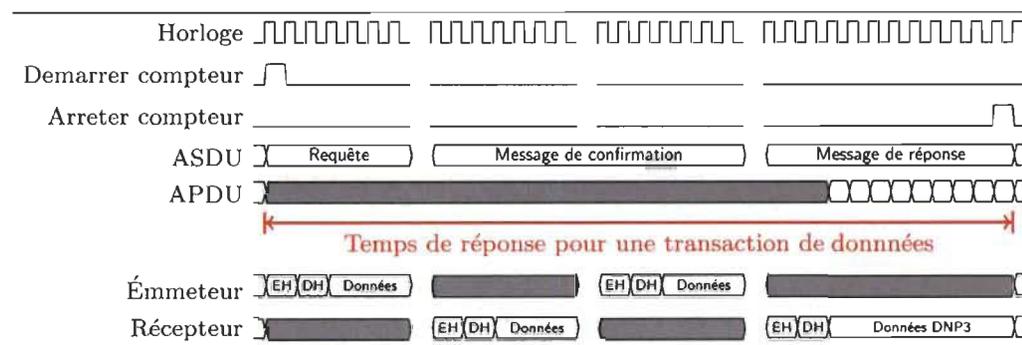


Figure 5-13 Chronogramme pour l'estimation du temps de réponse.

Le test commence avec la requête d'un objet DNP3 et dans chaque transaction, la quantité d'objets est incrémentée jusqu'à ce que la taille de l'APDU du message de réponse soit 250 octets, c'est-à-dire la taille maximale permise pour le protocole. Comme illustre la Figure 4-23 le temps de réponse est composé par plusieurs délais à travers des couches de la pile du protocole, en incluant le délai de transmission du réseau. La plupart de ces délais sont déjà déterminés [47]. Cependant, le temps total de réponse est le facteur clé dans ce test puisqu'il permet de garantir la transmission de données en temps-réel.

Les résultats expérimentaux sont résumés dans la Figure 5-14. Le temps de réponse moyen de plusieurs messages de réponse à différentes tailles et le délai du réseau Ethernet obtenu de l'équation 5-1 sont dépeints.

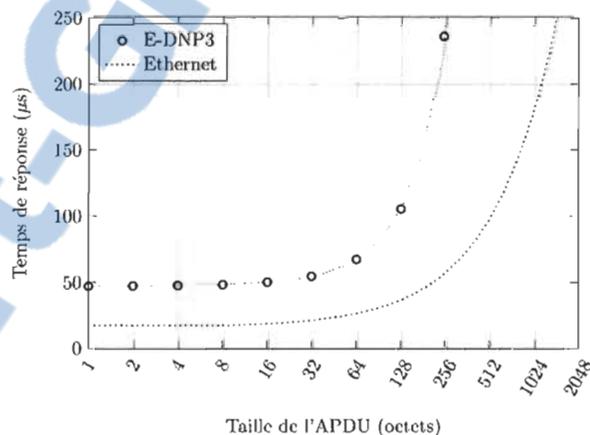


Figure 5-14 Résultats expérimentaux du temps de réponse moyen pour plusieurs tailles de l'APDU.

5.2.3 Temps de livraison versus le nombre de stations interconnectées

Si le réseau est composé par plusieurs stations un concentrateur Ethernet est requis pour les processus de file d'attente de données. Ce concentrateur introduit des délais additionnels au temps de réponse. L'équation 5-2 définit le délai théorique d'un réseau Ethernet lors d'une transaction de données vers plusieurs stations.

$$L_M (FS) = [(FS+IFG)(N/BR)] + L_{SW} + L_{WL} \quad 5-2$$

La quantité de stations distantes interconnectées produit un impact quasi linéaire sur le délai réel du réseau. Avec le concentrateur Ethernet, toutes les stations doivent ajouter un temps d'inactivité entre chaque transaction de données. Il s'agit de l'intervalle entre trames (*Inter-Frame Gap – IFG*).

Celui-ci est défini toujours à 96 temps de bit, c'est-à-dire que pour le débit à 100 Mb/s l'IFG est 0,96 μ s. La Figure 5-15 montre le temps de réponse pour plusieurs tailles de l'APDU de quinze stations distantes interconnectées au même réseau.

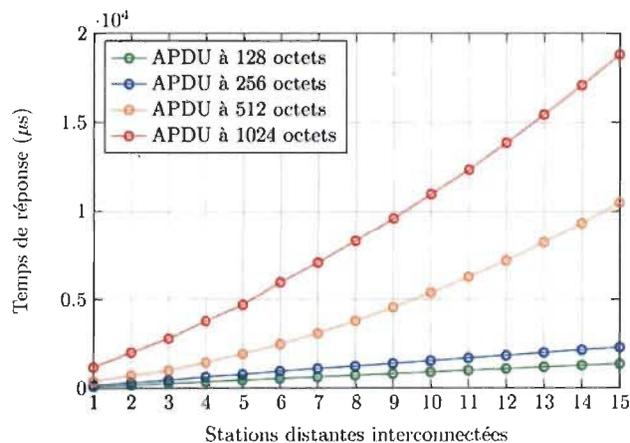


Figure 5-15 Résultats expérimentaux du temps de réponse moyen pour plusieurs stations distantes à différentes tailles de l'APDU.

De la Figure 5-15 nous avons remarqué que le temps de réponse ne dépasse pas 20 ms avec l'APDU à 1024 octets et quinze stations interconnectées. Ces résultats déterminent la quantité maximale de données et la quantité maximale des stations interconnectées pour certaines applications où le temps de réponse est un paramètre critique.

D'autre part, selon les spécifications du protocole DNP3, la plage d'adresses DNP3 permet d'identifier 65 519 stations différentes. L'architecture de communication proposée garde ces spécifications, en incluant la taille maximale de l'APDU [36].

Même si les spécifications de la norme Ethernet permettent les transactions de 1500 octets pour la charge utile de données, dans l'application étudiée la charge utile ne dépasse jamais 250 octets. Avec les résultats obtenus concernant le temps de réponse, nous concluons que l'architecture de communication est appropriée pour les applications de temps critique, telles que celles des réseaux électriques intelligents.

5.2.4 Validation de la faisabilité de l'architecture de communication

Comme indiqué ci-dessus, la conception du système de conversion d'énergie permet une bonne validation de l'architecture de communication. Cependant, un test d'alarme de défaut a été réalisé afin d'analyser la performance du système dans un cas critique. Le test fait l'émulation d'une défaillance dans le système de conversion d'énergie du système montré dans la Figure 5-1.

Chaque système de conversion d'énergie comporte un pilote de connexion de la source d'énergie vers la charge. Celui-ci est composé par un circuit d'isolation qui connecte le système de contrôle de la station distante « A » avec un triac pour activer le contacteur connecté à la charge. La station distante « B » utilise l'interface de mesure pour acquérir les grandeurs de la source d'énergie et elle émule aussi un défaut au niveau du système d'énergie. La Figure 5-16 montre le schéma bloc de la mise en œuvre du test décrit ci-dessus.

L'opération de sondage régulier est utilisée pour surveiller les grandeurs reliées à la station distante « B » et pour contrôler le contacteur de la station distante « A ». Une fois que le défaut est déclenché dans la station distante « B », le registre d'état associé à son système de conversion d'énergie change aussi.

Ensuite, dans un cycle de sondage, un message de défaut est délivré à la station maîtresse. Celle-ci prépare donc un message de contrôle en définissant certains objets DNP3 qui sont envoyés à la station distante « A » soit pour isoler le défaut ou pour protéger le système de conversion d'énergie en isolant le défaut même.

Dans ce cas, l'action de contrôle est déconnecter la source d'énergie qui alimente la charge. Une fois que l'action est accomplie, un nouveau cycle du sondage régulier est accompli et la station maîtresse confirme l'isolement du défaut et avec cela la protection du système.

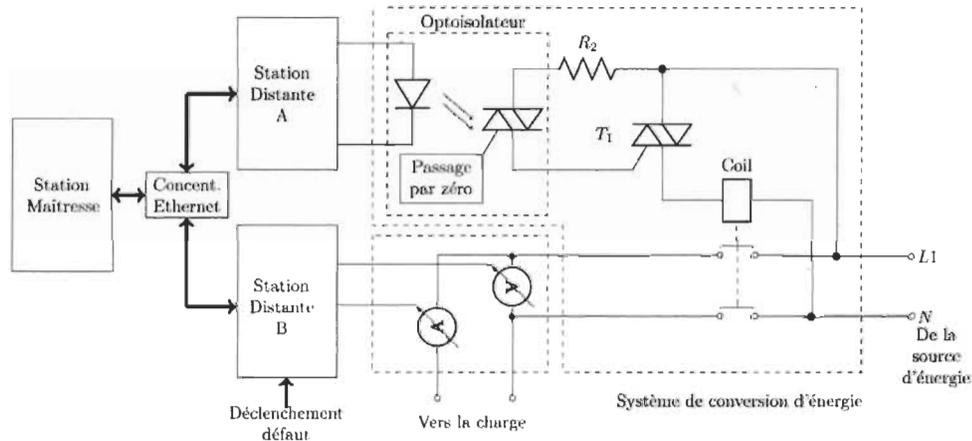


Figure 5-16 Schéma bloc de la mise en œuvre de test pour validation de la faisabilité de l'architecture de communication.

En raison de la conception du pilote de connexion, le processus de déconnexion de la source requiert au moins deux passages par zéro du signal de la source d'énergie. Donc, les défauts les plus critiques par rapport à la détection sont ceux qui arrivent à proximité du passage par zéro du signal puisque le processus de déconnexion pourra prendre plus de temps. La Figure 5-17 montre les grandeurs mesurées par la station distante B et l'émulation du défaut.

Plusieurs tests ont été accomplis en déclenchant le signal de défaut près du passage par zéro du signal de tension, à l'aide des compteurs de temps. Cependant les signaux de défaut doivent être provoqués comme résultat des algorithmes qui analysent en temps-réel le correct fonctionnement du système. Nous avons constaté que la détection du défaut est rapidement faite par la station maîtresse et le processus de déconnexion de la charge prend juste une période du signal.

La réponse des actionneurs dans le système de puissance est un autre paramètre à tenir en compte vis-à-vis de la performance du système. Cependant, cette configuration réagit assez rapidement et évite des problèmes au niveau de puissance.

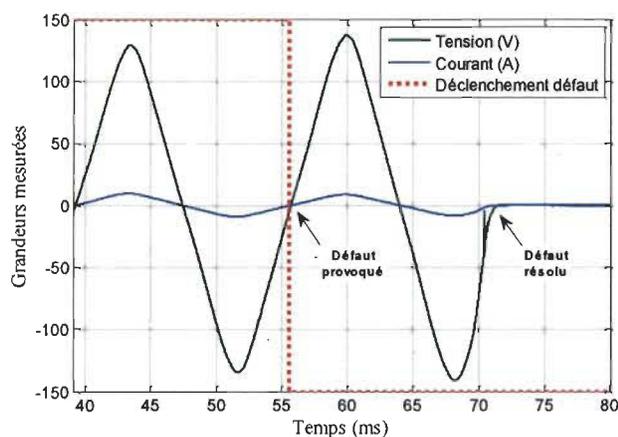


Figure 5-17 Grandeurs mesurées et signal de défaut dans le test d'alarme de défaut.

Les résultats expérimentaux obtenus prouvent que l'architecture de communication implantée (E-DNP3) est bien adaptée au niveau de surveillance et contrôle des systèmes de conversion d'énergie, même dans l'opération de sondage régulier.

5.3 Comparaison avec d'autres propositions dans la littérature

Nous avons comparé les résultats au niveau du temps de livraison de données avec d'autres propositions dans la littérature.

Dans [48] le protocole IEC 60870-5-104 sur la suite TCP/IP est implanté dans un dispositif FPGA. La suite TCP/IP accomplit les fonctions de transport et de réseau, tandis que la norme Ethernet accomplit les fonctions de liaison de données et physiques. Les résultats montrent que le temps de sondage est 900 μ s pour une transaction de données entre la station maîtresse et plusieurs stations distantes. La charge utile est fournie par un système de données géolocalisation à 32 octets.

La pile de protocole DNP3 est aussi présentée dans [49]. La conception est basée sur un microcontrôleur avec dispositifs qui accomplissent les normes Ethernet et Wi-Fi. La suite DNP3 sur TCP/IP est utilisée comme l'architecture de communication. Les résultats expérimentaux montrent que le délai pour trouver un défaut dans un microréseau est autour de 11 ms. La pile du protocole utilise des algorithmes tiers qui ne permettent pas de déterminer exactement la charge utile des messages. Nous supposons qu'elle ne dépasse pas 250 octets, tels qu'établis dans la norme DNP3.

Les paramètres décrits ci-dessus permettent comparer les résultats expérimentaux de l'architecture de communication proposée dans ce travail avec ceux des propositions précédentes et la norme IEEE 1646-2004. La performance à la communication de chaque proposition est résumée dans le Tableau 5-3.

5.4 Conclusion

Le fonctionnement du circuit pour l'onduleur et l'interface de mesure ainsi que la pertinence de l'interface de communication ont été validés avec des résultats obtenus par simulation et de façon expérimentale. Des tests sur l'onduleur à basse puissance ont démontré le fonctionnement de celui-ci.

Tableau 5-3 Résultats de la performance à la communication et la comparaison avec d'autres travaux et la norme IEEE 1646-2004.

Architecture de communication	PHY	Temps	IEEE 1646-2004	Taille
OFESAPO (2011) (IEC 60870-5 sur TCP/IP) [48]	GSM/GPRS	900 μ s	Protection : 4 millisecondes	32 octets
FREEDM (2013) (DNP3 sur TCP/IP) [49]	Ethernet	11 ms	Surveillance : 16 millisecondes	250 octets
MV-BPL (2013) (IEC 61850 sur OPERA) [50]	BPLC	9 ms		250 octets
E-DNP3 (2013) (DNP3 sur Ethernet – ce travail)	Ethernet	250 μ s	Autres opérations : 1 second	250 octets

De la même façon, une validation expérimentale a été faite pour l'interface de communication. Le temps de livraison pour les transactions de données entre plusieurs stations émuloées a été évalué expérimentalement. Cette validation a permis de déterminer la performance de l'architecture de communication concernant les exigences de temps établis dans la norme IEEE 1646-2004.

L'interface de communication est basée sur le protocole de réseau distribué sur Ethernet (E-DNP3) pour les stations connectées au réseau local. L'implémentation de ce protocole permet d'établir la communication bidirectionnelle, ainsi que de déterminer la validité de la proposition vers une application réelle pour les réseaux électriques intelligents.

Le temps de réponse du système de communication proposé ne dépasse pas 20 ms avec une charge utile de données de 1024 octets et quinze stations interconnectées. Ces résultats déterminent la quantité maximale de données et la quantité maximale des stations interconnectées pour l'application d'intégration des SER, laquelle exige un temps de réponse très fiable.

Les tests effectués confirment l'ample possibilité d'échange d'information pour la surveillance et le contrôle des modules d'intégration intelligente (*Smart Integration Modules – SIM*). D'autre part, cette proposition permet l'amélioration des algorithmes reliés aux systèmes de PD ainsi que rend possible l'intégration d'énergie distribuée, la sécurité énergétique, la gestion de l'énergie, l'intelligence et la capacité de communication.

D'autre part, le temps de livraison et la taille de la charge utile ont été utilisés pour comparer les résultats de cette implémentation avec d'autres architectures proposées dans la littérature. Nous constatons que l'architecture proposée offre encore de meilleurs résultats vis-à-vis du temps de livraison.

Chapitre 6 - Conclusion générale

L'objectif de ce travail a été la conception des interfaces de contrôle ainsi que la proposition de l'architecture de communication pour les modules électriques intelligents d'un microréseau électrique. L'utilisation de technologies de pointe, telle que FPGA, permet l'étude d'une des technologies d'intégration à très grande échelle et aussi du langage de description matérielle des circuits électroniques intégrés à très haute vitesse (VHDL).

Pour atteindre les objectifs de ce travail, une étude étendue concernant les protocoles de communication utilisés pour les réseaux électriques intelligents a été réalisée. Un protocole a été sélectionné en considérant les caractéristiques suivantes :

- Ample approbation comme protocole de communication.
- Performance de temps de livraison à la communication.
- Architecture de communication ouverte et accessible.

Nous avons aussi fait l'implantation matérielle afin de contribuer au projet d'intégration des systèmes de PD au sein du groupe d'énergies renouvelables à l'Institut de recherche sur l'hydrogène. Il faut constater que la proposition de ce travail a été validée sur des expérimentations, ce qu'a suscité le développement d'un banc d'essai pour l'évaluation des algorithmes de mesure et contrôle, de la qualité de l'onde, de synchronisation des systèmes de génération distribuée, entre autres avec la capacité de communication.

Des architectures de communication et de puissance ont été proposées pour l'intégration de sources d'énergie renouvelables, en adoptant le protocole de réseau distribué (DNP3) sur le réseau Ethernet. Ces architectures sont évaluées, en tenant compte les fonctions de surveillance, d'échange d'information et de contrôle des réseaux électriques intelligents.

Les tests effectués confirment l'ample possibilité d'échange d'information pour la surveillance et le contrôle des systèmes de conversion d'énergie. Cette capacité permet l'amélioration ces algorithmes et ceux reliés au partage de la puissance des différentes sources d'énergies renouvelables.

Finalement, la performance du temps est évaluée dans les processus d'obtention des grandeurs physiques et l'échange d'information entre plusieurs dispositifs. Cette validation a permis d'évaluer la gestion en temps-réel des dispositifs qui se trouvent dans un microréseau à énergies renouvelables. Celle-ci accomplit aussi les exigences établies par les normes internationales.

Les résultats de ce travail ont été comparés avec d'autres propositions dans la littérature. L'architecture de communication E-DNP3 est prévue pour les limites de temps-réel du microréseau, lesquelles sont définies jusqu'aux 16 ms. Pour accomplir les fonctions décrites ci-dessous les données n'excèdent pas 250 octets et le temps requis pour son traitement ne dépasse pas les 250 μ s pour les quinze stations interconnectées. Ces résultats permirent aussi de confronter les conclusions obtenues dans une autre proposition où les auteurs affirment que le protocole DNP3 n'est pas optimal pour les applications en temps critique des systèmes de conversion d'énergie.

D'autre part, ce travail de recherche a rendu possible la publication d'un article scientifique lors de la conférence annuelle sur l'énergie électrique en 2012 (CEE 2012) intitulé «*Hardware implementation of Ethernet based DNP3 data link*» [47] ainsi que la publication d'un autre article dans le journal *IEEE Transaction on Smart Grid* intitulé «*Towards Smart Integration of Distributed Energy Resources using Distributed Network Protocol over Ethernet*» [45].

Parmi les perspectives et travaux futurs il est possible de mentionner :

- Validation au complet du système d'intégration d'énergies renouvelables

Bien que les tests liés à la communication, l'acquisition de données et de l'onduleur aient été déjà complétés, la validation de la totalité du système d'intégration d'énergies renouvelables permettra de se rapprocher de l'objectif principal du projet de recherche.

- Compatibilité avec le protocole TCP/UDP/IP pour les systèmes tertiaires

La mise en œuvre de l'architecture de communication peut s'accomplir à travers plusieurs approches lesquelles offrent de la compatibilité avec des réseaux déjà établis. Nous avons choisi la mise en œuvre du protocole DNP3 sur la norme Ethernet pour saisir le débit de transmission et le moyen physique amplement connu. Cependant, il y a plusieurs applications qui ne requièrent pas des exigences de temps. Ces systèmes utilisent généralement les suites TCP/IP ou UDP/IP. Il faut constater que ces suites ajoutent plusieurs couches à la pile de protocole et avec cela le temps de traitement de données est considérablement affecté. Les suites TCP/IP ou UDP/IP n'ont pas été mises en application dans ce travail en raison des exigences de la norme IEEE 1646-2004 et des spécifications techniques établies pour les réseaux électriques intelligents.

Références

- [1] United States Department of Energy (2008). The Smart Grid: An Introduction. *DOE's Office of Electricity Delivery and Energy Reliability*. [Online]. Available: <http://energy.gov/oe/downloads/smart-grid-introduction-0>
- [2] Canadian Socioeconomic Information Management (CANSIM) (2013, Nov. 7). *Tableau 127-0002. Production de l'énergie électrique, selon la classe de producteur d'électricité mensuel (megawatt heure)* [Online]. Available: <http://www5.statcan.gc.ca/cansim/a26?id=1270002&retrLang=fra&lang=fra>
- [3] Statistique Canada. Division de la fabrication et de l'énergie (2012, Aug. 9). *Guide statistique de l'énergie* [Online]. Available: <http://www.statcan.gc.ca/pub/57-601-x/57-601-x2012001-fra.pdf>
- [4] P. J. Werbos, "Computational Intelligence for the Smart Grid-History, Challenges, and Opportunities," *IEEE Comput. Intell. Mag.*, vol. 6, no. 3, pp. 14–21, Aug. 2011.
- [5] International Energy Agency (2011, Apr. 4). *Technology Roadmap: Smart Grids* [Online]. Available: http://www.iea.org/publications/freepublications/publication/smartgrids_roadmap.pdf
- [6] C. M. Colson and M. H. Nehrir, "Comprehensive Real-Time Microgrid Power Management and Control With Distributed Agents," *IEEE Trans. Smart Grid*, vol. 4, no. 1, pp. 1–11, Jan. 2013.
- [7] S. Kelouwani, "Stratégie de commande d'un système à énergie renouvelable avec stockage d'hydrogène," M.S. thesis. Dept. Elect. and Informat. Eng., Univ. du Québec à Trois-Rivières, Trois-Rivières, QC, 2002.
- [8] K. Agbossou, M. Kolhe, J. Hamelin, and T. K. Bose, "Performance of a Stand-Alone Renewable Energy System Based on Energy Storage as Hydrogen," *IEEE Trans. Energy Convers.*, vol. 19, no. 3, pp. 633–640, Sep. 2004.
- [9] M. L. Dombia, K. Agbossou, and E. Granger, "Simulink Modelling and Simulation of a Hydrogen Based Photovoltaic/Wind Energy System," in *Proc. Int. Conf. Computer as a Tool, EUROCON, 2007*, pp. 2067–2072.
- [10] S. Brown, "FPGA architectural research: a survey," *IEEE Des. Test Comput.*, vol. 13, no. 4, pp. 9–15, Jan. 1996.

- [11] E. Monmasson and M. N. Cirstea, "FPGA Design Methodology for Industrial Control Systems—A Review," *IEEE Trans. Ind. Electron.*, vol. 54, no. 4, pp. 1824–1842, Aug. 2007.
- [12] S. P. Valsan and K. S. Swarup, "High-Speed Fault Classification in Power Lines: Theory and FPGA-Based Implementation," *IEEE Trans. Ind. Electron.*, vol. 56, no. 5, pp. 1793–1800, May 2009.
- [13] L. Idkhajine, E. Monmasson, M. W. Naouar, A. Prata, and K. Bouallaga, "Fully Integrated FPGA-Based Controller for Synchronous Motor Drive," *IEEE Trans. Ind. Electron.*, vol. 56, no. 10, pp. 4006–4017, Oct. 2009.
- [14] A. Cardenas, K. Agbossou, and M. L. Doumbia, "An Active Anti-Islanding Algorithm for Inverter Based Multi-Source DER Systems," in *Proc. Asia-Pacific Power and Energy Eng. Conf.*, 2009, pp. 1–6.
- [15] C. Guzman, A. Cardenas, and K. Agbossou, "Control of voltage source inverter using FPGA implementation of ADALINE-FLL," in *Proc. 38th Annu. Conf. IEEE Ind. Electron. Soc., IECON*, 2012, pp. 3037–3042.
- [16] A. Cardenas, C. Guzman, and K. Agbossou, "Development of a FPGA Based Real-Time Power Analysis and Control for Distributed Generation Interface," *IEEE Trans. Power Syst.*, vol. 27, no. 3, pp. 1343–1353, Aug. 2012.
- [17] A. Cardenas and K. Agbossou, "Experimental Evaluation of Voltage Positive Feedback Based Anti-Islanding Algorithm: Multi-Inverter Case," *IEEE Trans. Energy Convers.*, vol. 27, no. 2, pp. 498–506, Jun. 2012.
- [18] A. Cardenas, C. Guzman, and K. Agbossou, "Frequency Locked Loop for grid-connected VSI synchronization and power analysis," in *Proc. IEEE Int. Symp. Ind. Electron.*, 2012, pp. 1386–1392.
- [19] E. Santacana, G. Rackliffe, L. Tang, and X. Feng, "Getting Smart," *IEEE Power Energy Mag.*, vol. 8, no. 2, pp. 41–48, Mar. 2010.
- [20] *IEEE Guide for Smart Grid Interoperability of Energy Technology and Information Technology Operation with the Electric Power System (EPS), End-Use Applications, and Loads*. IEEE Stand. 2030, 2011.
- [21] Gimélec (2011, Mar. 6). *Livre blanc: réseaux électriques intelligents*. [Online]. Available: <http://www.gimelec.fr/Publications-Outils/Livre-blanc-reseaux-electriques-intelligents>
- [22] *IEEE Guide for Monitoring, Information Exchange, and Control of Distributed Resources Interconnected with Electric Power Systems*. IEEE Stand. 1547.3, 2007.

- [23] V. C. Gungor, D. Sahin, T. Kocak, S. Ergut, C. Buccella, C. Cecati, and G. P. Hancke, "Smart Grid Technologies: Communication Technologies and Standards," *IEEE Trans. Ind. Informat.*, vol. 7, no. 4, pp. 529–539, Nov. 2011.
- [24] V. Aravinthan, B. Karimi, V. Namboodiri, and W. Jewell, "Wireless communication for smart grid applications at distribution level — Feasibility and requirements," in *Proc. IEEE Power and Energy Soc. General Meeting*, 2011, pp. 1–8.
- [25] V. Namboodiri, V. Aravinthan, and W. Jewell (2012, May) *Communication Needs and Integration Options for AMI in the Smart Grid* [Online]. Available: http://www.pserc.wisc.edu/documents/publications/papers/fgwhitepapers/Namboodiri_PSERC_Future_Grid_White_Paper_AMI_May_2012.pdf
- [26] S. Yoon and J. Lee, "Gateway between high-performance Fieldbus and serial communication," in *Proc. Int. Conf. Control, Automation and Syst.*, 2010, pp. 971–974.
- [27] J. Jamian, M. Mustafa, H. Mokhlis, and M. A. Baharudin, "Smart grid communication concept for frequency control in distribution system," in *Proc. 5th Int. Power Eng. and Optimization Conf.*, 2011, pp. 238–242.
- [28] F. Lobo, A. Cabello, A. Lopez, D. Mora, and R. Mora, "Distribution network as communication system," in *Proc. IET-CIRED Seminar SmartGrids Distribution*, 2008, pp. 1–4.
- [29] C. Bennett and D. Highfill, "Networking AMI Smart Meters," in *Proc. IEEE Energy 2030 Conference*, 2008, pp. 1–8.
- [30] F. Lobo, A. Lopez, A. Cabello, D. Mora, R. Mora, F. Carmona, J. Moreno, D. Roman, A. Sendin, and I. Berganza, "How to design a communication network over distribution networks," in *Proc. 20th Int. Conf. Elect. Distribution*, 2009, pp. 1–4.
- [31] *IEEE Standard Communication Delivery Time Performance Requirements for Electric Power Substation Automation*, IEEE Stand. 1646, 2005.
- [32] C. Sepulveda, J. Munoz, J. Espinoza, M. Figueroa, and C. Baier F., "FPGA v/s DSP Performance Comparison for a VSC-based STATCOM Control Application," *IEEE Trans. Ind. Informat.*, vol. 9, no. 3, pp. 1351–1360, 2013.
- [33] A. Cardenas, "Système de contrôle pour l'intégration des sources d'énergie décentralisées au réseau local," Ph.D. dissertation. Dept. Elect. and Informat. Eng., Univ. du Québec à Trois-Rivières, Trois-Rivières, QC, 2012.
- [34] Analog Devices, "Ultralow Distortion, Ultralow Noise Op Amp.," AD797 datasheet, Mar. 2013 [Revised Oct. 2013].

- [35] Control Microsystems (2007, Jun. 18). *DNP3 User and Reference Manual* [Online]. Available: http://read.pudn.com/downloads151/ebook/655522/DNP3_User_and_Reference_Manual.pdf
- [36] *IEEE Standard for Electric Power Systems Communications-Distributed Network Protocol (DNP3)*. IEEE Stand. 1815, 2012.
- [37] G. Clarke , D. Reynders, and E. Wright, “Fundamentals of distributed network protocol, ” in *Practical Modern SCADA Protocols: DNP3, 60870.5 and Related Systems*, Burlington, MA, Newness, 2004, ch. 5, pp. 72-142.
- [38] *Telecontrol equipment and systems. Part 5: Transmission protocols - Section One: Transmission frame formats*. IEC 60870-5-1 ed1.0, 1990.
- [39] DNP Users Group (1997, May 30), DNP3 V3.00 Data Link Layer [Online]. Available: <http://read.pudn.com/downloads30/doc/comm/96414/DNPBasic4.pdf>
- [40] *IEEE Standards for Local Area Networks: Carrier Sense Multiple Access With Collision Detection (CSMA/CD) Access Method and Physical Layer Specifications* ANSI/IEEE Stand. 802.3, 1985.
- [41] D. R. Boggs, J. C. Mogul, and C. A. Kent, “Measured capacity of an Ethernet: myths and reality,” *SIGCOMM Comput. Commun. Rev.*, vol. 8, no. 4, pp. 222–234, Aug. 1988.
- [42] J.-D. Decotignie, “The Many Faces of Industrial Ethernet [Past and Present],” *IEEE Ind. Electron. Mag.*, vol. 3, no. 1, pp. 8–19, Mar. 2009.
- [43] Xilinx Inc. (2011, Feb. 14). Virtex-5 FPGA Embedded Tri-Mode Ethernet MAC [Online]. Available: http://www.xilinx.com/support/documentation/user_guides/ug194.pdf.
- [44] Xilinx Inc. (Undated). Xilinx Core Generator System [Online]. Available: <http://www.xilinx.com/tools/coregen.htm>.
- [45] E. Padilla, K. Agbossou, and A. Cardenas, “Towards Smart Integration of Distributed Energy Resources using Distributed Network Protocol over Ethernet,” Approved for publication in the IEEE Transactions on Smart Grid.
- [46] Mitsubishi Electric (2013, Jan.). 600V LARGE DIIPM Ver. 4 Series Application Note PS21A79/PS21A7A [Online]. Available: <http://www.mitsubishielectric.com/semiconductors/products/powermod/note/>.
- [47] E. Padilla, A. Cardenas, and K. Agbossou, “Hardware implementation of Ethernet based DNP3 data link,” in *Proc.IEEE Elect. Power and Energy Conf.*, 2012, pp. 8–13.

- [48] E. Dorrzoro, I. Gomez, A. V. Medina, J. Benjumea, G. Sanchez, S. Martin, and D. Oviedo, "Implementing IEC 60870-5 data link layer for an open and flexible remote unit," in *Proc. 34th Annu. Conf. IEEE Ind. Electron.*, 2008, pp. 2471–2476.
- [49] X. Lu, W. Wang, and J. Ma, "An Empirical Study of Communication Infrastructures Towards the Smart Grid: Design, Implementation, and Evaluation," *IEEE Trans. Smart Grid*, vol. 4, no. 1, pp. 170–183, Mar. 2013.
- [50] D. Della Giustina, P. Ferrari, A. Flammini, S. Rinaldi, and E. Sisinni, "Automation of Distribution Grids with IEC 61850: A First Approach Using Broadband Power Line Communication," *IEEE Trans. Instrum. Meas.*, vol. 62, no. 9, pp. 2372–2383, Sep. 2013.

Annexe A - Description des interfaces de mesure et contrôle

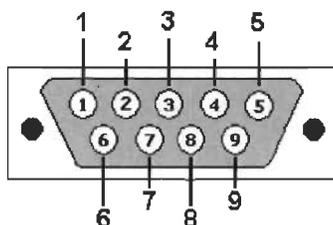


Figure A-1 Connecteur DE9M pour l'interface des capteurs.

Tableau A-1 Description du connecteur DE9M pour l'interface des capteurs.

Pin	Nom	Description
1	$+V_{IN\ ODD}$	Entrée pour les canaux impairs
2	$-V_{IN\ ODD}$	
3	AGND	Point de référence de masse
4	$+V_{IN\ EVEN}$	Entrée pour les canaux pairs
5	$-V_{IN\ EVEN}$	
6	VDD	Tension positive d'alimentation des capteurs
7	VSS	Tension négative d'alimentation des capteurs
8	VDD	Tension positive d'alimentation des capteurs
9	VSS	Tension négative d'alimentation des capteurs

Tableau A-2 Description du connecteur IDC à 40 pins de la carte d'évaluation EVAL-AD7656CBZ.

Pin	Nom	Description
1	+V1	Entrée pour le canal 1 de mesure
2	-V1	
3	+V2	Entrée pour le canal 2 de mesure
4	-V2	
5	VDD	Tension positive d'alimentation des capteurs
6		
7	AGND	Point de référence de masse
8		
9	VSS	Tension négative d'alimentation des capteurs
10		
11	+V3	Entrée pour le canal 3 de mesure
12	-V3	
13	+V4	Entrée pour le canal 4 de mesure
14	-V4	
15	VDD	Tension positive d'alimentation des capteurs
16		
17	AGND	Point de référence de masse
18		
19	VSS	Tension négative d'alimentation des capteurs
20		
21	+V5	Entrée pour le canal 5 de mesure
22	-V5	
23	+V6	Entrée pour le canal 6 de mesure
24	-V6	
25	VDD	Tension positive d'alimentation des capteurs
26		
27	AGND	Point de référence de masse
28		
29	VSS	Tension négative d'alimentation des capteurs
30		
31	NC	Non connectés
32		
33		
34		
35		
36		
37		
38		
39		
40		

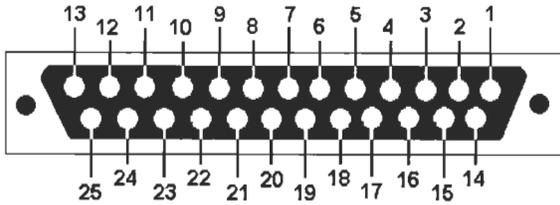


Figure A-2 Connecteur DB25F pour l'interface de contrôle du système de conversion d'énergie.

Tableau A-3 Description du connecteur DB25F pour le contrôle de l'onduleur dans le système de conversion d'énergie.

Pin	Pin XGI	Nom	Description
1	AJ6	+UP	Entrée de commande du côté positif pour la phase U
2		-UP	
3	AJ7	+VP	Entrée de commande du côté positif pour la phase V
4		-VP	
5	V8	+WP	Entrée de commande du côté positif pour la phase W
6		-WP	
7	AK7	+UN	Entrée de commande du côté négatif pour la phase U
8		-UN	
9	F9	+VN	Entrée de commande du côté négatif pour la phase V
10		-VN	
11	F8	+WN	Entrée de commande du côté négatif pour la phase W
12		-WN	
13	G16	+VOT	Sortie de l'indicateur de surchauffe du système
14		-VOT	
15	N/A	+EN	Entrée de commande pour l'activation du système
16		-EN	
17	N/A	+5V	Entrée d'alimentation +5V
18		GND	
19	AB33	+FO	Sortie de l'indicateur de défaillance du système
20		-FO	
21	AC33	+CEN	Entrée de contrôle pour la connexion du système
22		-CEN	
23	NC		Non connectés
24			
25			

Tableau A-4 Description du connecteur DB25F pour le contrôle du hacheur dans le système de conversion d'énergie.

Pin	Pin XGI	Nom	Description
1	AF34	+IGBT1	Entrée de commande de grille pour l'IGBT 1
2		-IGBT1	
3	AE33	+IGBT2	Entrée de commande de grille pour l'IGBT 2
4		-IGBT2	
5	AF33	+SD1	Entree logique pour la fermeture des IGBT 1 et 2
6		-SD1	
7	AD34	+IGBT3	Entrée de commande de grille pour l'IGBT 3
8		-IGBT3	
9	AC34	+IGBT4	Entrée de commande de grille pour l'IGBT 4
10		-IGBT4	
11	AN32	+SD2	Entrée logique pour la fermeture des IGBT 3 et 4
12		-SD2	
13	N/A	+5V	Entrée d'alimentation +5V
14		GND	
15	AB32	+IGBT5	Entrée de commande de grille pour l'IGBT 5
16		-IGBT5	
17	AC32	+SD3	Entrée logique pour la fermeture de l'IGBT 5
18		-SD3	
19	NC		Non connectés
20			
21			
22			
23			
24			
25			

Annexe B - Description des cartes d'extension XGI

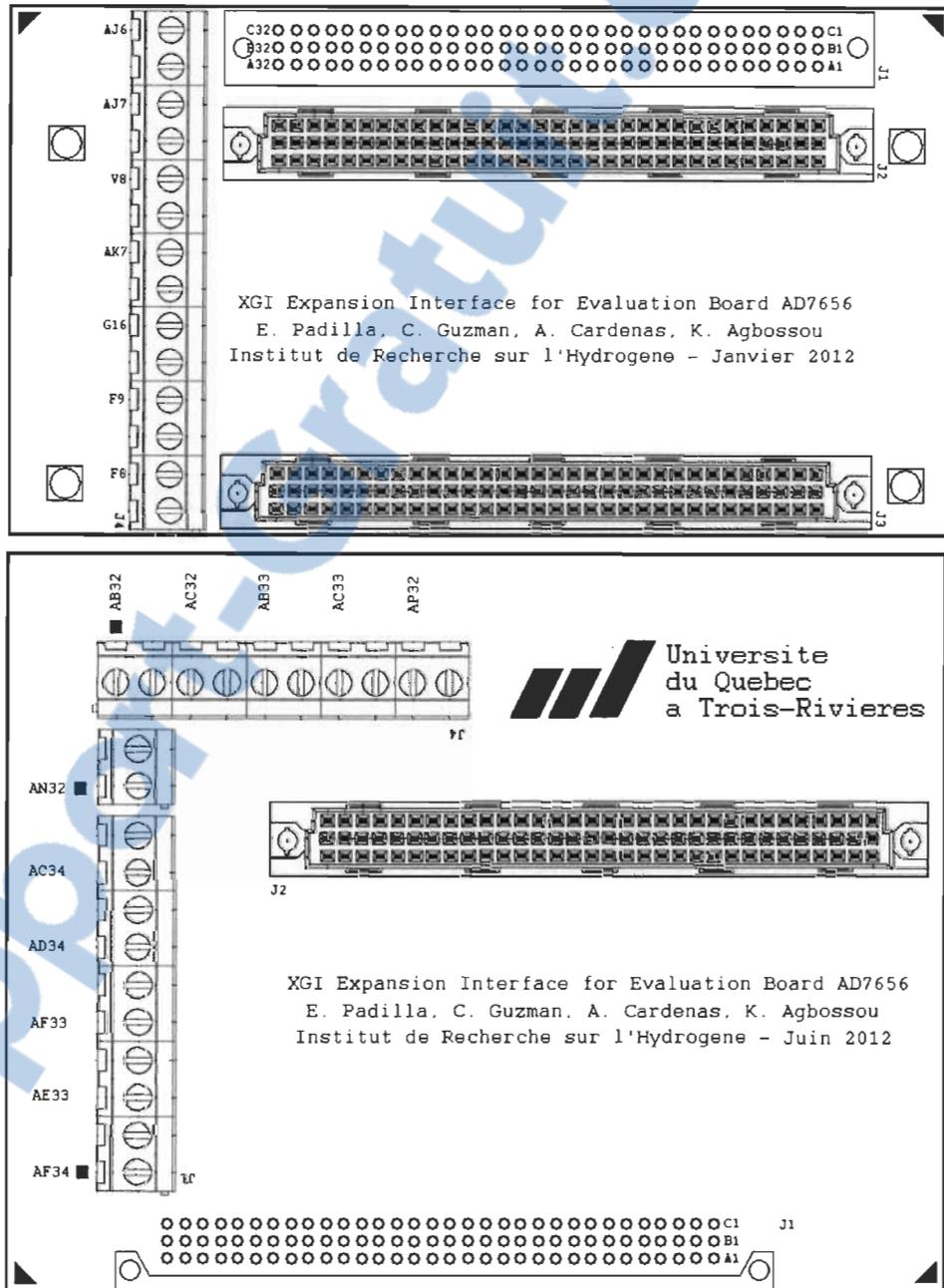


Figure B-1 Montage des cartes d'extesion XGI pour le système de mesure.

Annexe C - Connecteur DIN pour le circuit CAN



Figure C-1 Configuration des pins pour le connecteur DIN.

Tableau C-1 Désignation des pins pour le connecteur DIN du circuit CAN.

Pin	Ligne A	Ligne B	Ligne C
1		Reset	
2		DB0	
3	SCLK1	DB1	SCLK1
4	DGND		
5	DT0	DB2	DR0
6	TFS0	DB3	RFS0
7	SCLK0	DB4	DCLK0
8	DVCC		
9	-RD	DB5	-WR
10		DB6	-CS
11		DB7	
12	DGND		
13		DB8	
14		DB9	
15		DB10	
16	DGND		
17	CONVST	DB11	-IRQ2
18	DB12	DB13	DB14
19			DB15
20	DGND		
21-26	AGND		
27		AGND	
28		AGND	
29		AGND	
30	-12/-15 V	AGND	+12/-15V
31			
32	AVCC		

Annexe D - Module de puissance intelligente

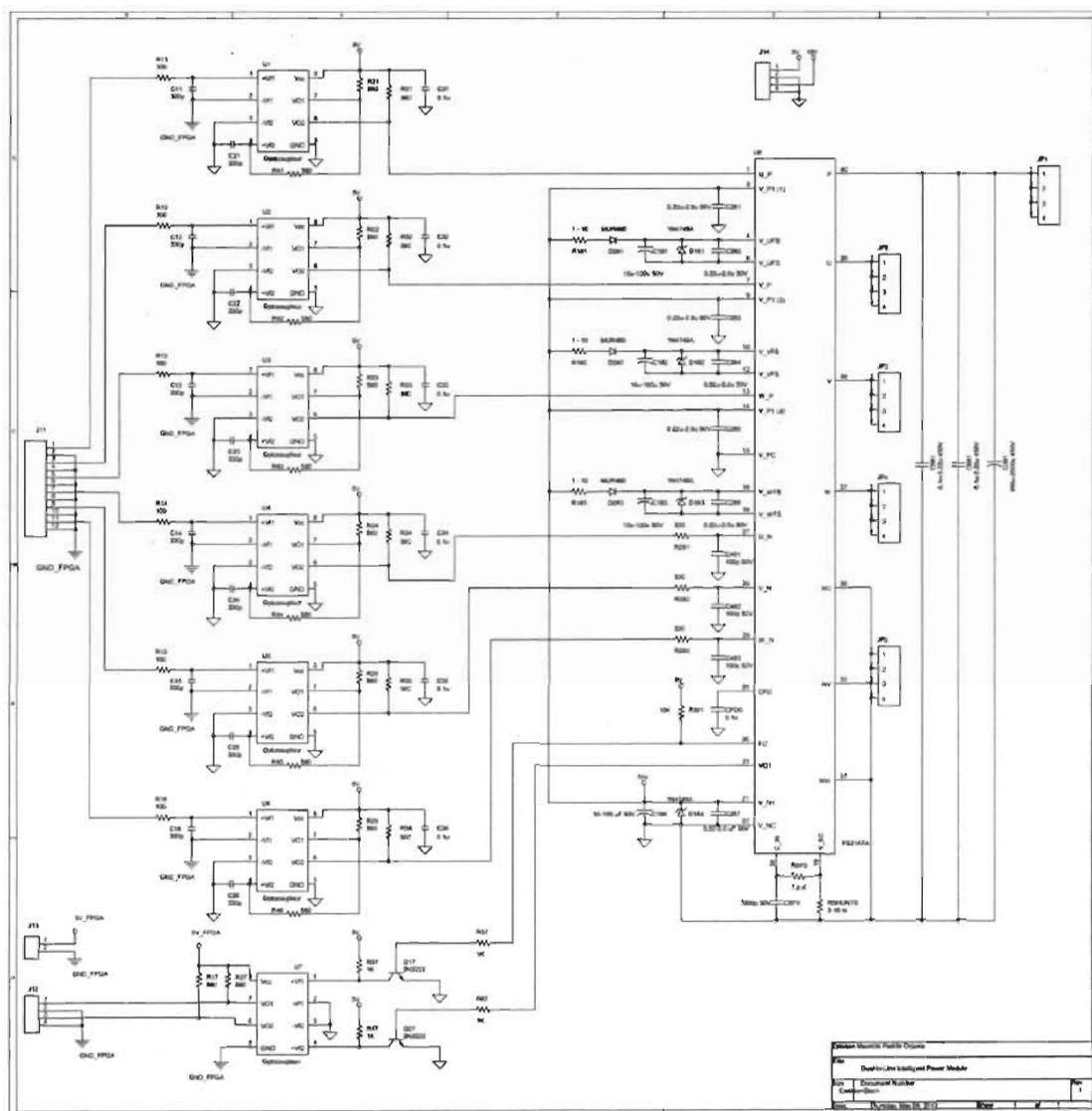


Figure D-1 Schéma du circuit pour le module de puissance intelligente.